**Opis zadatka**

Na ulaz A/D konvertora RA5/AN4 dovesti analogni napon koji se konvertuje. Kao referentne napone za konverziju koristiti interne napone **Vref+ = VDD** i **Vref- = VSS** . Pretpostaviti da je frekvencija oscilatora Fosc = 20 MHz. Koristiti *pooling* tehniku za detekciju završetka A/D konverzije. Analognu vrijednost napona prikazati na LCD koji je spojen na **PORTD**.

|  |
| --- |
| Lista povezivanja |
| Port mikrokontrolera | Vanjske komponente |
| RA5/AN4 | Ulazni analogni napon |
| RD1 | LED1 |
| Port mikrokontrolera | Vanjske komponente |
| RD2 | RS pin LCD |
| RD3 | EN pin LCD |
| RD4 | D4 pin LCD |
| RD5 | D5 pin LCD |
| RD6 | D6 pin LCD |
| RD7 | D7 pin LCD |

**Specifikacija A/D konvertora**

Jedna od najvažnijih karakteristika A/D konvertora je njegova rezolucija. Rezolucijom se označava finoću A/D konverzije, odnosno sa koliko bitova se predstavlja izmjerena vrijednost analognog signala. A/D konvertori obično imaju rezoluciju od 8 bita, 10 bita i 12 bita. Rezolucija A/D konvertora može se odrediti na osnovu jednačine:

 (1)

gdje *opseg konverzije* predstavlja opseg analognog napona koji se konvertuje i određen je izborom **Vref+** i **Vref-** , a ***n*** broj bitova konverzije.

Tako na primjer 8-bitni A/D konvertor (*n=8*) sa opsegom konverzije od Vref-= 0 V do Vref+= 5 V prema (1) ima rezoluciju:

dok 10-bitni A/D konvertor (*n=10*) za isti naponski opseg prema (1) ima rezoluciju:

Iz navedenog primjera jasno je da A/D konvertori sa većim brojem bitova imaju bolju rezoluciju

Takođe, iz jednačine (1) može se zaključiti da rezolucija konverzije može podešavati izborom željenog opsega konverzije Vref+>Vmax i Vref-<Vmin. Na slici su prikazane mogućnosti izbora ovih refeentnih napona



**Koraci pri konverziji**

Da bi se sa ugrađenim A/D konvertorom izmjerila analogna vrijednost napona na nekom od 14 analognih ulaza potrebno je uraditi sljedeće aktivnosti:

1. U registrima **ANSEL** i **ANSELH *setovati bitove*** koji određuju koji će pinovi **PORTA** i **PORTB** biti analogni ulazi (AN0-AN13)

2. U registrima **TRISA** i **TRISB *setovati bitove*** koji određuju koji će pinovi **PORTA** i **PORTB** biti ulazni (analogni)

3. U registru **ADCON0** konfigurisati rad AD modula:

* sa bitovima **ADCS1** i **ADCS0** odrediti taktnu frekvenciju konverzije
* sa bitovima **CHS3** - **CHS0** izabrati jedan od analognih ulaz(AN0-AN13) za konverziju
* setovati bit **GO/DONE** za početak A/D konverzije

4. U registru **ADCON1** konfigurisati rad AD modula:

* sa bitom **ADFM** odrediti poravnanje rezultata A/D konverzije
* sa bitovima **VCFG1** i **VCFG0** izabrati odrediti referentne napone potrebne za A/D konverziju

5. Pooling tehnikom provjeravati stanje **GO/DONE** bita i nakon završene konverzije preuzeti rezultat konverzije iz **ADRESH** i **ADRESL** registara ponovo setovati **GO/DONE** bit

**Konfiguracija PORTA, PORTE i PORTB**

Da bi pinovi porta **PORTA**, **PORTE** i **PORTB** bili analogni ulazi oni se konfigurišu preko **ANSEL i ANSELH** registara čiji je izgled prikazan na slici. Registar **ANSEL** služi za konfiguraciju analognih ulaza na **PORTA** i **PORTE**,a registar **ANSELH** na **PORTB**.

Bitovi **ANSEL** registra za konfiguraciju **PORTA** i **PORTE** imaju sljedeća značenja:

* **AN0, AN1, AN2, AN3 i AN4 – Analog Select bits PORTA**

1- odgovarajući pin **PORTA** je izabran kao ***analogni ulaz***

0 - odgovarajući pin **PORTA** je digitalni I/O

* **AN5, AN6** i **AN7 – Analog Select bits PORTE**

1- odgovarajući pin **PORTE** je izabran kao ***analogni ulaz***

0 - odgovarajući pin **PORTE** je digitalni I/O

Bitovi **ANSELH** registra za konfiguraciju **PORTB** imaju sljedeća značenja:

* **AN8, AN9, AN10, AN11, AN12 i AN13 – Analog Select bits PORTB**

1- odgovarajući pin **PORTB** je izabran kao ***analogni ulaz***

0 - odgovarajući pin **PORTB** je digitalni I/O

Da bi analogni ulazi bili izabrani prema uslovima zadatka izgled registara **ANSEL** i **ANSELH** je kao na slici.

ANSEL = 0x10; // konfigurisati da je pin RA5/AN4 PORTA analogni ulaz

ANSELH = 0x00; // konfigurisati da su pinovi PORTB digitalni I/O

Da bi pinovi porta **PORTA** bili ulazni oni se konfigurišu preko **TRISA** registara čiji je izgled prikazan na slici.

Bitovi **TRISA** registra za konfiguraciju **PORTA** imaju sljedeća značenja:

* **TRISA0:TRISA7 –Tri-State Control bit PORTA**

1- odgovarajući pin **PORTA** je konfigurisan kao ulaz

0 - odgovarajući pin **PORTA** je konfigurisan kao izlaz

Da bi pinovi **PORTA** bili konfigurisani prema uslovima zadatka izgled **TRISA** registara je kao na slici.

TRISA = 0x20; // konfigurisati da je pin RA5/AN4 PORTA ulazni

**Konfiguracija AD modula**

Za podešavanja rada **AD modula** koristi se **ADCON0** i **ADCON1** registri. Izgled **ADCON0** registra prikazan je na slici.



Pojedini bitovi **ADCON0** registra za konfiguraciju **AD modula** imaju sljedeća značenja:

* **ADCS1:ADCS0 –** **A/D Conversion Clock Select bits**

Ovim bitovima se bira frekvencija taktnog signala potrebnog za A/D konverziju. Mogući izbor frekvencija dat je u tabeli



* **CHS3:CHS0 –** **Analog Channel Select bits**

Ovim bitovima se bira pin (analogni ulaz) na koji se dovodi napon koji se konvertuje.



* **GO/DONE –** **A/D Conversion Status bit**

1- proces A/D konverzije nije završen

0 - proces A/D konverzije završen.

 Ovaj bit se automatski briše nakon završetka proesa A/D konverzije.

* **ADON –** **ADC Enable bit**

1- A/D konvertor je uključen

0 - A/D konvertor je isključen

Izgled **ADCON1** registra prikazan je na slici.



Bitovi **ADCON1** registra za konfiguraciju **AD modula** imaju sljedeća značenja:

* **ADFM –** **A/D Conversion Result Format Select bit**

1- Desno poravnanje rezultata konverzije. Šest bitova najveće težine u **ADRESH** registru se ne koriste.

0 - Lijevo poravnanje rezultata konverzije. Šest bitova najmanje teđine u **ADRESL** registru se ne koriste.

* **VCFG1 –** **Voltage Reference bit**

1- Niži referentni napon se dovodi na pin Vref-

0 - Kao niži referentni napon koristi se napon napajanja VSS

* **VCFG0 –** **Voltage Reference bit**

1- Niži referentni napon se dovodi na pin Vref+

0 - Kao niži referentni napon koristi se napon napajanja VDD

Izbor bitova **ADCS1:ADCS0**

Prema uslovima zadatka taktna frekvencija oscilatora je Fosc = 20 MHz, a minimalno vrijeme potrebno za konverziju 1 bita je 1.6 µs. Iz donje tabele može se odrediti faktor dijeljenja taktne frekvencije, odnosno kombinacija bitova **ADCS1:ADCS0.** U konkretnom slučaju ima se **ADCS1 = 1 i ADCS0** **=** 0.



Izbor bitova **CHS3:CHS0**

Prema uslovima zadatka pin **RA5/AN4** treba izabrati da bude analogni ulaz što iz gore date tabele odgovara kombinaciji bitova **CHS3 = 0**, **CHS2 = 1**, **CHS1 = 0**, **CHS0 = 0**.

Da bi **AD modul** bio konfigurisan po uslovima zadatka izgled **ADCON0** registra je kao na slici.



ADCON0=0x91;// izabrati takt konverzije Fosc/32 i AN4 kao analogni ulaz i startovati AD konverziju

Izbor bitova **VCFG1:VCFG0**

Prema uslovima zadatka kao referentne napone za konverziju koristiti interne napone **Vref+ = VDD** i **Vref- = VSS** , što odgovara vrijednosti bitova **VCFG1 = 0** i **VCFG0 = 0.**

Da bi **AD modul** bio konfigurisan po uslovima zadatka izgled **ADCON1** registra je kao na slici.



ADCON1=0x80;// izabrati desno poravnanje rezultata konverzije i referentne napone Vdd i Vss

Rješenje zadatka

........