**Opis zadatka**

Tajmer **TMR2** konfigurisati da radi tajmerskom modu i napraviti zadršku od Tdelay= 0.01 s. Pretpostaviti da je frekvencija oscilatora FOSC=8 MHz. Koristiti interapt metod za opsluživanje tajmera **TMR2**. Nakon svakih proteklih 5 sekundi upaliti LED koje su povezane na PORTB.

|  |
| --- |
| Lista povezivanja |
| Port mikrokontrolera | Vanjske komponente |
| RB0 | LED0 |
| RB1 | LED1 |
| RB2 | LED2 |
| RB3 | LED3 |
| RB4 | LED4 |
| RB5 | LED5 |
| RB6 | LED6 |
| RB7 | LED7 |

**Analiza rješenja zadatka**

**Konfiguracija TMR2**

**TMR2** konfiguriše se preko **T2CON** registra, čiji je izgled prikazan na slici.

Bitovi **T2CON** registra za konfiguraciju **TMR2** u ovom zadatku imaju sljedeća značenja:

* **TOUTPS3, TOUTPS2, TOUTPS1, TOUTPS0 – Timer2 Output Postscaler Rate Select bits**

Kombinacija ovih bitova određuje faktor dijeljenja djelitelja na izlazu **TMR2**, kao što je dato u tabeli





* **TMR2ON – Timer 2 On bit**

1 – Rad tajmera TMR2 je omogućen

0 - Rad tajmera TMR2 nije omogućen

* **T2CKPS1, T2CKPS0 – Timer 2 Clock Prescaler Select bits**

Binarna kombinacija ovih bitova određuje faktor dijeljenja na ulazu **TMR2** prema datoj tabeli.



**Početna vrijednost TMR2**

Da bi dobili potrebnu vremensku zadršku od Tdelay= 0.01 s potrebno je odrediti faktore dijeljenja na ulazu i na izlazu tajmera **TMR2** (**TOUTPS3, TOUTPS2, TOUTPS1, TOUTPS0** bitove za djelitelj na izlazu tajmera **TMR2**) i (**T2CKPS1, T2CKPS0** bitove za djelitelj na ulazu tajmera **TMR2**) i početnu vrijednost koju treba upisati u **TMR2**. Vrijeme zadrške jednog ciklusa tajmera **TMR2** dato je izrazom:

 (1)

Ukupno željeno vrijeme zadrške Tdelay dobije se zbrajanjem pojedinačnih ciklusa zadrške Tciklusa  ako je Tdelay >Tciklusa.

 (2)

Prvo odredimo najduže trajanje 1 ciklusa tajmera **TMR2** koje se dobije se za: Prescaler= 16 (T2CKPS1= 1, T1CKPS0=X), Postscaler= 16 (TOUTPS3=1, TOUTPS2=1, TOUTPS1=1, TOUTPS0=1), vrijednost TMR1=0 i FOSC=8 MHz.

Uvrštavanjem brojnih vrijednosti u (1) dobija se:

Pošto je dobijeno vrijeme Tciklusamax dva puta veće od zadanog vremena Tciklusa=0.01 s, to se se može prvo smanjiti faktor dijeljenja. Postavimo Postscaler= 8 (TOUTPS3=1, TOUTPS2=1, TOUTPS1=1, TOUTPS0=0) pa se dobije da je novo trajanje cikluca TMR2 kao:

Pošto je Tciklusamax > Tdelay, onda vrijednost Tciklusa treba korigovati upisom u registar **TMR2** odgovarajuće vrijednosti. Vrijednost koju treba upisati u registar **TMR2** možemo dobiti na osnovu jednačine:

 (3)

Uvrštavanjem brojnih vrijednosti u (3) dobija se tražena vrijednost:

Vrijednost koju treba upisati u registar **TRM2** zaokružimo na veću cjelobrojnu vrijednost **TMR2= 102 (0x66h)**

Provjerimo sada dobijeno vrijeme zadsrške Tdelay:

Dobijena vrijednost je bliska traženoj vrijednosti zadrške od Tdelay= 0.01 s.

Da bi tajmer **TMR2** bio konfigurisan po uslovima zadatka izgled **T2CON** registra je kao na slici.

T2CON = 0x77; //TMR2 u tajmer modu sa djeliteljem (*Prescaler*) 1:16 i djelitenjem 1:8 (*Postscaler*) od Fosc/4.

 **Podešavanje interapt sistema za TMR2**

Da bi se tajmer **TMR2** kontrolisao u interapt režimu portebno je konfigurisati interapt sistem mikrokontrolera sa tri registra: **INTCON**, **PIE1** i **PIR1**.

Bitovi **INTCON** registra koje se odnose na tajmer **TMR2** su:

* **GIE – Global Interrupt Enable bit**

1 – Omogućava **sve interapte** koji nisu zabranjeni svojim lokalnim kontrolnim IE (Interrupt Enable) bitom

0 – Zabranjuje sve interapte

* **PEIE – Peripheral Interrupt Enable bit**

1 – Omogućava **sve interapte izazvane periferijskim modulima**, a koji koji nisu zabranjeni svojim lokalnim kontrolnim IE bitom

0 – Zabranjuje sve interapte koji su izazvani od strane periferijskih modula

Bitovi **PIE1** registra koje se odnose na tajmer **TMR2** su:

* **TMR2IE – Timer2 to PR2 Match Interrupt Enable bit**

1 – Omogućava se zahtijev za interapt od strane Timer2 (TMR2), koji se generiše kada TMR2 dostigne vrijednost koja se nalazi u PR2 registru

0 – Zabranjuje sve ovaj intarapt

Bitovi **PIR1** registra koje se odnose na tajmer **TMR2** su:

* **TMR2IF** - **Timer2 to PR2 Interrupt Flag bit**

1 – Tajmer2 TMR2 je dostigao vrijednost koja se nalazi u PR2 registaru

0 – Tajmer2 TMR2 nije dostigao vrijednost koja se nalazi u PR2 registaru

Da bi se omogućio interapt od strane tajmera TMR1 prema uslovima zadatka izgled **INTCON**, **PIE1** i **PIR1** registara je kao na slici.

INTCON = 0xA0; // Enable TMR0 interrupt

INTCON.GIE = 1; // Omoguciti interapte, bit GIE u INTCON registru

INTCON.PEIE = 1; // Omoguciti interapte periferala, bit PEIE u INTCON registru

PIE1.TMR2IE = 1; // Omoguciti TMR2 interapt

PIR1.TMR2IF = 0; // resetovati interapt fleg TMR2IF

Rješenje zadatka

........