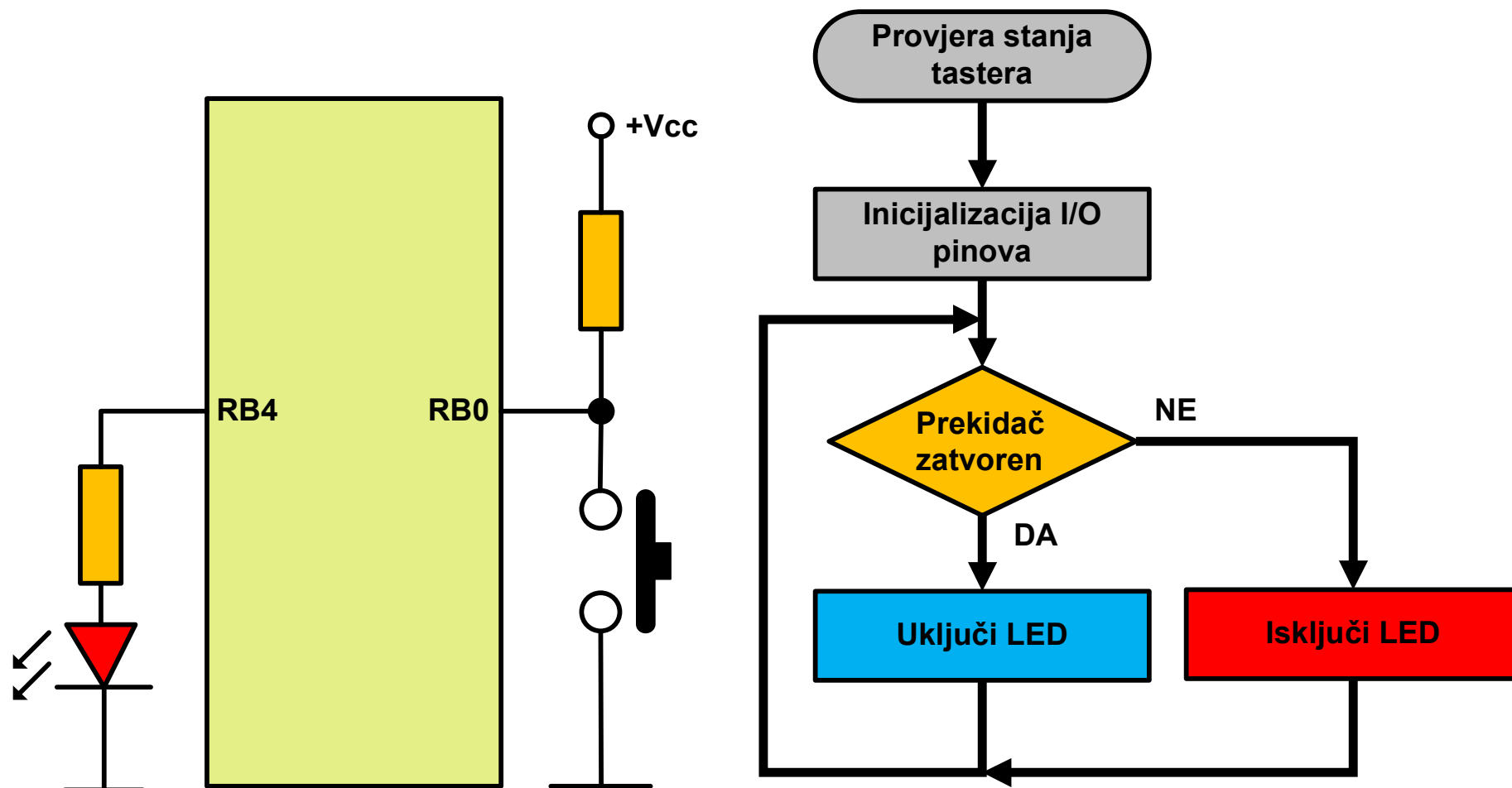


INTERAPT SISTEM:16F887

- Polling i interapti su dvije tehnike za opsluživanje internih i perifernih modula mikrokontrolera
- **Polling tehnika:**
 - Stanje internih ili perifernih modula se periodično provjerava preko statusnog bita i na osnovu njegovog stanja inicira se rutina za njihovo opsluživanje
- **Interapt tehnika:**
 - Interni ili periferni modul mikrokontrolera pomoću interapt flega daje signal da ga treba opslužiti, što izaziva prekid glavnog programa mikrokontrolera i prelazak na rutinu za obradu prekida.

INTERAPT SISTEM:16F887 – POLLING TEHNIKA

- Kad se taster zatvori uključiti LED!**

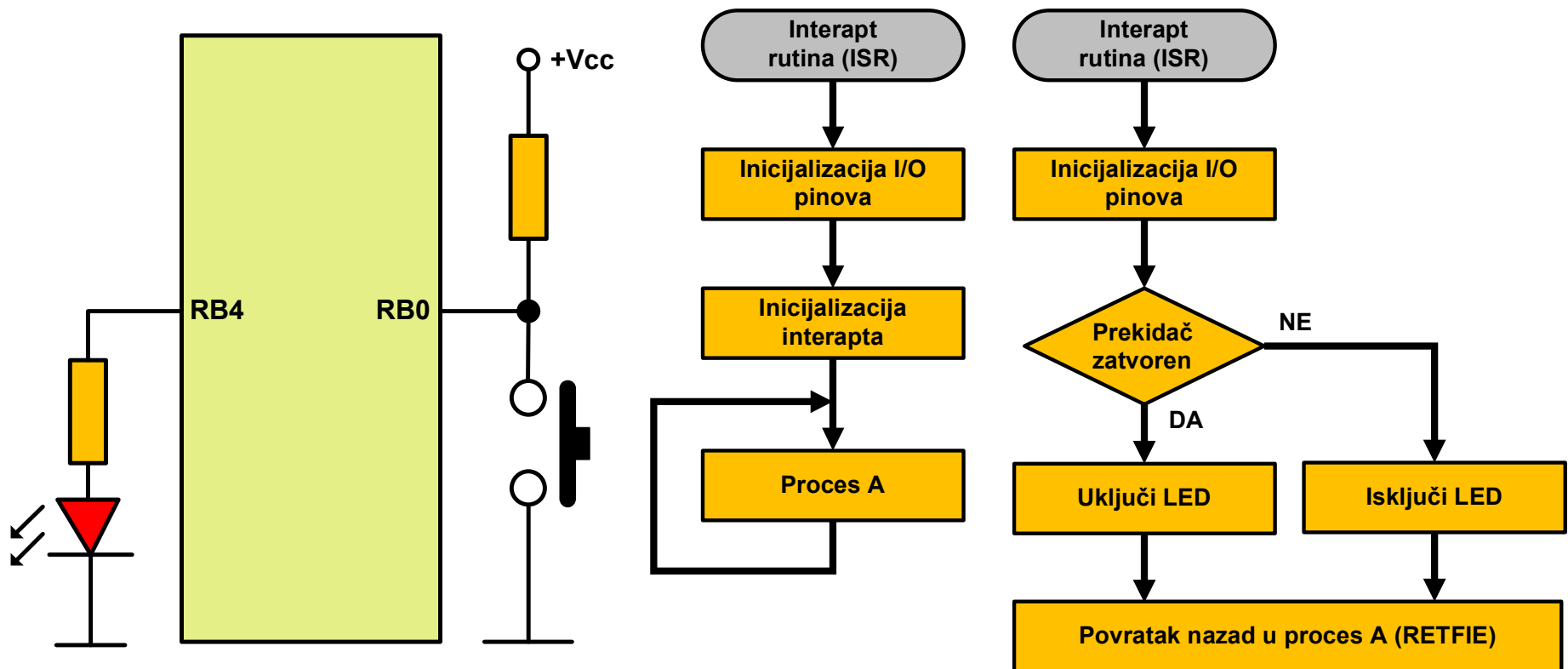


INTERAPT SISTEM:16F887 – POLLING TEHNIKA

```
PORTB equ 0x06; u Bankama 0 i 2 SRF memorije
TRISB equ 0x06; u Bankama 1 i 3 SRF memorije
STATUS equ 0x03; u svim Bankama SRF memorije
RP0 equ d' 5'
RP1 equ d' 6'
org 0x000; program počinje od adrese 0 u programskoj memoriji
nop
INIT:      bcf STATUS, RP1; pristup Banci 1...
           bsf STATUS, RP0; da bi bio dostupan TRIS registar
           bsf TRISB, 0; postaviti I/O pin 0 PORTB kao ulaz
           bcf TRISB, 4; postaviti I/O pin 4 PORTB kao izlaz
           bcf STATUS, RP0; prebaciti se na Banku 0 zbog PORTB registra
           bcf PORTB, 4; inicijalno isključiti LED
POLL:      btfs PORTB, 0; provjeriti stanje I/O pina PORTB, '0' ili '1'?
           goto LED_ON; odlazak na podprogram LED_ON
LED_OFF:   bcf PORTB, 4; isključiti LED, (postaviti RB4='0')
           goto POLL; povratak na petlju za polling
LED_ON:    bsf PORTB, 4; uključiti LED, (postaviti RB4='1')
           goto POLL; povratak na petlju za polling
end
```

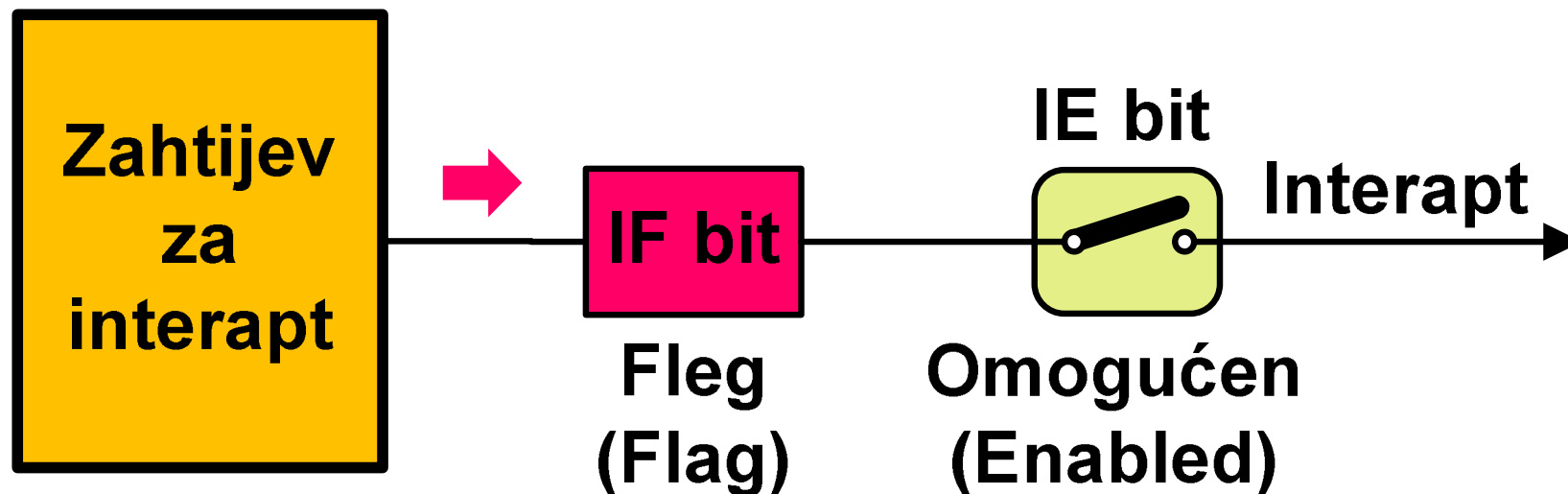
INTERAPT SISTEM:16F887 – INTERAPT TEHNIKA

- Kad se taster zatvori uključiti LED!**



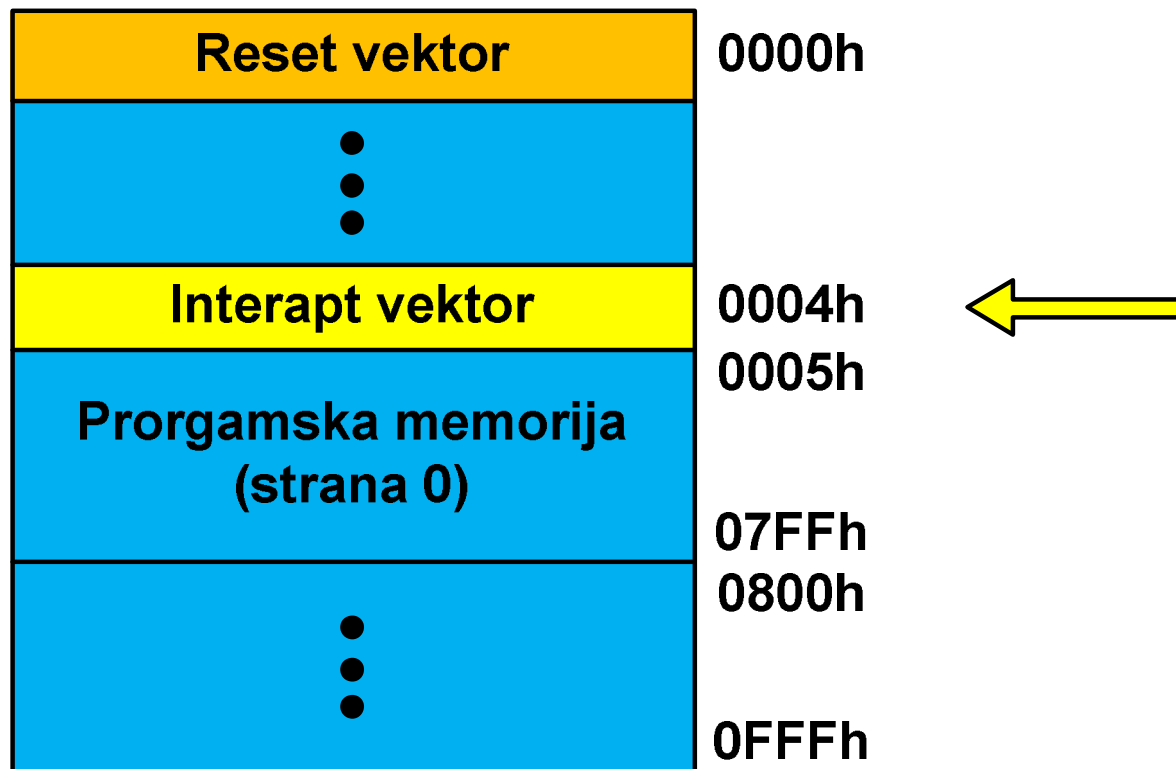
INTERAPT SISTEM:16F887

- Svaki interapt zahtijev mora biti odobren od strane korisnika. Zato postoje posebni bitovi u konfiguracionim registrima koji počinju **sa IE (Interrupt Enable)**. Pomoću ovih bitova korisnik dozvoljava ili zabranjuje interapt od strane internog ili perifernog modula
- Zahtijev za opsluživanje internog ili perifernog modula signalizira se **stanjem IF (Interrupt Flag) bita**, bez obzira da li je interapt dozvoljen ili nije



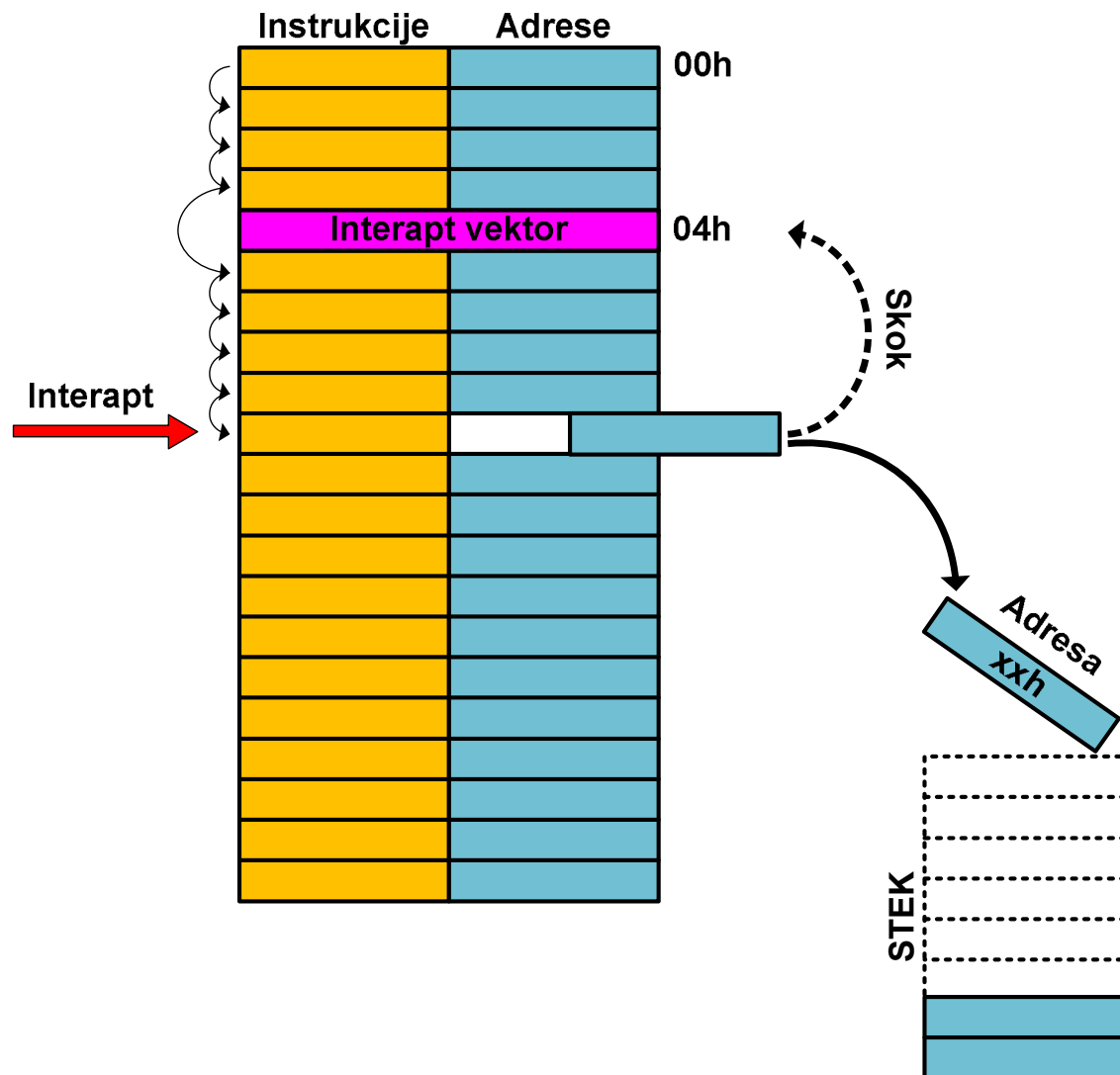
INTERAPT SISTEM:16F887

- Ukoliko je zahtijev za interapt prihvaćen sadržaj programskog brojača se mijenja tako da ukazuje na adresu 04h (PC = 04h) koja se naziva INTERAPT vektor od koje počinje rutina za obradu interapta (ISR)



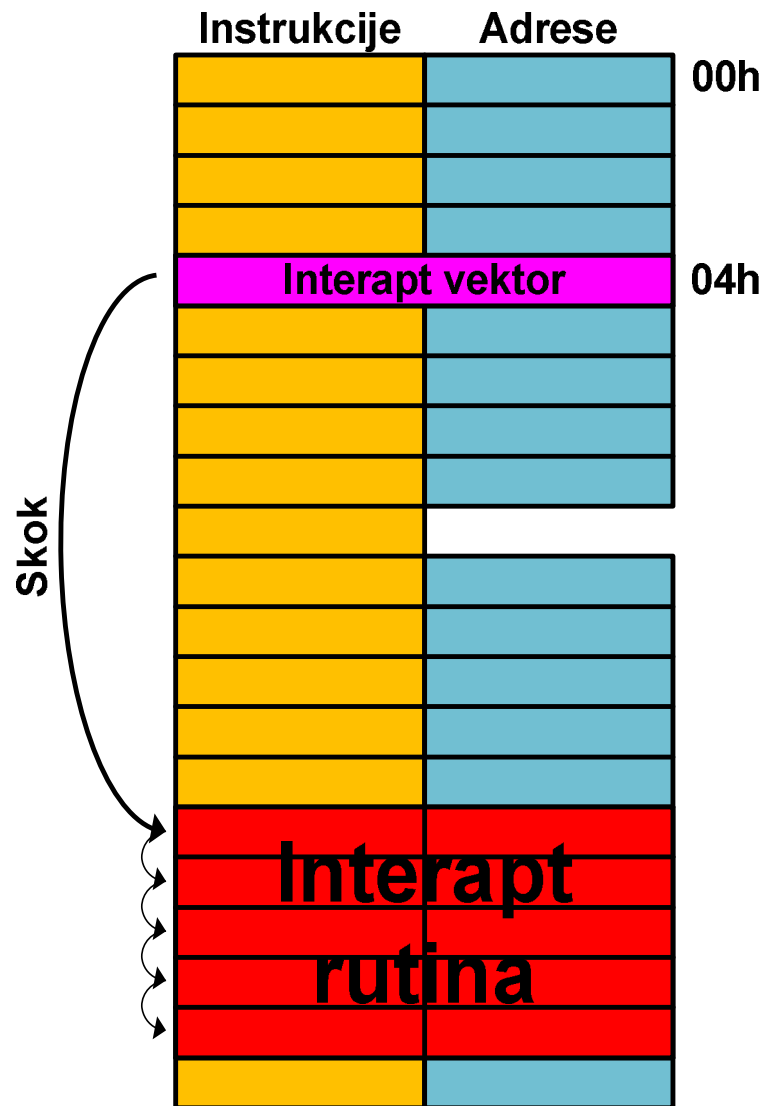
INTERAPT SISTEM:16F887

- Trenutak pojave interapta



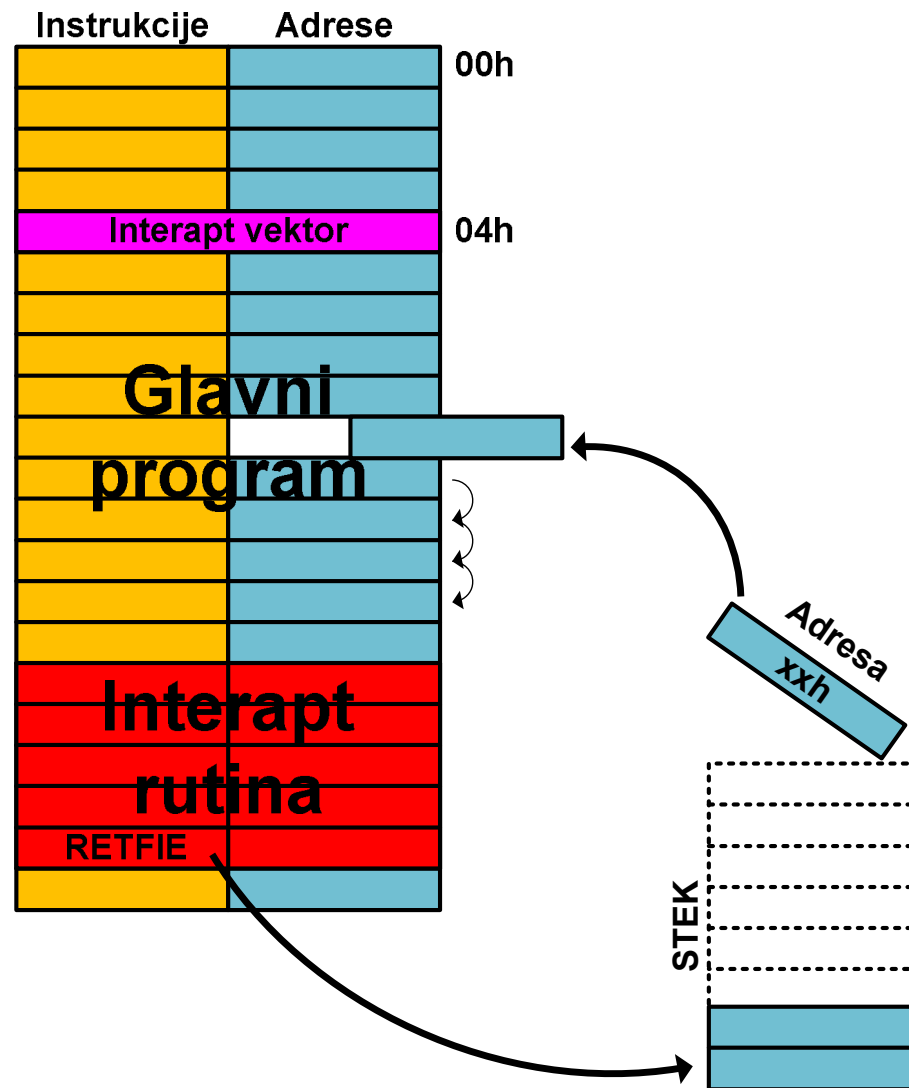
INTERAPT SISTEM:16F887

- Izvršenje interapt rutine (ISR)



INTERAPT SISTEM:16F887

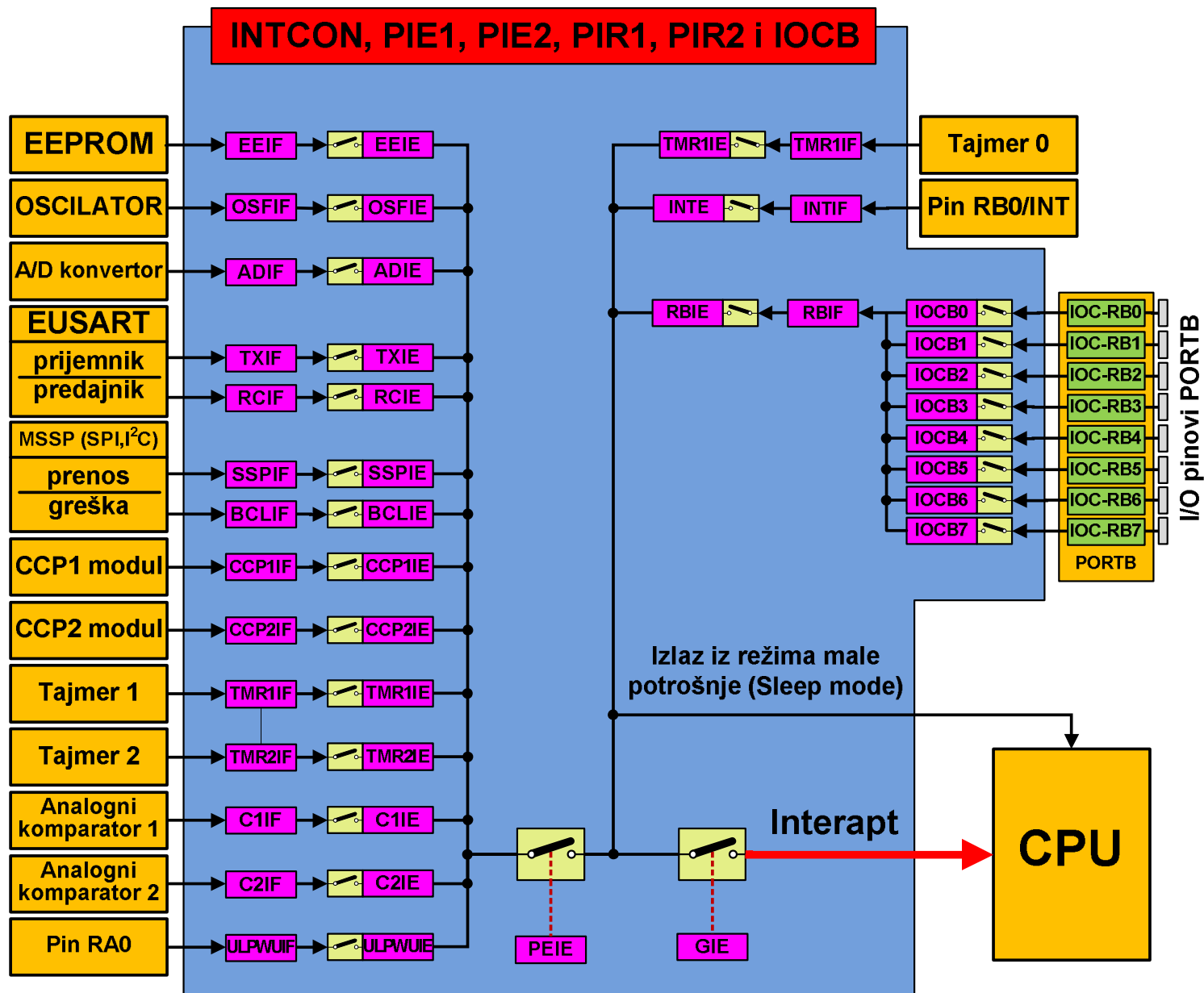
- Povratak u glavni program



INTERAPT SISTEM:16F887

- Ukoliko je setovano više **IE (Interrupt Enable)** bitova prije samog izvršenja interapt rutine (ISR) treba provjeriti uzrok interapta. Ovo se obavlja provjerom **IF (interapt fleg)** bitova
- **IF (interapt fleg)** bitovi se ne resetuju automatski, već se to mora izvesti softverski još u toku izvršenja interapt rutine (ISR).
- Za konfiguraciju interapt sistema koriste se sljedeći registri:
 - **INTCON**
 - **PIE1**
 - **PIR1**
 - **PIE2**
 - **PIR2**
 - **IOCB**

INTERAPT SISTEM:16F887



INTERAPT SISTEM:16F887

- Zahtijev za interapt može biti iniciran od sljedećih internih ili perifernih modula mikrokontrolera:
 - INT Pin mikrokontrolera (Vanjski interapt-RB0/INT)
 - Timerski moduli
 - Analogni komparatori
 - PORTB (promjena logičkog stanja RB0:RB7)
 - EUSART modul pri prijemu podataka
 - EUSART modul pri predaji podataka
 - A/D konvertor,
 - CCP modul
 -

INTERAPT SISTEM:16F887 – INTCON REGISTRAR

	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (X)
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **GIE – Global Interrupt Enable bit**

1 – Omogućava **sve interapte** koji nisu zabranjeni svojim lokalnim kontrolnim IE (Interrupt Enable) bitom

0 – Zabranjuje sve interapte

- **PEIE – Peripheral Interrupt Enable bit**

1 – Omogućava **sve interapte izazvane periferijskim modulima**, a koji nisu zabranjeni svojim lokalnim kontrolnim IE bitom

0 – Zabranjuje sve interapte koji su izazvani od strane periferijskih modula

INTERAPT SISTEM:16F887 – **INTCON REGISTRAR**

- **TMR0IE – TMR0 Overflow Interrupt Enable bit**

1 – Omogućava interapt od strane Tajmera0 (TMR0) pri njegovom prekoračenju

0 – Zabranjen je ovaj interapt

- **INTE – RB0/INT External Interrupt Enable bit**

1 – Omogućen je vanjski interapt koji se dešava pri promjeni logičkog stanja na I/O pinu RB0/INT

0 – Zabranjen je vanjski interapt

- **RBIE - RB Port Change Interrupt Enable bit**

1 – Omogućen je interapt koji se dešava pri promjeni logičkog stanja na bilo kom od I/O pinova PORTB (RB0:RB7), a koji nisu zabranjeni svojim lokalnim kontrolnim IE bitovima (IOCB0:IOCB7)

0 – Zabranjen je ovaj interapt

INTERAPT SISTEM:16F887 – **INTCON REGISTRAR**

- **TMR0IF – TMR0 Overflow Interrupt Flag bit**

1 – Označava da je došlo do prekoračenja Timera 0 (TMR0)

0 – Označava da nije došlo do prekoračenja Timera 0 (TMR0)

- **INTF – RB0/INT External Interrupt Flag bit**

1 – Došlo je do promjene logičkog stanja na RB0/INT pinu

0 – Nije došlo do promjene stanja

- **RBIF - PORTB Change Interrupt Flag bit**

1 – Došlo je do promjene logičkog stanja na nekom od I/O pinova PORTB (RB7:RB0)

0 – Nije došlo do promjene stanja

INTERAPT SISTEM:16F887 – **PIE1 REGISTRAR**

PIE1	R/W (0)							
	-	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **ADIE – A/D Converter (ADC) Interrupt Enable bit**

1 – Omogućava se zahtijev za interapt od strane A/D konvertora, koji se generiše nakon završetka konverziju signala iz analognog u digitalnu formu

0 – Zabranjuje sve ovaj intarapt

- **RCIE – EUSART Receive Interrupt Enable bit**

1 – Omogućava se zahtijev za interapt od strane EUSART modula, koji se generiše nakon završetka prijema podataka

0 – Zabranjuje sve ovaj intarapt

INTERAPT SISTEM:16F887 – **PIE1 REGISTRAR**

- **TXIE – EUSART Transmit Interrupt Enable bit**

1 – Omogućava se zahtijev za interapt od strane EUSART modula, koji se generiše nakon završetka slanja podataka

0 – Zabranjuje sve ovaj intarapt

- **SSPIE – Master Synchronous Serial Port (MSSP) Interrupt Enable bit**

1 – Omogućava se zahtijev za interapt od strane MSSP modula za sinhronu komunikaciju (SPI, I2C), koji se generiše nakon završetka prenosa podataka

0 – Zabranjuje sve ovaj intarapt

- **CCP1IE - CCP1 Interrupt Enable bit**

- 1 – Omogućava se zahtijev za interapt od strane CCP1 modula, koji se generiše pri promjeni stanja na I/O pinu RC2/CCP1

0 – Zabranjuje sve ovaj intarapt

INTERAPT SISTEM:16F887 – **PIE1 REGISTRAR**

- **TMR2IE – Timer2 to PR2 Match Interrupt Enable bit**

1 – Omogućava se zahtijev za interapt od strane Timer2 (TMR2), koji se generiše kada TMR2 dostigne vrijednost koja se nalazi u PR2 registru

0 – Zabranjuje sve ovaj intarapt

- **TMR1IE – Timer1 Overflow Interrupt Enable bit**

- 1 – Omogućava se zahtijev za interapt od strane Timer2 (TMR2), koji se generiše pri njegovom prekoračenju

0 – Zabranjuje sve ovaj intarapt

INTERAPT SISTEM:16F887 – **PIE2 REGISTRAR**

PIE2	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)		R/W (0)
	OSFIE	C2IE	C1IE	EEIE	BCLIE	ULPWUIE	-	CCP2IE
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **OSFIE – Oscillator Fail Interrupt Enable bit**

1 – Omogućava se zahtijev za interapt od strane Oscilator modula, koji se generiše kada glavni oscilator prestane sa radom

0 – Zabranjuje sve ovaj intarapt

- **C2IE – Comparator C2 Interrupt Enable bit**

1 – Omogućava se zahtijev za interapt od strane analognog komparatora C2, a koji se generiše pri promjeni logičkog stanja na njegovom izlazu

0 – Zabranjuje sve ovaj intarapt

INTERAPT SISTEM:16F887 – **PIE2 REGISTRAR**

- **C1IE – Comparator C1 Interrupt Enable bit**

1 – Omogućava se zahtijev za interapt od strane analognog komparatora C1, a koji se generiše pri promjeni logičkog stanja na njegovom izlazu

0 – Zabranjuje sve ovaj intarapt

- **EEIE – EEPROM Write Operation Interrupt Enable bit**

1 – Omogućava se zahtijev za interapt od strane EEPROM modula, koji se generiše nakon završetka upisa podataka u EEPROM memoriju

0 – Zabranjuje sve ovaj intarapt

- **BCLIE - Bus Collision Interrupt Enable bit**

1 – Omogućava se zahtijev za interapt od strane MSSP modula, koji se generiše kada dođe do greške u prenosu podataka

0 – Zabranjuje sve ovaj intarapt

INTERAPT SISTEM:16F887 – **PIE2 REGISTAR**

- **ULPWUIE – Ultra Low-Power Wake-up Interrupt Enable bit**

1 – Omogućava se zahtijev za interapt pri promjeni napona na pinu RA0 i pri tome se mikrokontroler uvedi u mod male potrošnje (*sleep mod*)

0 – Zabranjuje sve ovaj intarapt

- **CCP2IE – CCP2 Interrupt Enable bit**

1 – Omogućava se zahtijev za interapt od strane CCP2 modula, koji se generiše pri promjeni stanja na I/O pinu RC1/CCP2

0 – Zabranjuje sve ovaj intarapt

INTERAPT SISTEM:16F887 – PIR1 REGISTAR

PIR1								
		R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)
	-	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **ADIF – A/D Converter Interrupt Flag bit**

1 – Označava trenutak kada je A/D konvertor završio konverziju

0 – A/D konverzija nije započeta ili nije završena

- **RCIF – EUSART Receive Interrupt Flag bit**

1 – Prijemni bafer u modulu za serijsku komunikaciju (EUSART) je popunjen

0 – Prijemni bafer nije popunjen

- **TXIF – EUSART Transmit Interrupt Flag bit**

1 – Bafer za slanje podataka u modulu za serijsku komunikaciju (EUSART) je prazan

0 – Bafer za slanje podataka nije prazan

INTERAPT SISTEM:16F887 – PIR1 REGISTAR

- **SSPIF – Master Synchronous Serial Port (MSSP) Interrupt Flag bit**

1 – Ispunjeni su uslovi za pojavu interapta u toku prijema/slanja podataka od strane MSSP modula. U zavisnosti u kom modu MSSP modul radi (SPI, I²C) ovi uslovi su različiti

0 – Nisu se stekli uslovi za pojavu intarapta

- **CCP1IF - CCP1 Interrupt Flag bit**

Capture mod

1 – Došlo je do promjene logičkog stanja na I/O pinu RC2/CCP1 i sadržaj tajmera TMR1 je preslikan u CCPR1 registar

0 – Nije došlo do preslikavanja sadržaj tajmera TMR1 u CCPR1 registar

Compare mode:

1 – Tajmer1 TMR1 je dostigao vrijednost koja se nalazi u CCPR1 registaru

0 – Tajmer1 TMR1 nije dostigao vrijednost koja se nalazi u u CCPR1 registaru

INTERAPT SISTEM:16F887 – PIR1 REGISTAR

- **TMR2IF - Timer2 to PR2 Interrupt Flag bit**

1 – Tajmer2 TMR2 je dostigao vrijednost koja se nalazi u PR2 registaru

0 – Tajmer2 TMR2 nije dostigao vrijednost koja se nalazi u PR2 registaru

- **TMR1IF - Timer1 Overflow Interrupt Flag bit**

1 – Označava da je došlo do prekoračenja Tajmera 1 (TMR1)

0 – Označava da nije došlo do prekoračenja Tajmera 1 (TMR1)

INTERAPT SISTEM:16F887 – PIR2 REGISTRAR

PIR2	R/W (0)		R/W (0)		R/W (0)		R/W (0)		R/W (0)	
	OSFIF	C2IF	C1IF	EEIF	BCLIF	ULPWUIF	-	CCP2IF		
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0		

- **OSFIF – Oscillator Fail Interrupt Flag bit**

1 – Označava da je glavni oscilator prestao sa radom. Mikrokontroler nastavlja rad sa internim oscilatorom (INTOSC)

0 – Glavni oscilator radi normalno

- **C2IF – Comparator C2 Interrupt Flag bit**

1 – Došlo je do promjene logičkog stanja na njegovom izlazu (C2OUT)

0 - Nije došlo do promjene logičkog stanja na njegovom izlazu (C2OUT)

- **C1IF – Comparator C1 Interrupt Flag bit**

1 – Došlo je do promjene logičkog stanja na njegovom izlazu (C1OUT)

0 - Nije došlo do promjene logičkog stanja na njegovom izlazu (C1OUT)

INTERAPT SISTEM:16F887 – PIR2 REGISTAR

- **EEIF – EE Write Operation Interrupt Flag bit**

1 – Označava da je završen upis podataka u EEPROM memoriju

0 – Upis podataka u EEPROM memoriju nije završen ili nije ni započet

- **BCLIF – Bus Collision Interrupt Flag bit**

1 – Označava da je došlo do greške na magistrali pri sinhronom serijskom prenosu signala, kada MSSP modul radi kao master u I²C modu

0 - Označava da je došlo do greške na magistrali pri sinhronom serijskom prenosu signala

- **ULPWUIF – Ultra Low-Power Wake-up Interrupt Flag bit**

1 – Označava da je došlo do promjene napona na I/O pinu RA0 i mikrokontroler iz režima male potrošnje (*Sleep mode*) prelazi u normaln režim rada

0 – Mikrokontroler je u režimu male potrošnje (*Sleep mode*)

INTERAPT SISTEM:16F887 – PIR2 REGISTAR

- **CCP2IF – CCP2 Interrupt Flag bit**

Capture mod

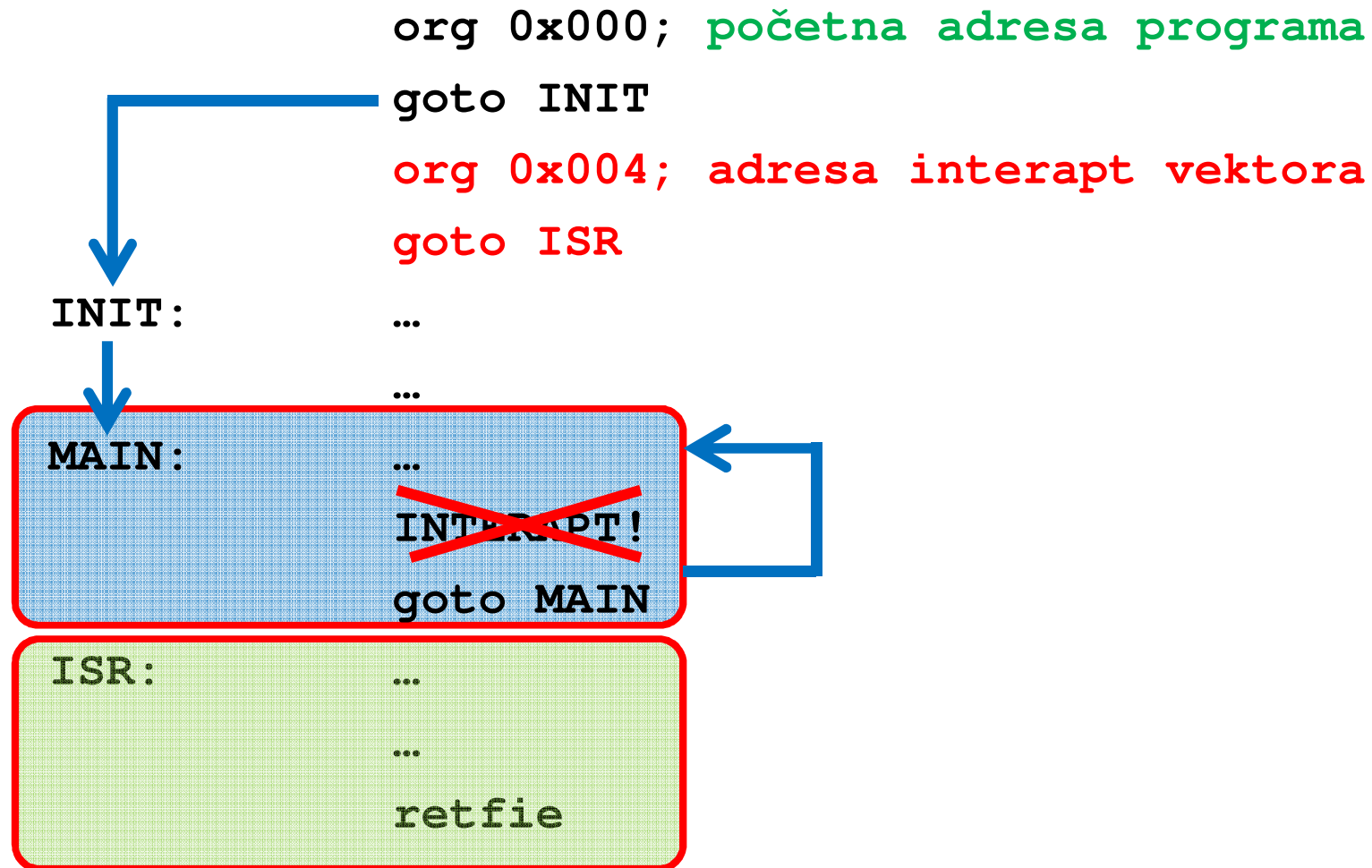
- 1 – Došlo je do promjene logičkog stanja na I/O pinu RC1/CCP2 i sadržaj tajmera TMR1 je preslikan u CCPR2 registar
- 0 – Nije došlo do preslikavanja sadržaj tajmera TMR1 u CCPR2 registar

Compare mode:

- 1 – Tajmer1 TMR1 je dostigao vrijednost koja se nalazi u CCPR2 registaru
- 0 – Tajmer1 TMR1 nije dostigao vrijednost koja se nalazi u u CCPR2 registaru

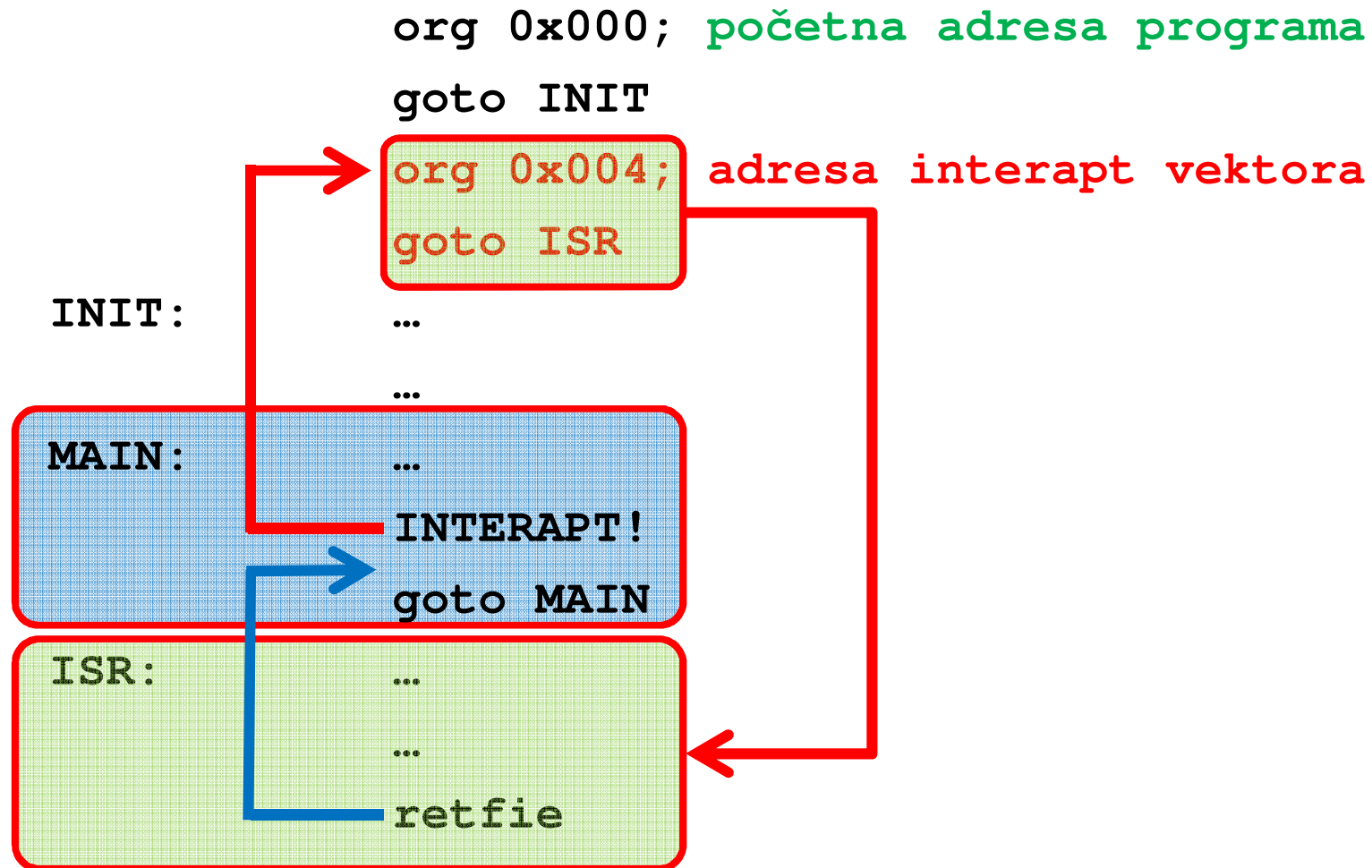
INTERAPT SISTEM:16F887 – INTERAPT TEHNIKA

Primjer interapt tehnike u assembleru: **nema interapt zahtijeva!!!!**



INTERAPT SISTEM:16F887 – INTERAPT TEHNIKA

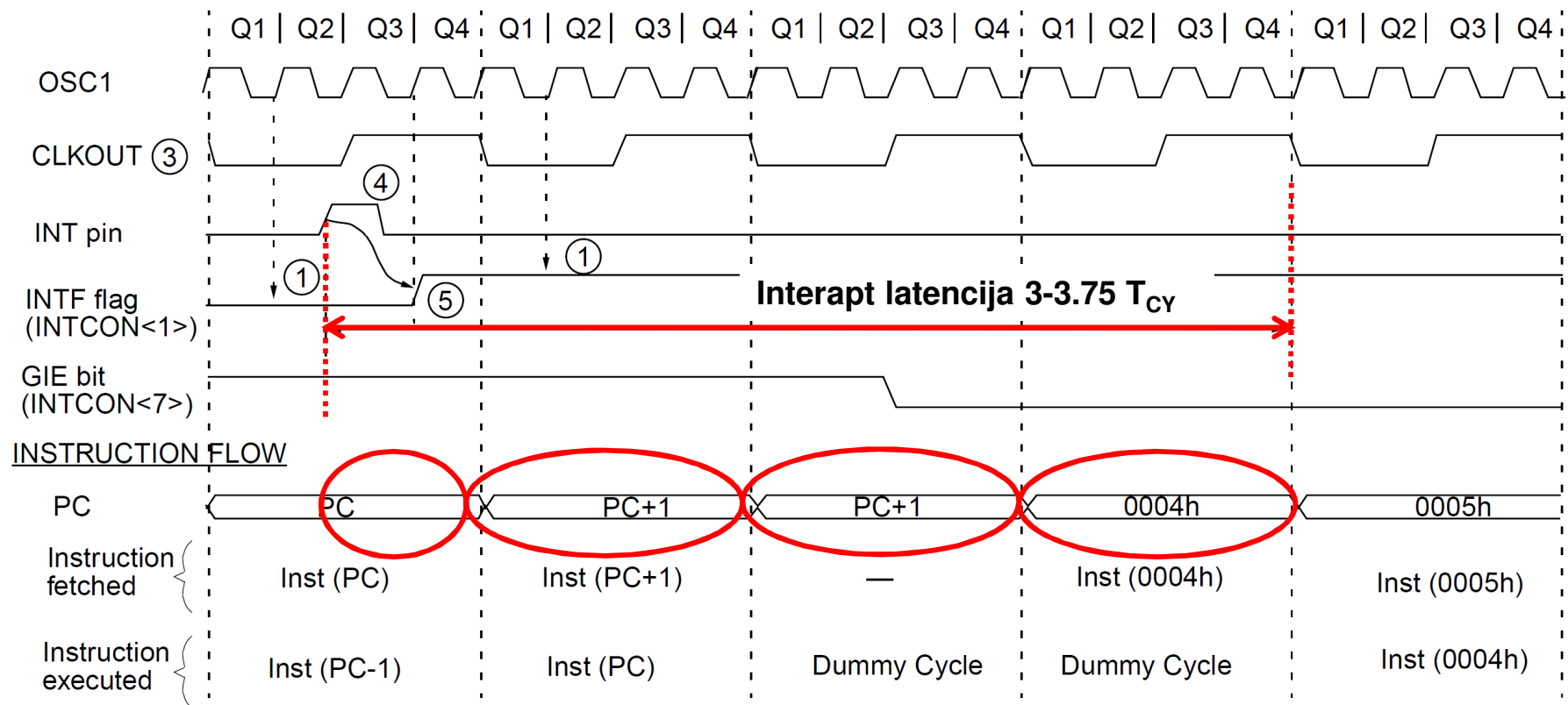
Primjer interapt tehnike u assembleru: **pojavio se zahtijev za interapt**



INTERAPT SISTEM:16F887 – LATENCIJA (KAŠNJENJE)

- **Interapt latencija** je vrijeme koje protekne od trenutka pojave zahtijeva za interapt (**interapt fleg bit setovan**) to početka izvršenja instrukcije na adresi 0x04h (interapt vektor)
- Za sinhronne interapte (interne) latencija je 3 instrukciona ciklusa ($3T_{CY}$)
- Za asinhronne interapte (eksterne), kao što su INT ili Port RB interapti, interapt latencija je 3 - 3.75 T_{CY} . Tačna latencija zavisi od trenutka pojave zahtijeva za interapt
- Latencija je jednaka i za jedno-ciklusne i dvo-ciklusne instrukcije

INTERAPT SISTEM:16F887 – LATENCIJA (KAŠNJENJE)

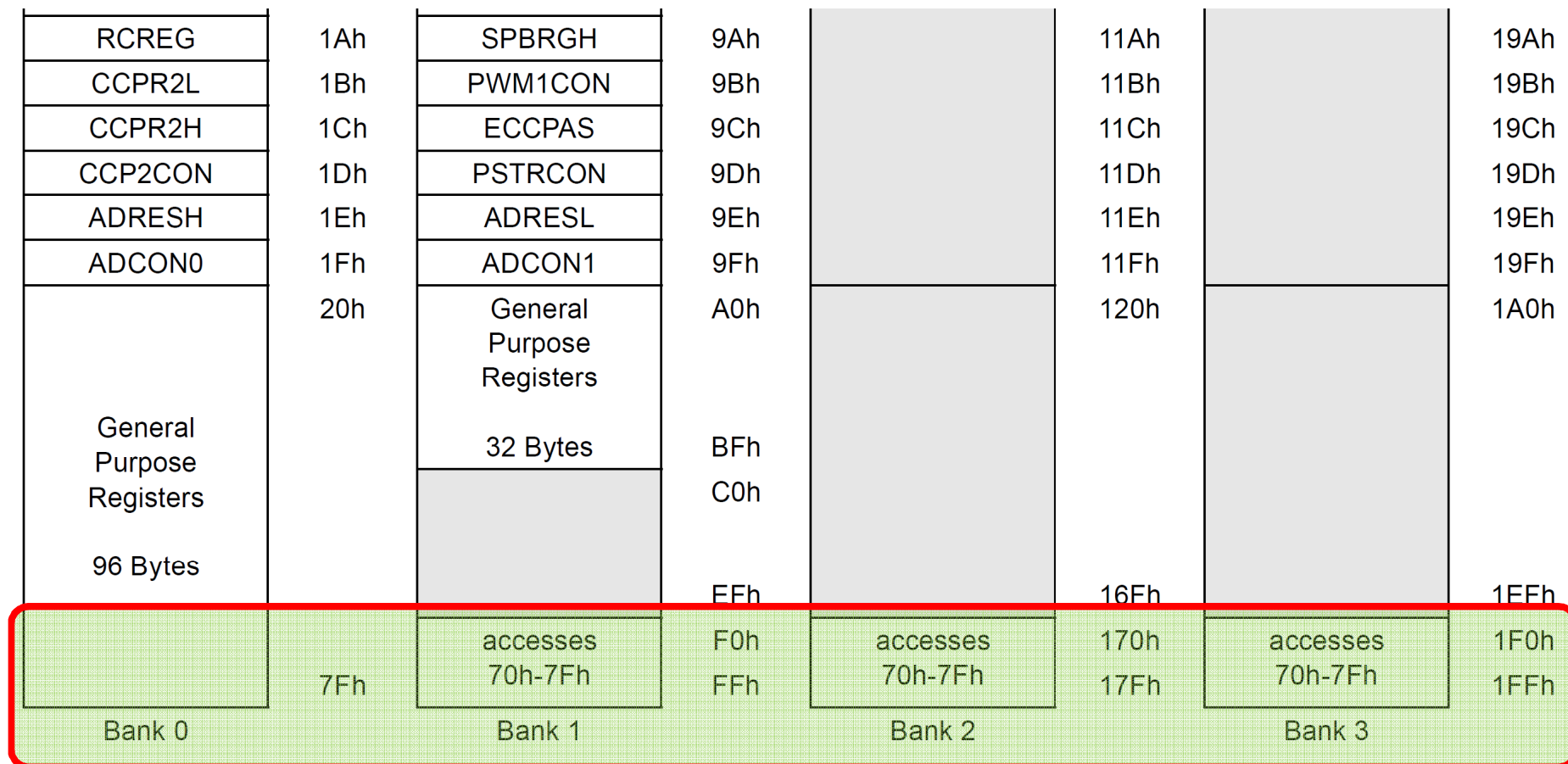


INTERAPT TEHNIKE – ČUVANJE SADRŽAJA REGISTARA

Čuvanje sadržaja registara u interapt rutini (ISR):

- Obavezno sačuvati sadržaj W i STATUS registra na početku intarapt rutine (ISR)
- Sačuvati sadržaj i svih ostalih registara koji su korišćeni u glavnom programu, a koji će se koristiti i u interapt rutini (ISR)
- Sadržaj je najbolje sačuvati u “zajedničkom” dijelu RAM memorije koji je uvijek dostupan u svim bankama na adresama (0x70h -0x7Fh)

INTERAPT TEHNIKE – ČUVANJE SADRŽAJA REGISTARA



Dio memorijskog prostora koji je uvijek dostupan bez obzira na izabranu banku

INTERAPT TEHNIKE – KOLIZIJA SADRŽAJA REGISTARA

Primjer kolizije u sljedećem kodu: **nije došlo do interapta!!!**
TEMP1=40h,

```
MAIN:      movf TEMP1, W;  W=40h → W (40h)
           addlw 0x23;  W=23h+40h=63h → W (63h)
           movwf TEMP2;  W=63h → TEMP2 (63h)
           ...
           ...
           goto MAIN;
```

```
ISR:      movlw 0x20;
           movwf ISR_TMP, F;
           retfie;
```

INTERAPT TEHNIKE – KOLIZIJA SADRŽAJA REGISTARA

Primjer kolizije u sljedećem kodu: **došlo je do interapta!!!**
TEMP1=40h,

```
MAIN:      movf TEMP1, W;  W=40h → W (40h)
           addlw 0x23;  W=23h+40h=63h → W (63h)
INTERAPT   movwf TEMP2;  W=20h → TEMP2 (20h)
           ...
           ...
           goto MAIN;

ISR:       movlw 0x20;  l=20h → W (20h)
           movwf ISR_TMP, F;  W=20h → ISR_TMP (20h)
           retfie;
```

Potrebno je bilo sačuvati staru vrijednost W registra (63h) unutar ISR. Sadržaj TEMP2 je pogrešan!!!!

INTERAPT TEHNIKE – KOLIZIJA SADRŽAJA REGISTARA

Primjer kolizije u sljedećem kodu: **nije došlo do interapta!!!**
TEMP1=D3h, ISR_TEMP=12h

```
MAIN:      movf    TEMP1,W;  TEMP1=D3h → W (D3h)
           sublw   0xD3;    W=D3h-D3h=00h → W (00h) → Z=1;
           btfss   STATUS,Z; Z=1 → preskače se naredna
                                   instrukcija
           ...
           ...
           goto    MAIN;

ISR:       movlw   0x20;
           addwf   ISR_TEMP,F;
           retfie;
```

INTERAPT TEHNIKE – KOLIZIJA SADRŽAJA REGISTARA

Primjer kolizije u sljedećem kodu: **došlo je do interapta!!!**
TEMP1=D3h, ISR_TEMP=12h

```
MAIN:      movf    TEMP1,W;  TEMP1=D3h → W (D3h)
           sublw   0xD3;  W=D3h-D3h=00h → W (00h) → Z=0;
INTERAPT   btfss   STATUS,Z; Z≠0 → ne preskače se naredna
           ...
           ...
           goto   MAIN;

ISR:       movlw   0x20;  l=20h → W (20h)
           addwf   ISR_TMP,F; W=20h+12h=32h → W(32h) → Z≠0;
           retfie;
```

Potrebno je bilo sačuvati staru vrijednost STATUS registra (Z-Zero bit) unutar ISR!!!! Greška u btfss STATUS,Z

KAKO SAČUVATI SADRŽAJ REGISTARA?

Instrukcija `movf file,w ???` W=23h STATUS=2Ah

ISR:

```
movwf W_TEMP; W=23h → W_TEMP (23h)
movf STATUS,W; STATUS=2Ah → W(2Ah)
movwf STATUS_TEMP; W=2Ah → STATUS_TEMP (2Ah)
...
...
...
movf STATUS_TEMP,W; STATUS_TEMP=2Ah → W(2Ah)
movwf STATUS; W=2Ah → STATUS(2Ah)
movf W_TEMP,W; W_TEMP=23h → W(23h)
retfie;
```

Instrukcija `movf` utiče na Z-bit u STATUS registru pa ovaj način privremenog premještanja sadržaja W i STATUS u registre nije korektan

KAKO SAČUVATI SADRŽAJ REGISTARA?

Labela	Instrukcija	Argument	Sadržaj registara			
			W	STATUS	W_TEMP	STATUS_TEMP
ISR:	movwf	W_TEMP	0x12	0x00	0x12	-
	movf	STATUS, W	0x00	0x04	0x12	-
	movwf	STATUS_TEMP	0x00	0x04	0x12	0x00
	...					
	...					
	...					
	movf	STATUS_TEMP, W	0x00	-	0x12	0x00
	movwf	STATUS	0x00	0x04	0x12	0x00
	movf	W_TEMP, W	0x12	0x00	0x12	0x00

STATUS registar na početku i na kraju ISR ima različite vrijednosti, jer instrukcija **movf** utiče na Z - bit

KAKO SAČUVATI SADRŽAJ REGISTARA?

Instrukcija swapf file,w ??? : W=23h, STATUS=2Ah

```
ISR:  MOVWF  W_TEMP ; W=23h → W_TEMP (23h)
      SWAPF  STATUS, W; Zamjeniti nibble: STATUS=2Ah → W (A2h)
      MOVWF  STATUS_TEMP ; W=A2h → STATUS_TEMP (A2h)
      ...
      ...
      ...
      SWAPF  STATUS_TEMP, W; STATUS_TEMP =A2h → W=A2h
      MOVWF  STATUS; W=A2h → STATUS (A2h)
      SWAPF  W_TEMP, F; Zamjeniti nibble: W_TEMP=23h → W_TEMP (32h)
      SWAPF  W_TEMP, W; Zamjeniti nibble: W_TEMP=32h → W(23h)
```

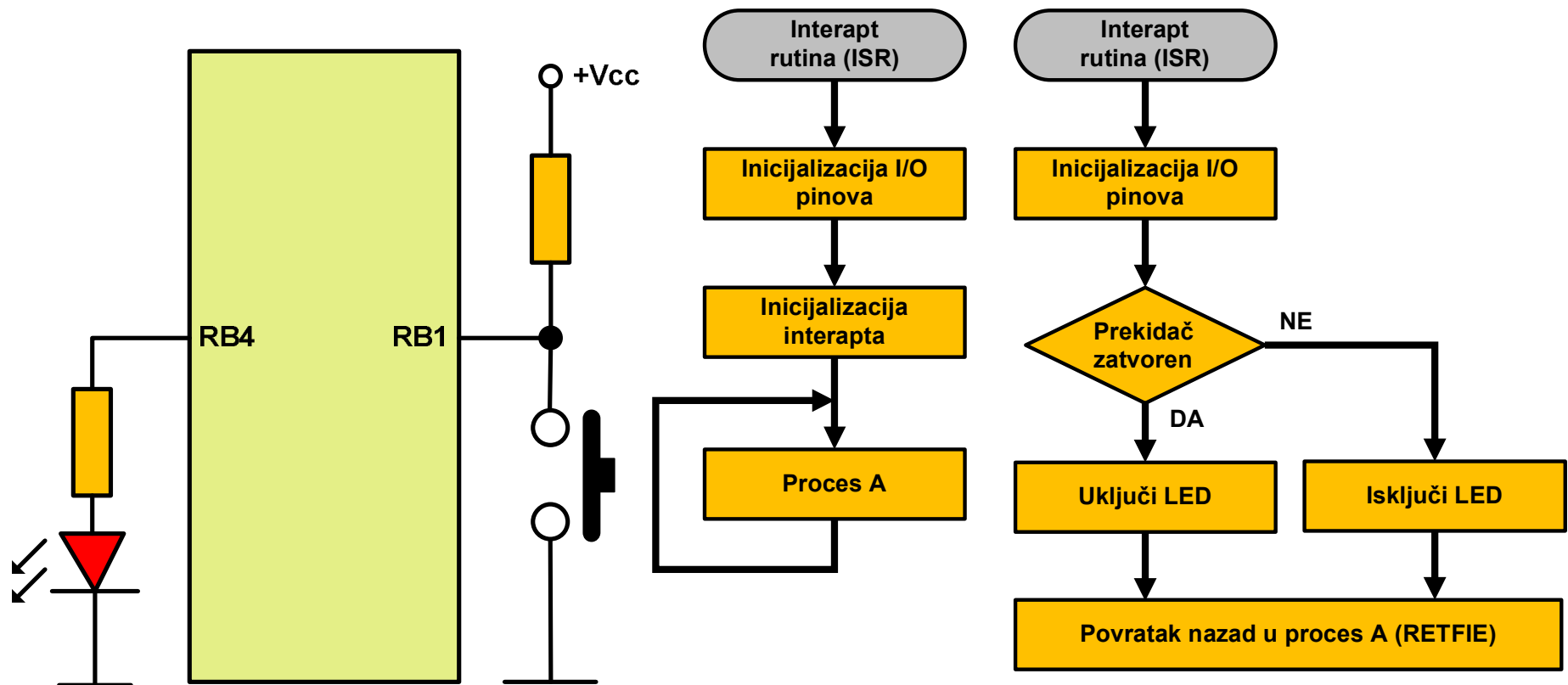

KAKO SAČUVATI SADRŽAJ REGISTARA?

Labela	Instrukcija	Argument	Sadržaj registara			
			W	STATUS	W_TEMP	STATUS_TEMP
ISR:	movwf	W_TEMP	0x23	0x2A	0x23	-
	swap	STATUS, W	0xA2	0x2A	0x23	-
	movwf	STATUS_TEMP	0xA2	0x2A	0x23	0xA2
	...					
	...					
	...					
	swap	STATUS_TEMP, W	0x2A	-	0x23	0xA2
	movwf	STATUS	0x2A	0x2A	0x23	0xA2
	swap	W_TEMP, F	0x12	0x2A	0x32	0xA2
	swap	W_TEMP, W	0x23	0x2A	0x32	0xA2

STATUS i W registar na početku i na kraju ISR ima iste vrijednosti, jer instrukcija swap utiče na Z - bit

INTERAPT SISTEM:16F887 – INTERAPT TEHNIKA

- Kad se taster zatvori uključiti LED!**



INTERAPT SISTEM:16F887 – INTERAPT TEHNIKA

```
INTCON      equ 0x0B; u svim Bankama SRF memorije
PORTB       equ 0x06; u Bankama 0 i 2 SRF memorije
TRISB       equ 0x06; u Bankama 1 i 3 SRF memorije
STATUS      equ 0x03; u svim Bankama SRF memorije
RP0         equ d' 5'
RP1         equ d' 6'
```

```
org 0x000; program počinje od adrese 0
goto INIT; poziv potprograma INIT
org 0x004; adresa interapt vektora
goto ISR; poziv interapt rutine
```

```
INIT:      clrf STATUS; obrisati STATUS registar i izbor Bank1...
           bsf STATUS, RP0; da bi bio dostupan TRISB registar
           bsf TRISB, 1; postaviti I/O pin 1 PORTB kao ulaz
           bcf TRISB, 4; postaviti I/O pin 4 PORTB kao izlaz
           bcf STATUS, RP0; izabrati Banku 0 zbog PORTB registra
           bsf INTCON, 7; omogućiti sve interapte
```

INTERAPT SISTEM:16F887 – INTERAPT TEHNIKA

`bsf INTCON, 3;` omogućiti interapt na promjenu logičkog
nivoa na I/O pinovima PORTB

`bcf INTCON, 0;` obrisati RBIF

`clrf PORTB;` obrisati PORTB

MAIN:

`....`

`....`

`goto main;` beskonačna petlja glavni program

ISR:

`btfs PORTB, 4;` provjeriti da li je LED upaljena

`goto LED_ON;` ako nije, uključiti LED

LED_OFF:

`bcf PORTB, 4;` ako je upaljena, ugasiti LED

`bcf INTCON, 0;` obrisati RBIF

`retfie;` povratak u glavni program

LED_ON:

`bsf PORTB, 4;` ako je ugašena, upaliti LED

`bcf INTCON, 0;` obrisati RBIF

`retfie;` povratak u glavni program

INTERAPT TEHNIKE – VIŠESTRUKI INTERAPT ZAHTIJEVI

Šta uraditi ako se pojave višestruki interapt zahtijevi????

Provjeriti status pojedinih IF (Interrupt Flags) bitova!!!!

INTERAPT TEHNIKE – VIŠESTRUKI INTERAPT ZAHTIJEVI

Primjer: Predpostavimo da interapt zahtjevi dolaze zbog:

- 1) Promjene logičkog nivoa na nekom od **I/O pinova PORTB**
- 2) Prekoračenja **Timera0 TMR0** (0xFF → 0x00)

PROVJERITI ODGOVARAJUĆE INTERAPT FLEGOVE

INTCON	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (X)
	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

INTERAPT TEHNIKE – VIŠESTRUKI INTERAPT ZAHTIJEVI

```
org 0x000; program počinje od adrese 0
goto INIT; poziv potprograma INIT
org 0x004; adresa interapt vektora
btfsc INTCON, RBIF; ako je RBIF=1 odlazaka na RB_ISR
goto RB_ISR;
btfsc INTCON, T0IF; ako je T0IF=1 odlazaka na T0_ISR
goto T0_ISR;
```

```
INIT:      ...
           ...
MAIN:      ...
           ...
           goto MAIN
RB_ISR:    ...
           ...
           retfie
RB_ISR:    ...
           ...
           retfie
```

INTERAPT TEHNIKE – VIŠESTRUKI INTERAPT ZAHTIJEVI

```
org 0x000; program počinje od adrese 0  
goto INIT; poziv potprograma INIT  
org 0x004; adresa interapt vektora  
goto ISR;
```

```
INIT:    ...
```

```
...
```

```
MAIN:    ...
```

```
...
```

```
goto MAIN
```

```
ISR:     btfsc INTCON, RBIF; ako je RBIF=1 odlazaka na RB_ISR  
         goto RB_ISR
```

```
T0_ISR:  ...
```

```
...
```

```
retfie
```

```
RB_ISR   ...
```

```
...
```

```
retfie
```