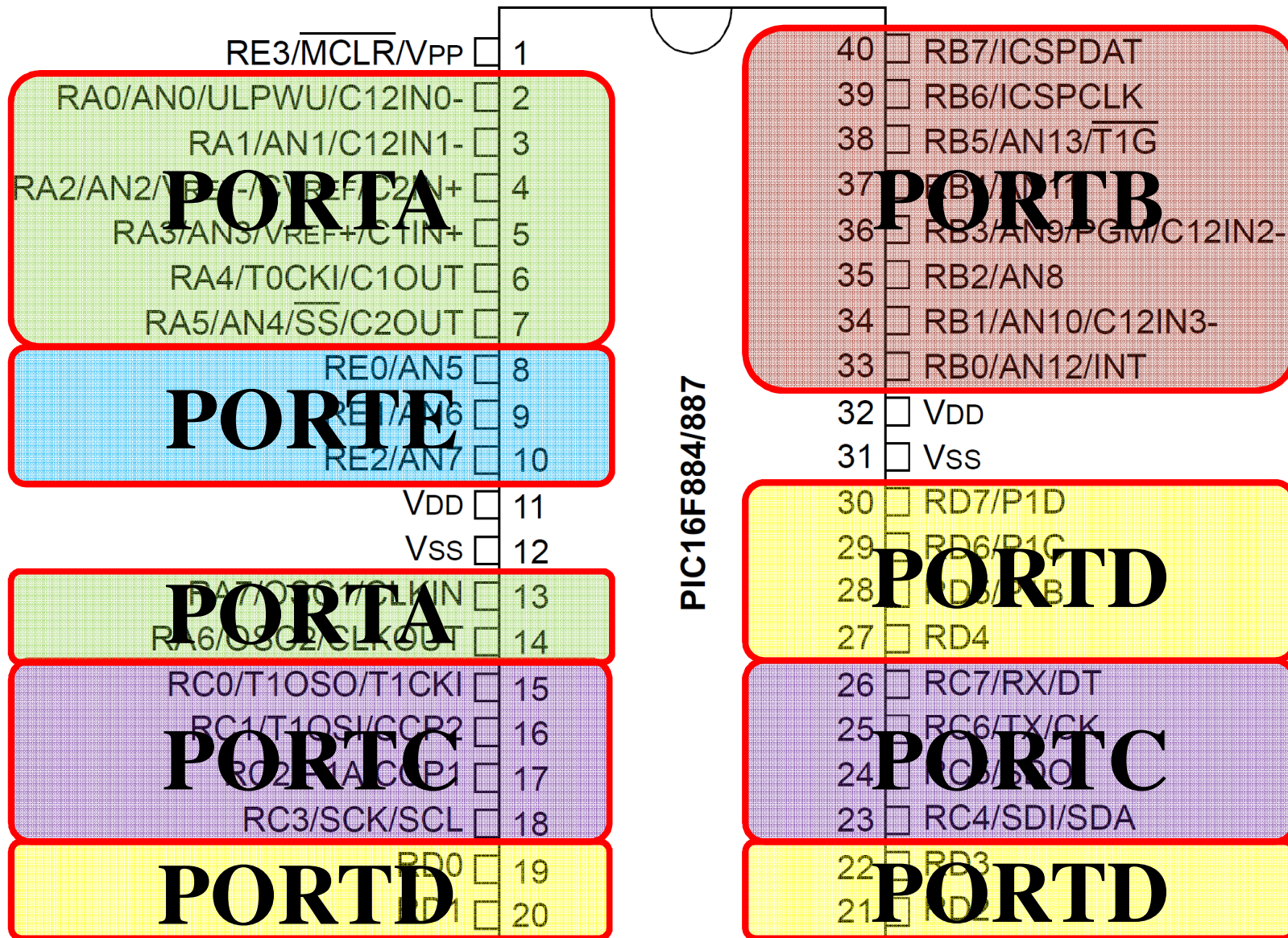


ULAZNO – IZLAZNI PORTOVI: I/O

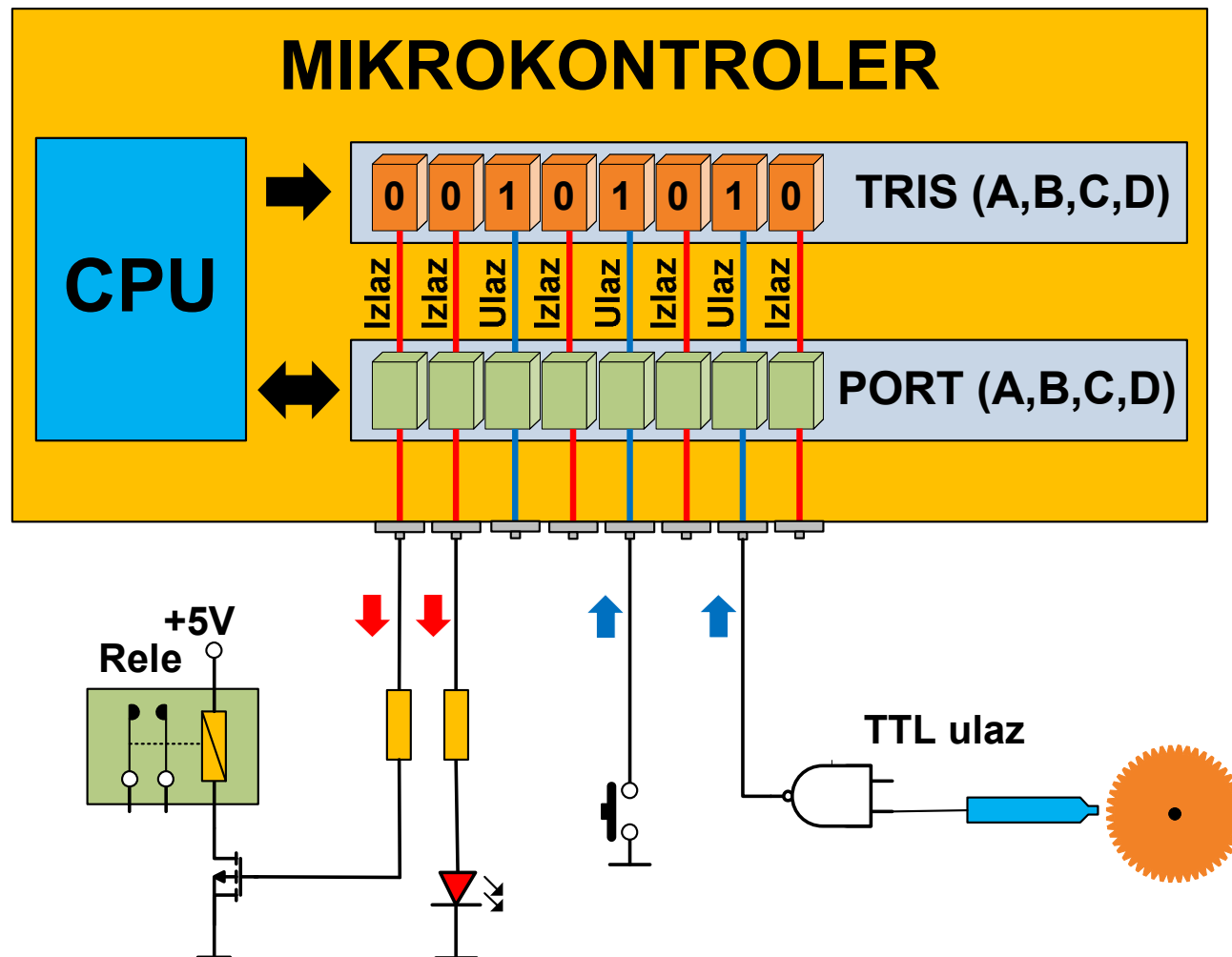
- Važna karakteristika svakog mikrokontrolera je **broj I/O pinova** koji ga povezuju sa okruženjem
- I/O pinovi su grupisani u **8-bitne registre** koji se nazivaju **portovi**
- U zavisnosti od složenosti, mikrokontroler ima više I/O portova koji se označavaju sa: A, B, C, D, E,
- Zbog uštede u prostoru I/O linije obično imaju više namjena pa ih je potrebno konfigurisati preko **TRIS** i **ANSEL** registara
- Razmjena podataka sa okruženjem je preko odgovarajućih registara **PORTA, PORTB, PORTC, PORTD, PORTE,**

ULAZNO – IZLAZNI PORTOVI: I/O PINOVI 16F887



ULAZNO – IZLAZNI PORTOVI: TRIS REGISTAR

- Ako se na nekoj bit poziciji u **TRIS** registru upiše **nula**,odgovarajući I/O pin će postati **izlazni**, a upisom **jedinice** I/O pin postaje **ulazni**



ULAZNO – IZLAZNI PORTOVI: I/O - ANSEL

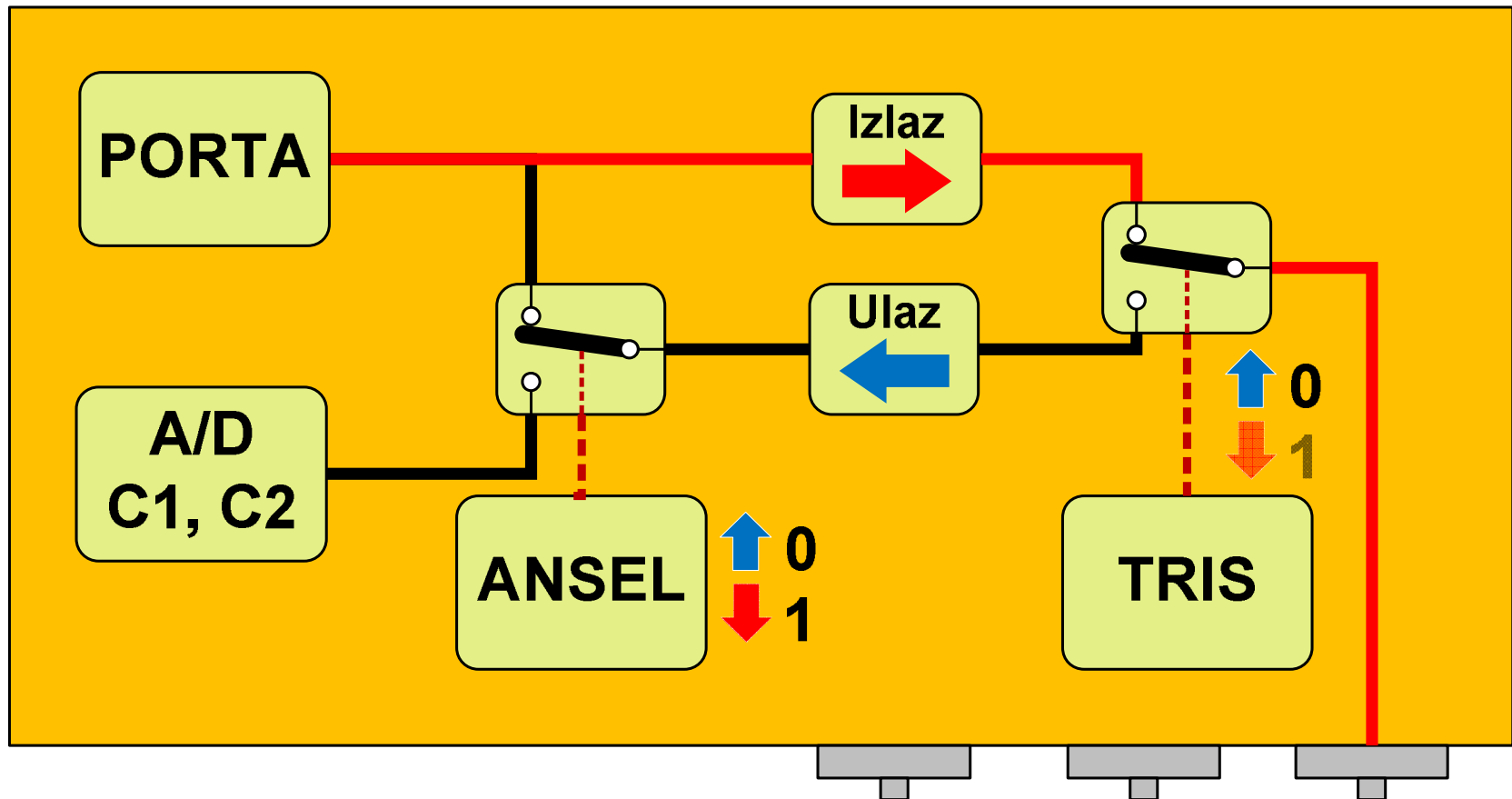
- Bitovi u konfiguracionom registaru **ANSEL** određuju da li će odgovarajući I/O pin biti **analogi ulaz** ili **digitalni I/O**
- Ako se na nekoj bit poziciji u **ANSEL** registru upiše **jedinica** odgovarajući I/O pin postaje **analogni ulaz** ili upisom **nule** postaje **digitalni I/O**

ANSEL	R/W (1)	R/W (1)	R/W (1)	R/W (1)	R/W (1)	R/W (1)	R/W (1)	R/W (1)
	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

ANSELH	R/W (1)		R/W (1)	R/W (1)	R/W (1)	R/W (1)	R/W (1)	R/W (1)
	-	-	ANS13	ANS12	ANS11	ANS10	ANS9	ANS8
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

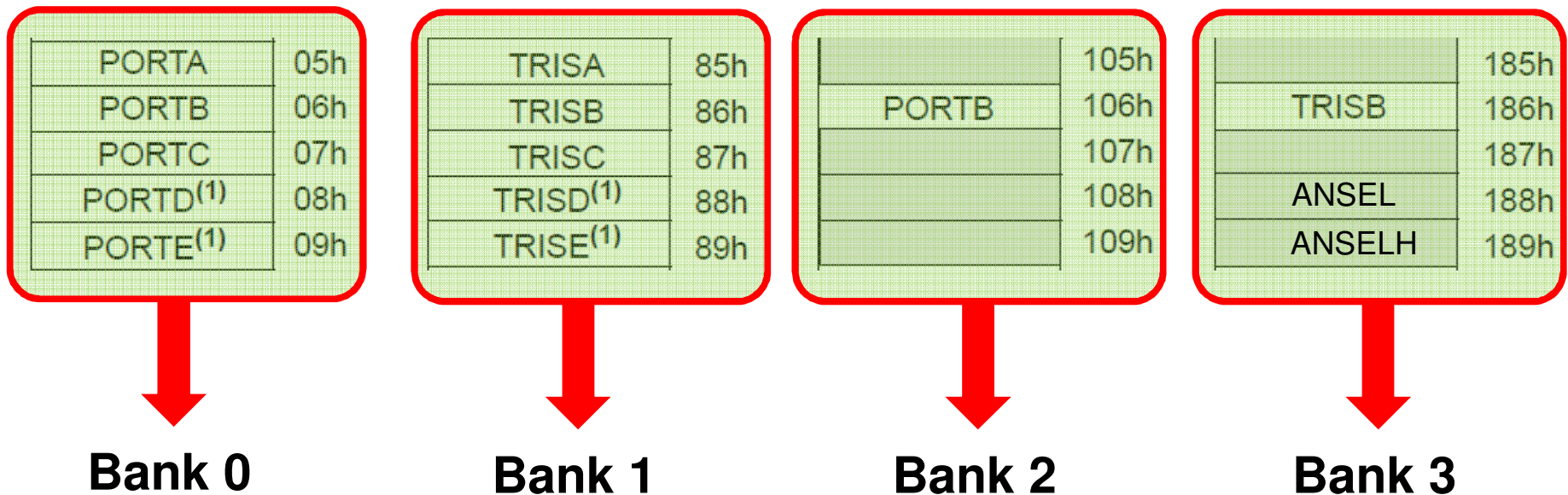
ULAZNO – IZLAZNI PORTOVI: I/O - ANSEL

- Bitovi **ANSEL** registra ne utiču na I/O pinove konfigurisane kao izlazni



I/O PORTOVI: I/O REGISTRI U SFR MEMORIJI

- **TRIS** konfiguracioni registri nalaze se u **Bank 1** SFR memorije, sem **TRISB** koji je istovremeno dostupan i u **Bank 3** SFR memorije
- **PORTA, PORTB...** registri nalaze se u **Bank 0** SFR memorije, sem **PORTB** koji je istovremeno dostupan i u **Bank 2** SFR memorije
- **ANSEL** i **ANSELH** konfiguracioni registri nalaze se u **BANK 3** SFR memorije



ULAZNO – IZLAZNI PORTOVI: **PORTA**

- **PORTA** je 8 – bitni bidirekcionni port.
- I/O pinovi ovog porta mogu se konfigurirati kao **I/O digitalnog tipa** ili kao **analogni ulazi**
- Za konfiguraciju koriste se konfiguracioni registri **TRISA** i **ANSEL**
- Za razmjenu podataka sa okolinom koristi se **PORTA** registar koji može biti **bit adresabilan**

	R/W (1)	R/W (1)	R/W (1)	R/W (1)	R/W (1)	R/W (1)	R/W (1)	R/W (1)
TRISA	TRIS7	TRIS6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0
	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0

	R/W (1)	R/W (1)	R/W (1)	R/W (1)	R/W (1)	R/W (1)	R/W (1)	R/W (1)
ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0
	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0

	R/W (X)	R/W (X)	R/W (X)	R/W (X)	R/W (X)	R/W (X)	R/W (X)	R/W (X)
PORTA	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

ULAZNO – IZLAZNI PORTOVI: PORTA – ULOGA I/O PINOVA

I/O pin	Funkcija	Tip ulaza	Tip izlaza	Opis
RA0/AN0/ ULPWU/ C12IN0-	RA0	TTL	CMOS	Digitalni I/O Port A
	AN0	AN	-	Kanal 0 A/D konvertora
	ULPWU	AN	-	Upravljanje <i>sleep</i> modom
	C12IN0-	AN	-	Negativni ulaz komparatora C1 ili C2
RA1/AN1/ C12IN1-	RA1	TTL	CMOS	Digitalni I/O Port A
	AN1	AN	-	Kanal 1 A/D konvertora
	C12IN1-	AN	-	Negativni ulaz komparatora C1 ili C2
RA2/AN2/ Vref- /CVref/C2 IN+	RA2	TTL	CMOS	Digitalni I/O Port A
	AN2	AN	-	Kanal 2 A/D konvertora
	Vref-	AN	-	Niži referentni napon A/D konvertora
	CVref	-	AN	Izlaz referentnog napona komparatora
	C2IN+	AN	-	Pozitivni ulaz komparatora C2

ULAZNO – IZLAZNI PORTOVI: PORTA – ULOGA I/O PINOVA

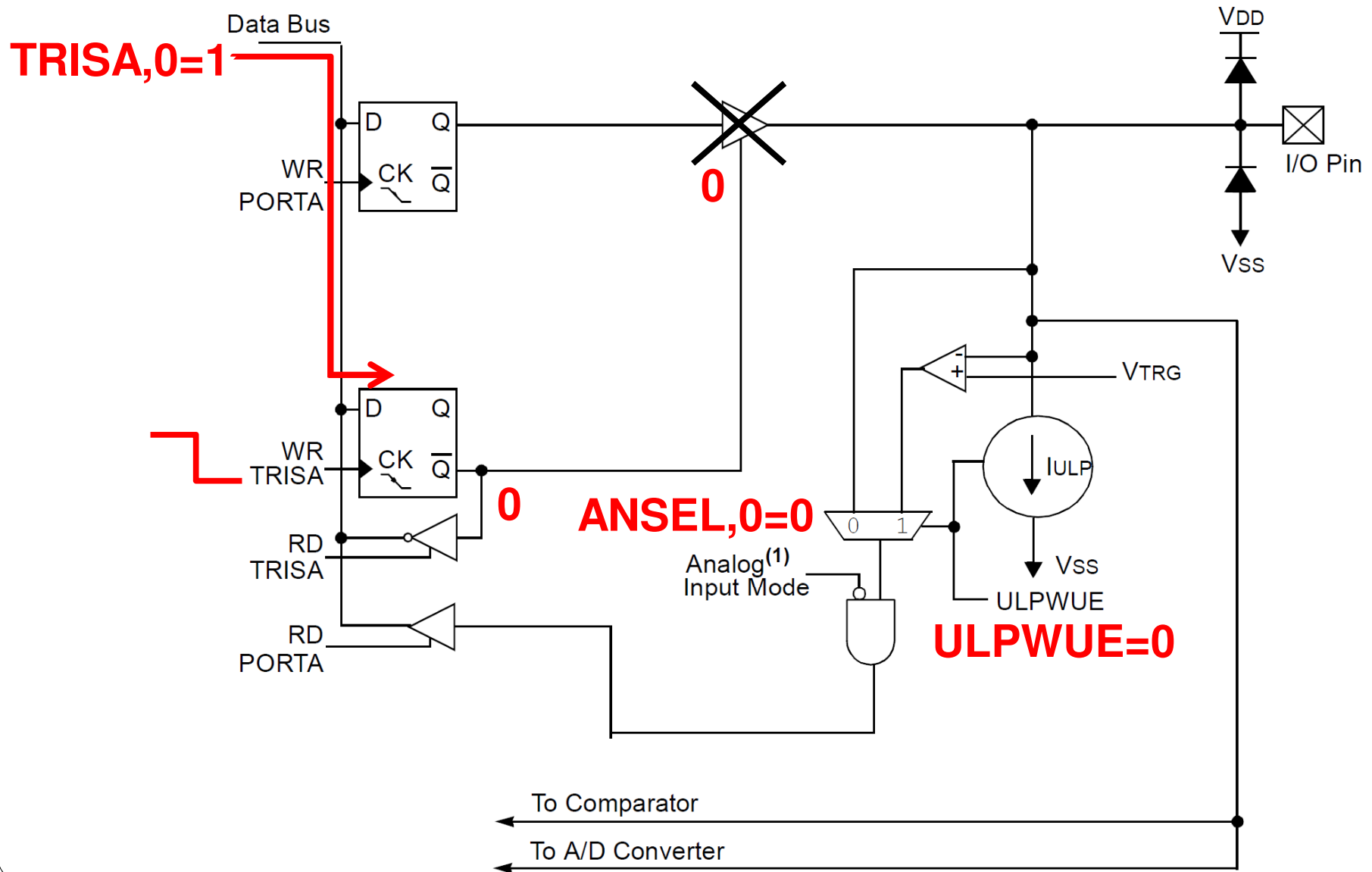
I/O pin	Funkcija	Tip ulaza	Tip izlaza	Opis
RA3/AN3/ Vref+/ C1IN+	RA3	TTL	CMOS	Digitalni I/O Port A
	AN3	AN	-	Kanal 3 A/D konvertora
	Vref+	AN	-	Viši referentni napon A/D konvertora
	C1IN+	AN	-	Pozitivni ulaz komparatora
RA4/T0CK I/C1OUT	RA4	TTL	CMOS	Digitalni I/O Port A
	T0CKI	ST	-	Vanjski izvor takta tajmera T0
	C1OUT	-	CMOS	Izlaz komparatora C1
RA5/AN4/ SS/C2OUT	RA5	TTL	CMOS	Digitalni I/O Port A
	AN4	AN	-	Kanal 4 A/D konvertora
	SS	ST	-	Ulaz SPI modula (<i>Slave Select</i>)
	C2OUT	-	CMOS	Izlaz komparatora C2

ULAZNO – IZLAZNI PORTOVI: **PORTA – ULOGA I/O PINOVA**

I/O pin	Funkcija	Tip ulaza	Tip izlaza	Opis
RA6/OSC2/CLKOUT	RA6	TTL	CMOS	Digitalni I/O Port A
	OSC2	AN	XTAL	Priključak kristalnog oscilatora
	CLKOUT	AN	CMOS	Izlaz takta $F_{osc}/4$
RA7/OSC1/CLKIN	RA7	TTL	CMOS	Digitalni I/O Port A
	OSC1	XTAL	-	Priključak kristalnog oscilatora
	CLKIN	ST	-	Ulaz vanjskog izvora takta/ RC oscilator

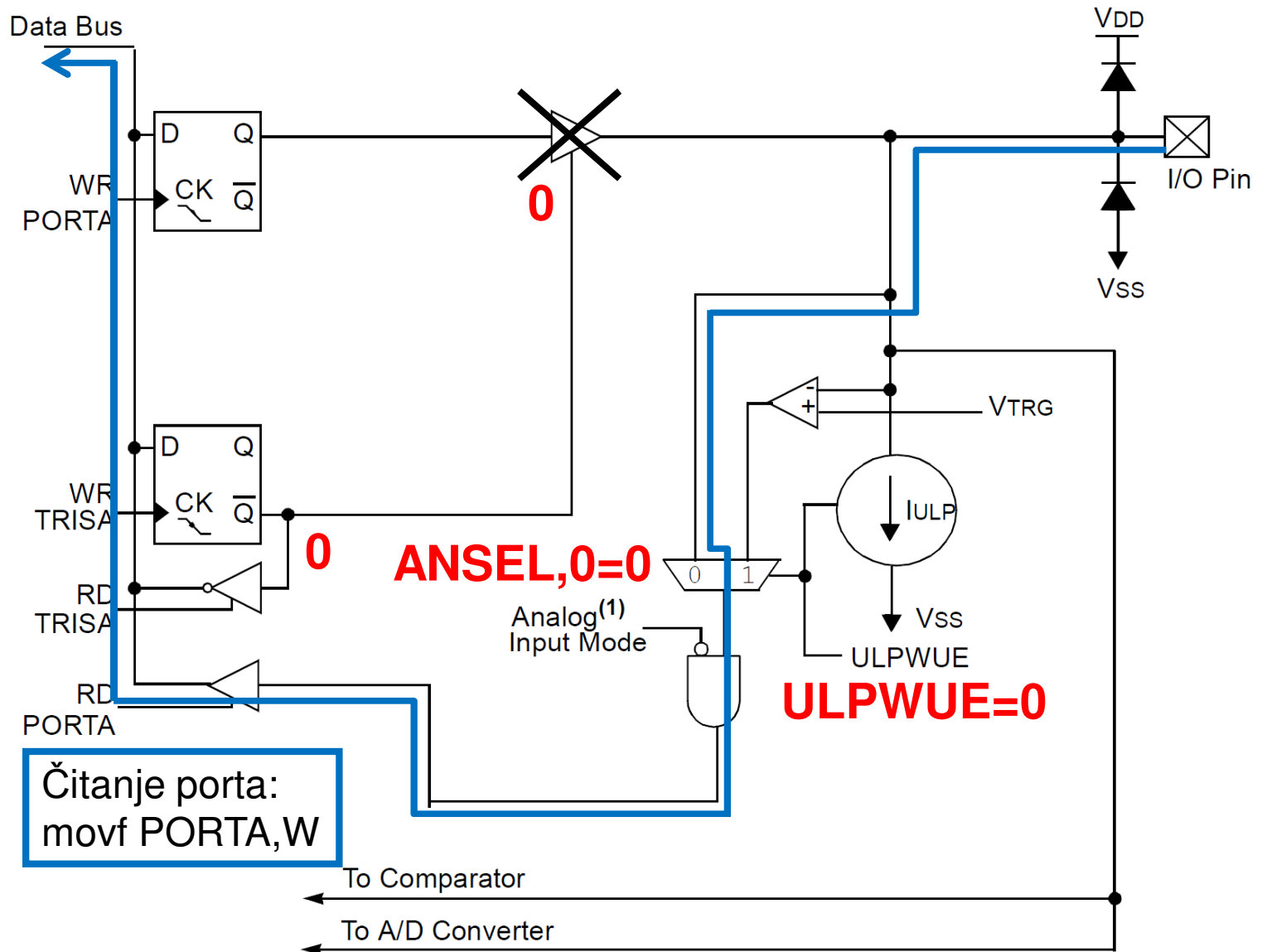
I/O PORTOVI: **PORTA** – **RA0**/AN0/ULPWU/C12IN0-

- **RA0** kao digitalni ulaz (**TRISA,0=1**)



I/O PORTOVI: **PORTA** – **RA0**/AN0/ULPWU/C12IN0-

- **RA0 kao digitalni ulaz (TRISA,0=1)**



I/O PORTOVI: **PORTA** – **DIGITALNI ULAZ**

- Inicijalizacija I/O pinova PORTA kao digitalni ulazi

banksel ANSEL; izabрати banku koja sadrži ANSEL

clrf ANSEL; ANSEL=0 svi pinovi PORTA digitalni ulazi

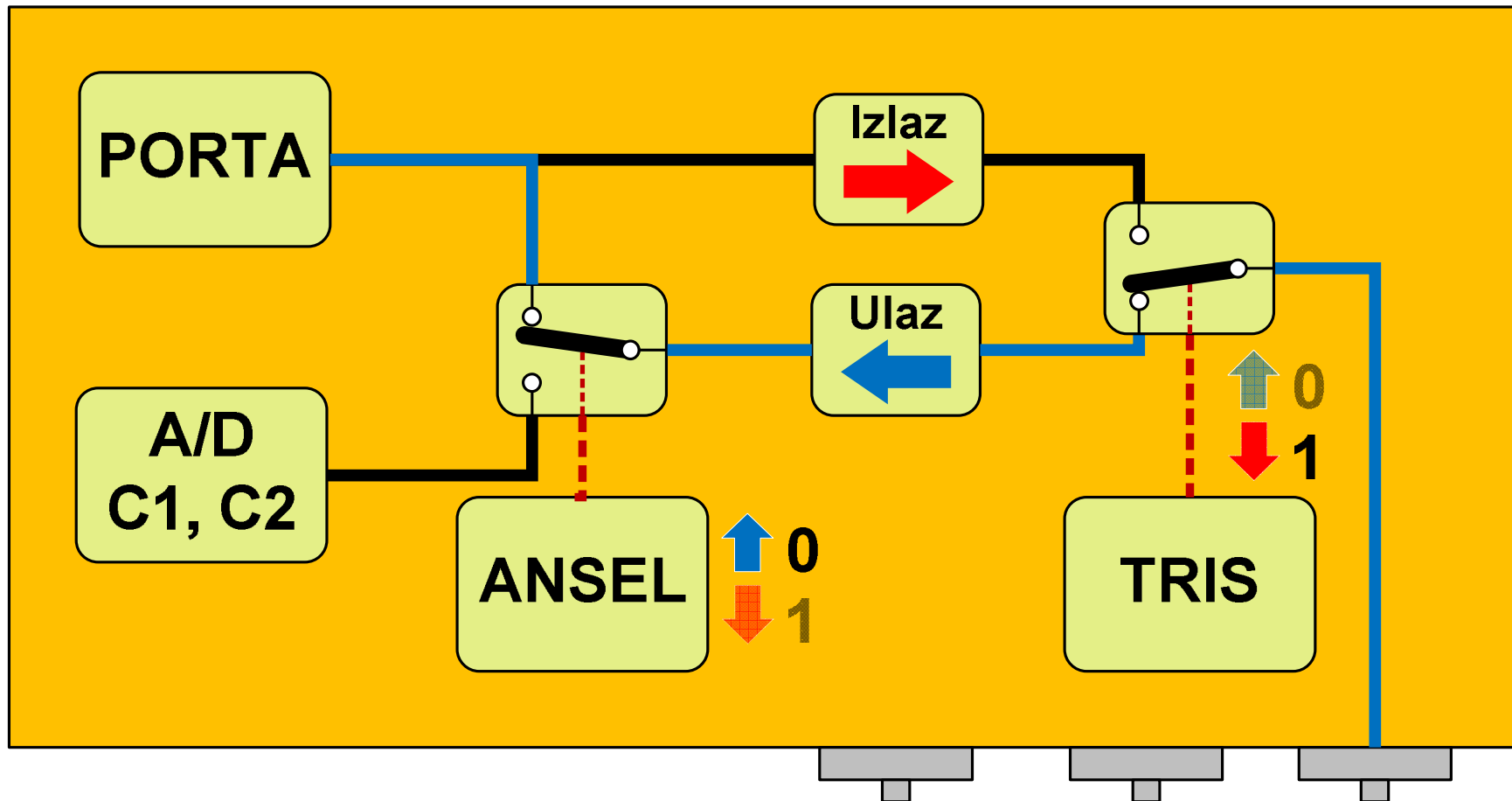
banksel TRISA; izabрати banku koja sadrži TRISA

movw b'11111111';

Movwf TRISA; svi I/O pinovi PORTA su digitalni ulazi

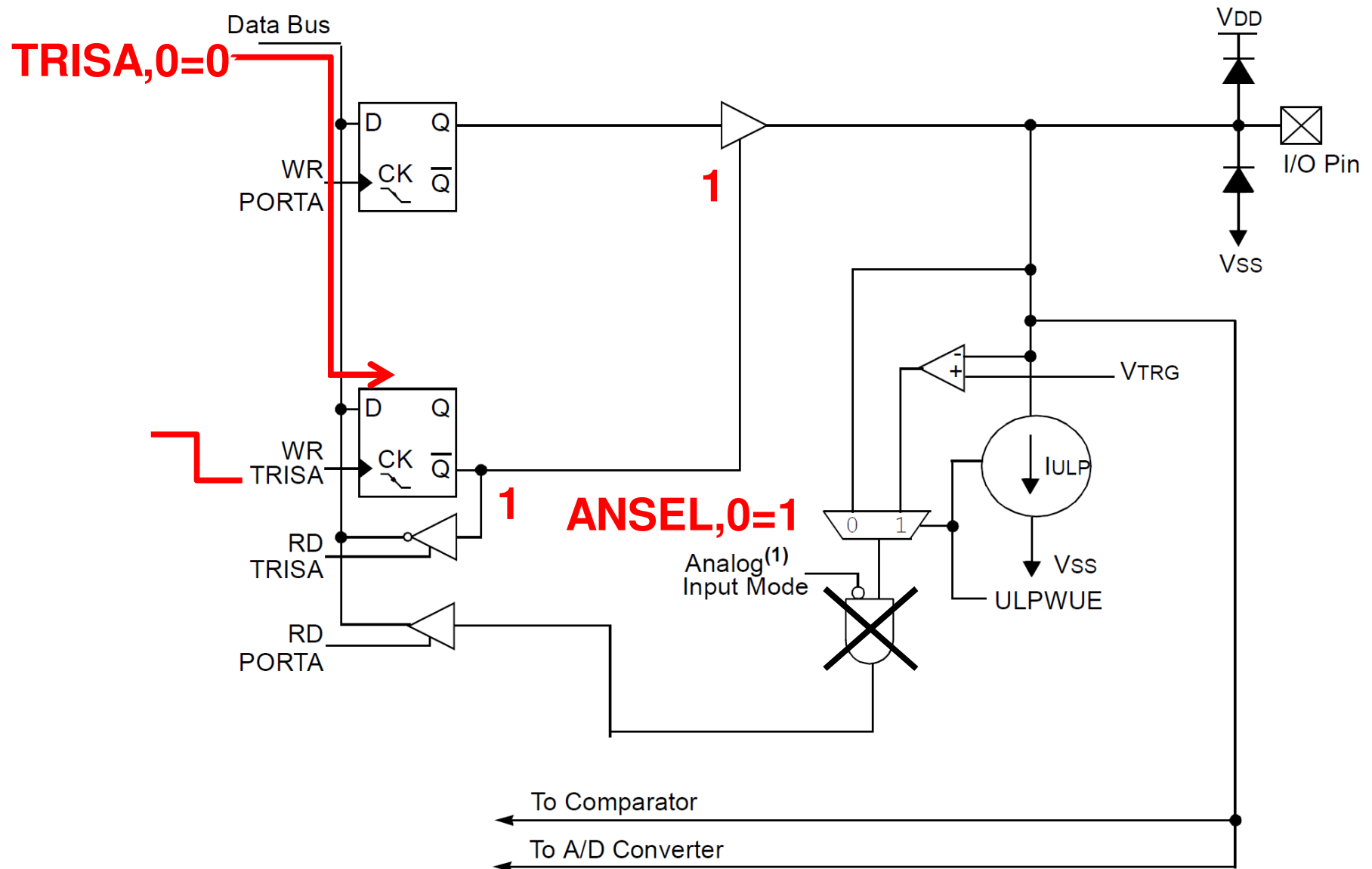
I/O PORTOVI: **PORTA** – DIGITALNI ULAZ

- Blok dijagram **PORTA** nakon inicijalizacije I/O pina kao digitalni ulaz



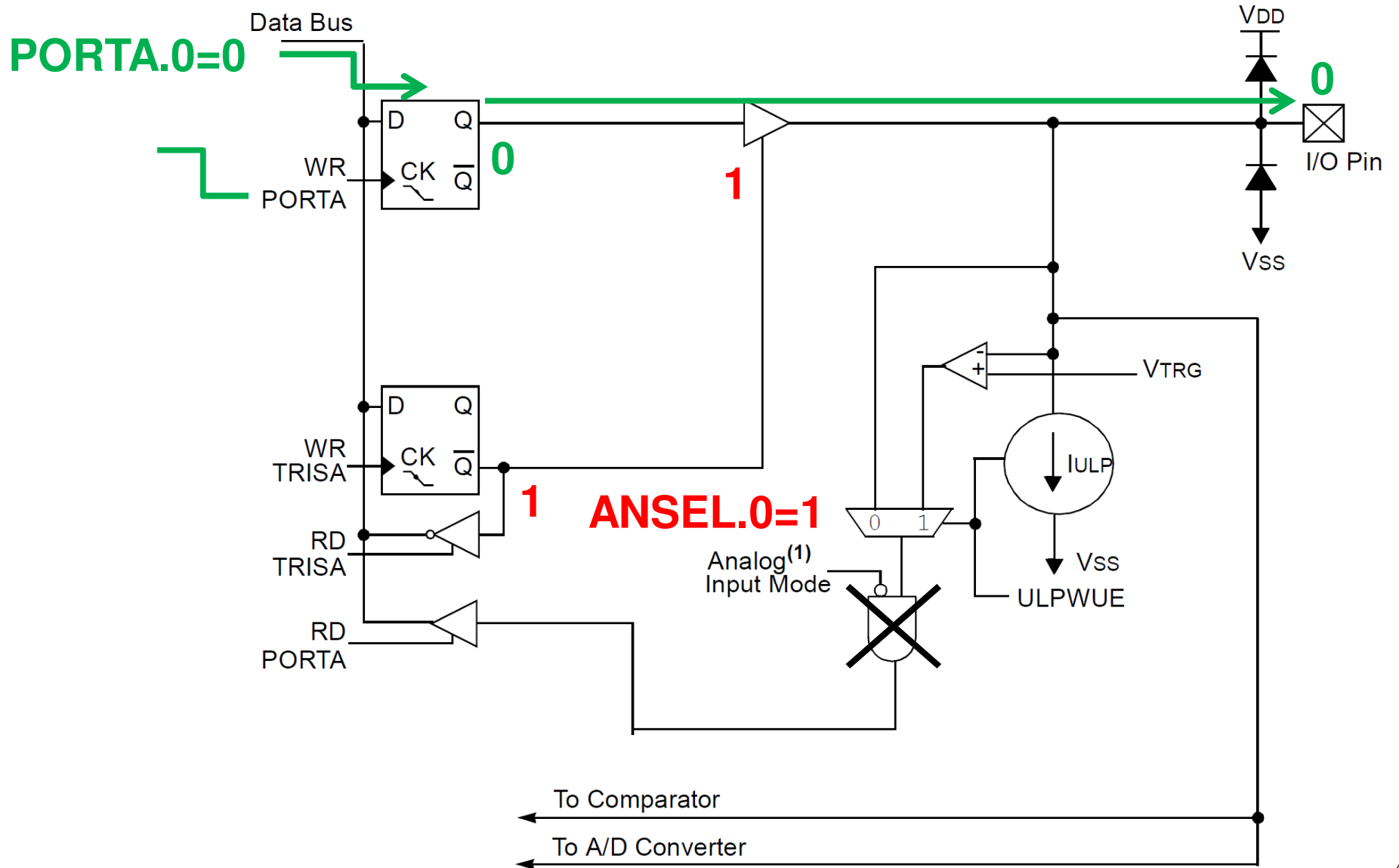
I/O PORTOVI: **PORTA** – **RA0**/AN0/ULPWU/C12IN0-

- **RA0** kao digitalni izlaz: **TRISA,0 = 0** i **PORTA,0 = 0**



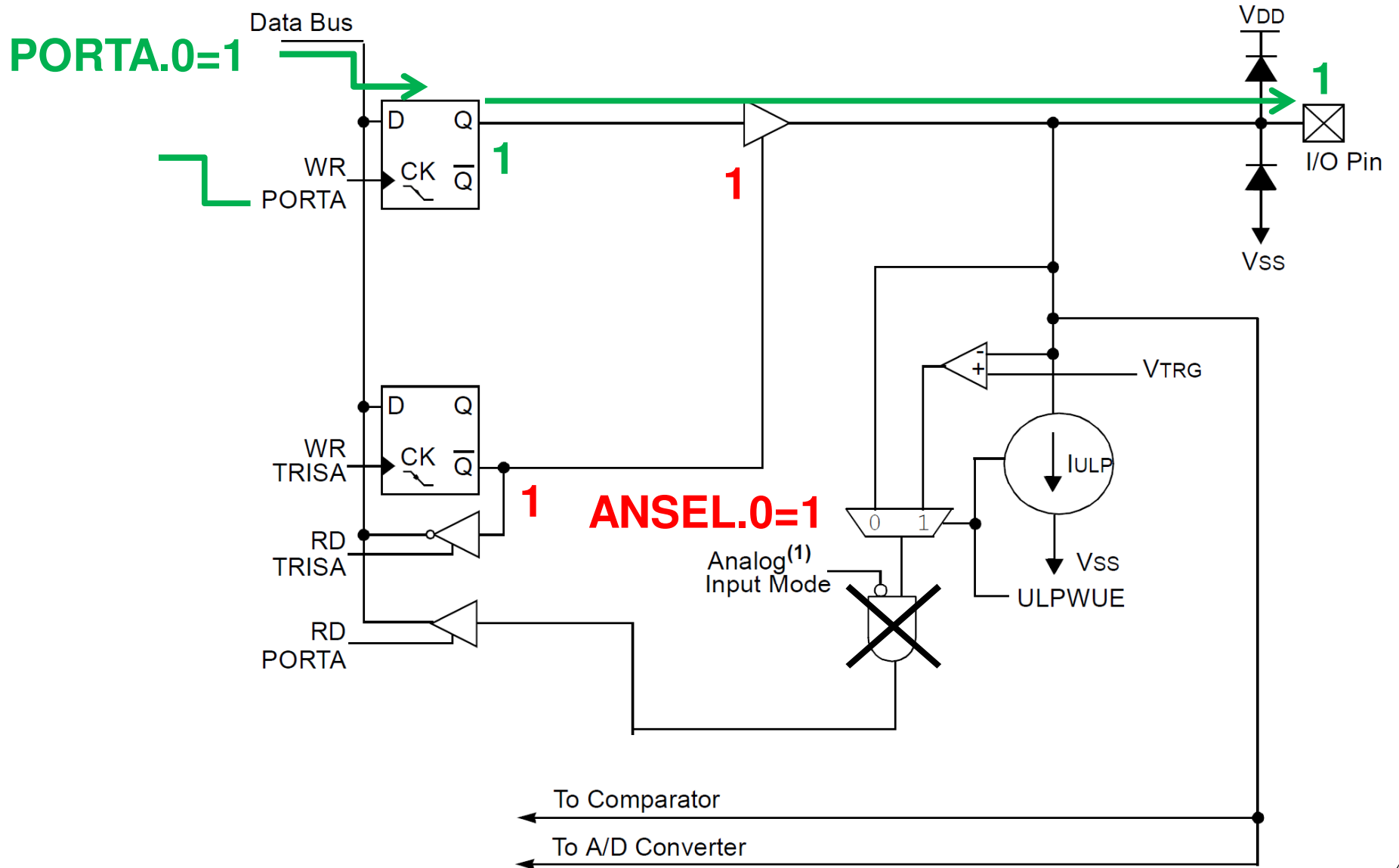
I/O PORTOVI: **PORTA** – **RA0**/AN0/ULPWU/C12IN0-

- **RA0 kao digitalni izlaz: TRISA.0 = 0 i PORTA.0 = 0**



I/O PORTOVI: **PORTA** – **RA0**/AN0/ULPWU/C12IN0-

- **RA0 kao digitalni izlaz: TRISA.0 = 0 i PORTA.0 = 1**



I/O PORTOVI: **PORTA** – **DIGITALNI IZLAZ**

Inicijalizacija I/O pinova PORTA kao digitalni izlazi

banksel PORTA; **izabрати banku koja sadrži PORTA**

clrf PORTA; **PORTA=0 svi pinovi PORTA na logičkoj 0**

banksel TRISA; **izabрати banku koja sadrži TRISA**

movw b'00000000'; **u akumulator upisti 0**

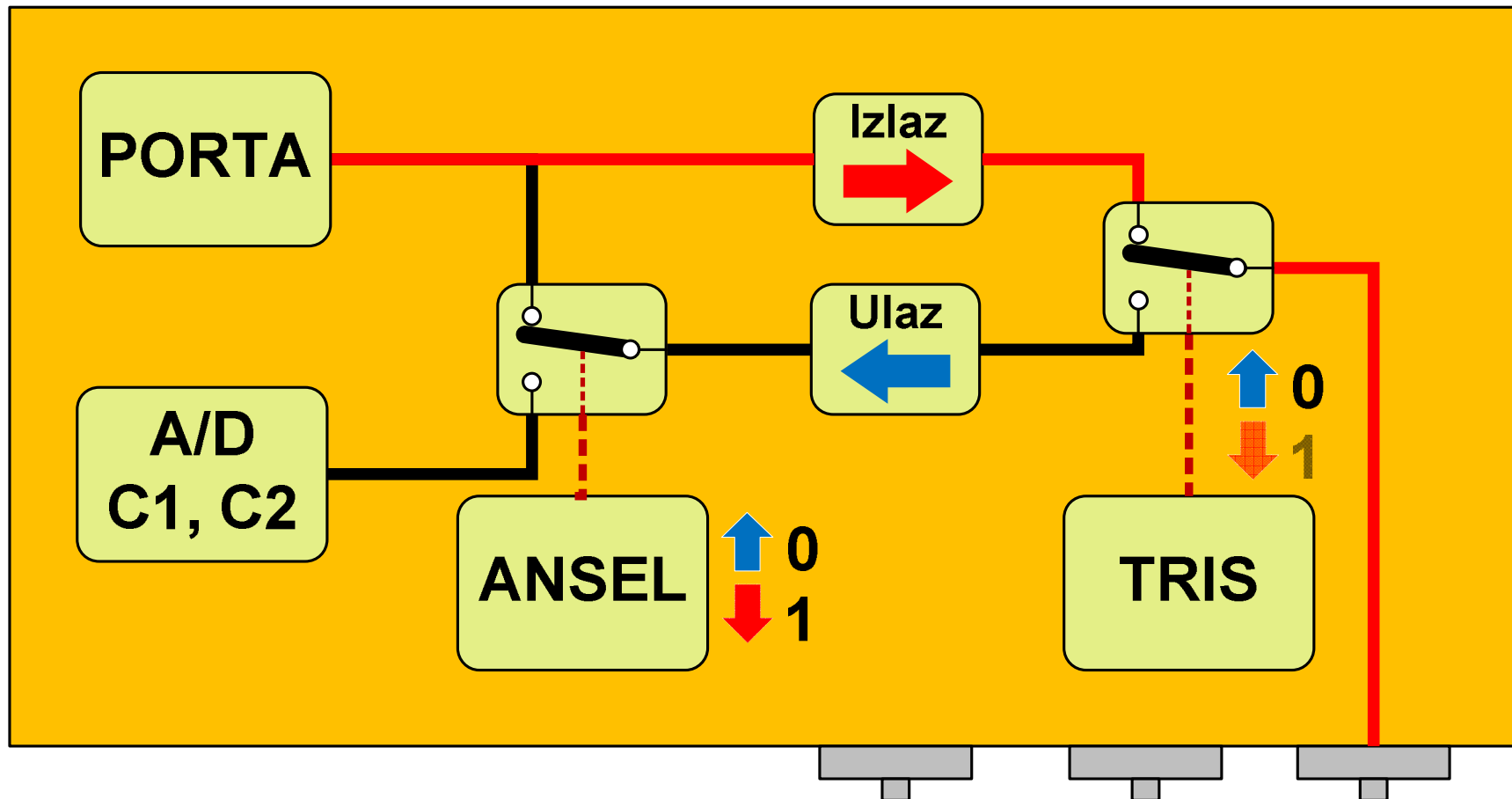
movwf TRISA; **svi I/O pinovi PORTA su digitalni izlazi**

movw b'10101010';

movwf PORTA; **svaki drugi I/O pin PORTA je logička 1**

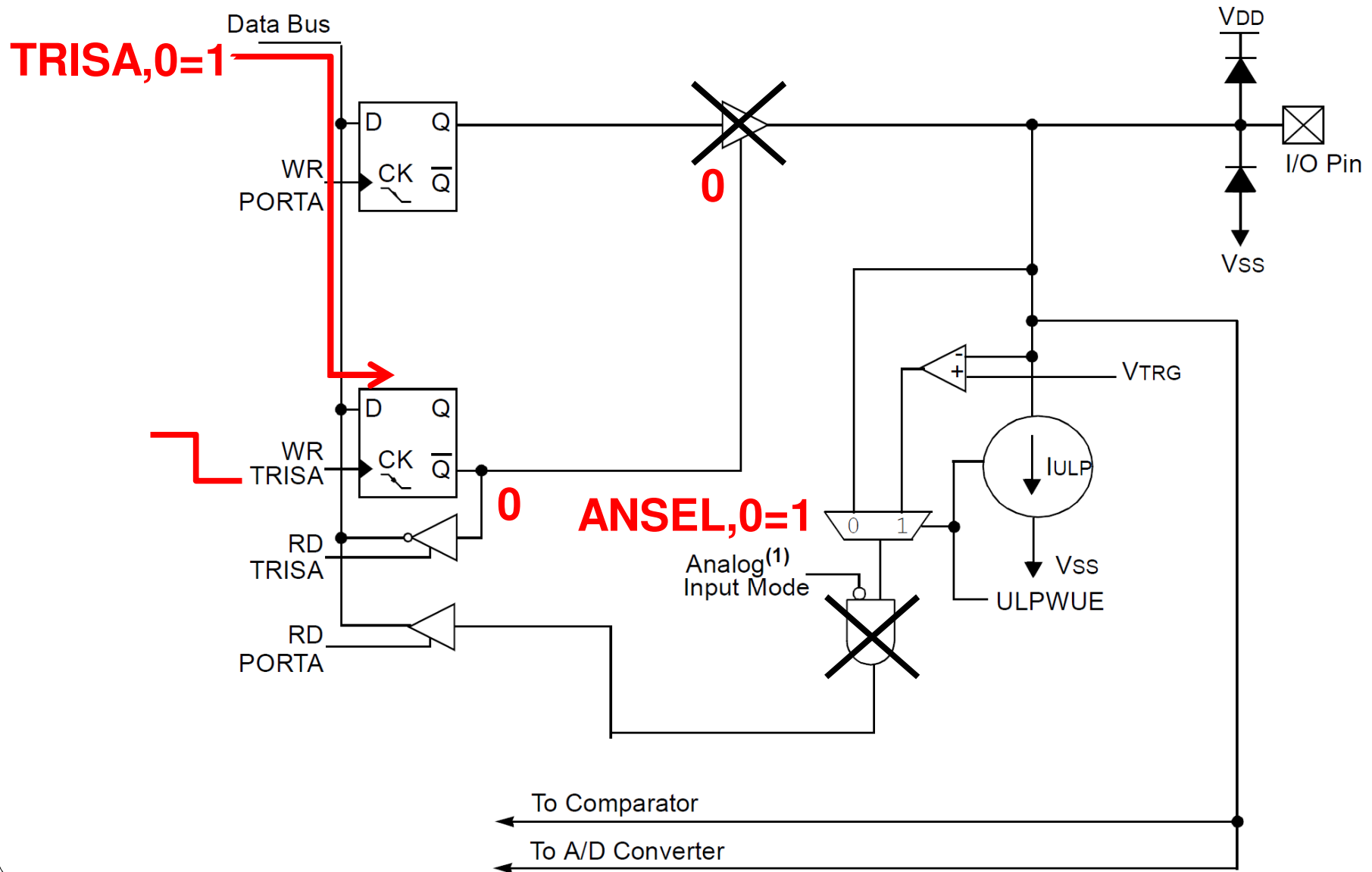
I/O PORTOVI: **PORTA** – **DIGITALNI ULAZ**

- Blok dijagram **PORTA** nakon inicijalizacije I/O pina kao digitalni izlaz



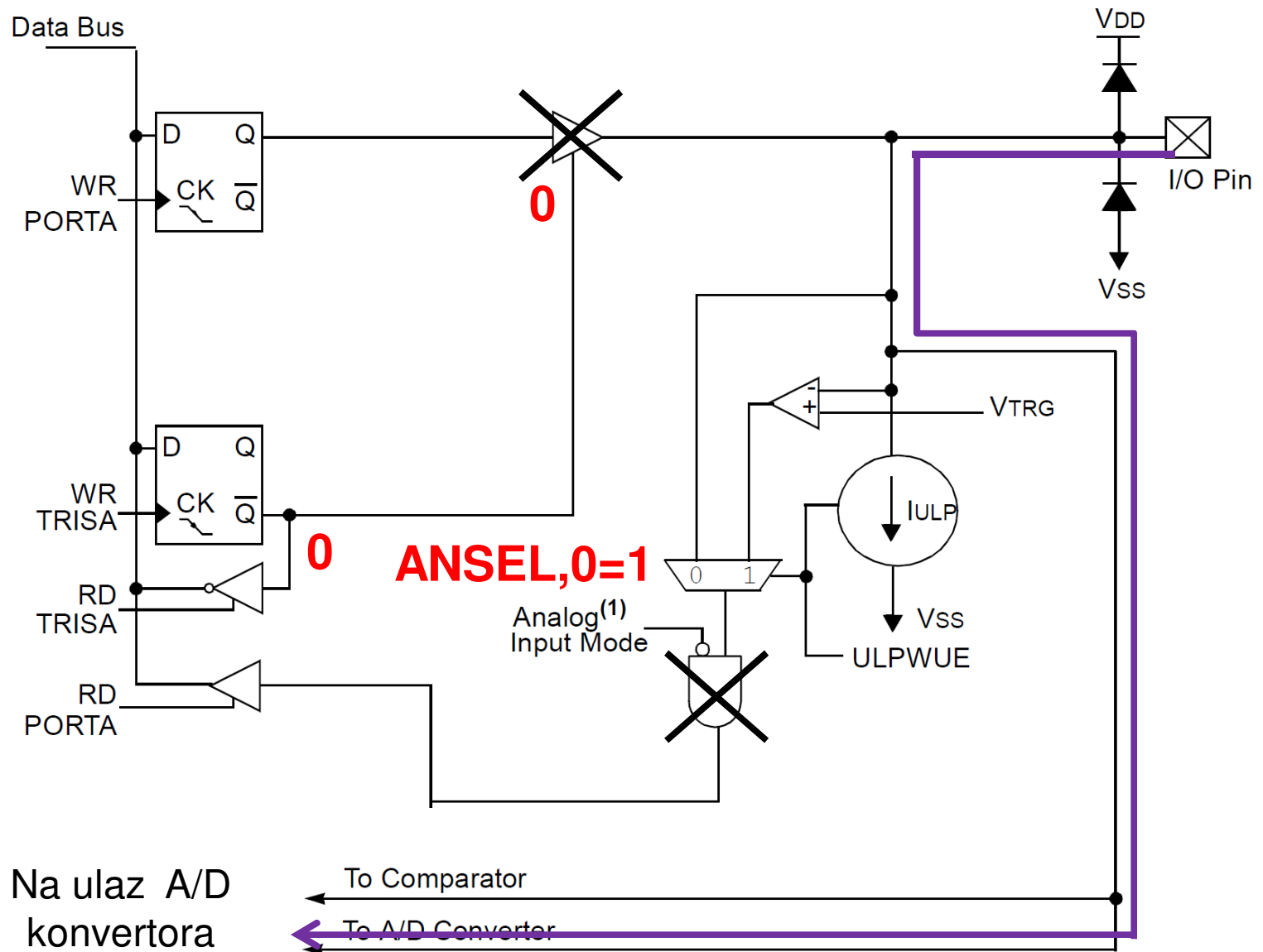
I/O PORTOVI: **PORTA** – RA0/**AN0**/ULPWU/C12IN0-

- **RA0** kao analogni ulaz: **TRISA,0=1** i **ANSEL,0=1**



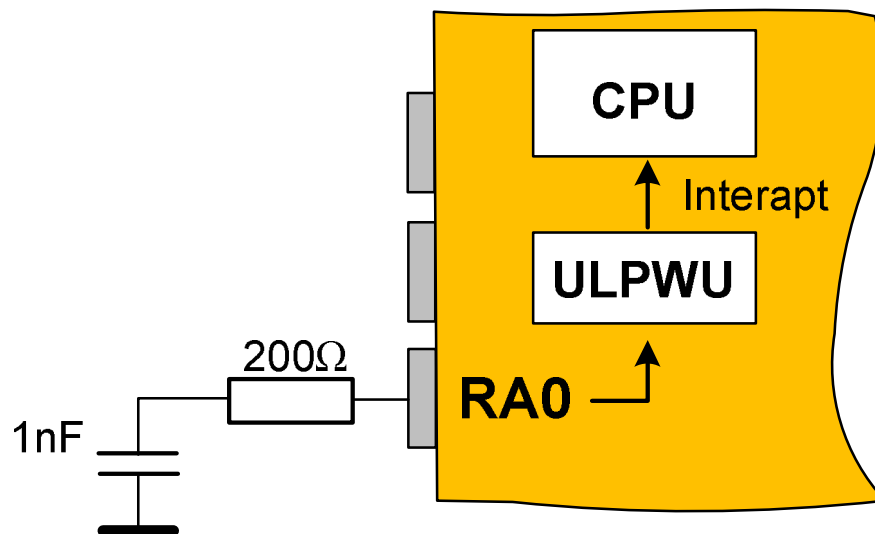
I/O PORTOVI: **PORTA** – RA0/**AN0**/ULPWU/C12IN0-

- **RA0** kao analogni ulaz: **TRISA,0=1** i **ANSEL,0=1**



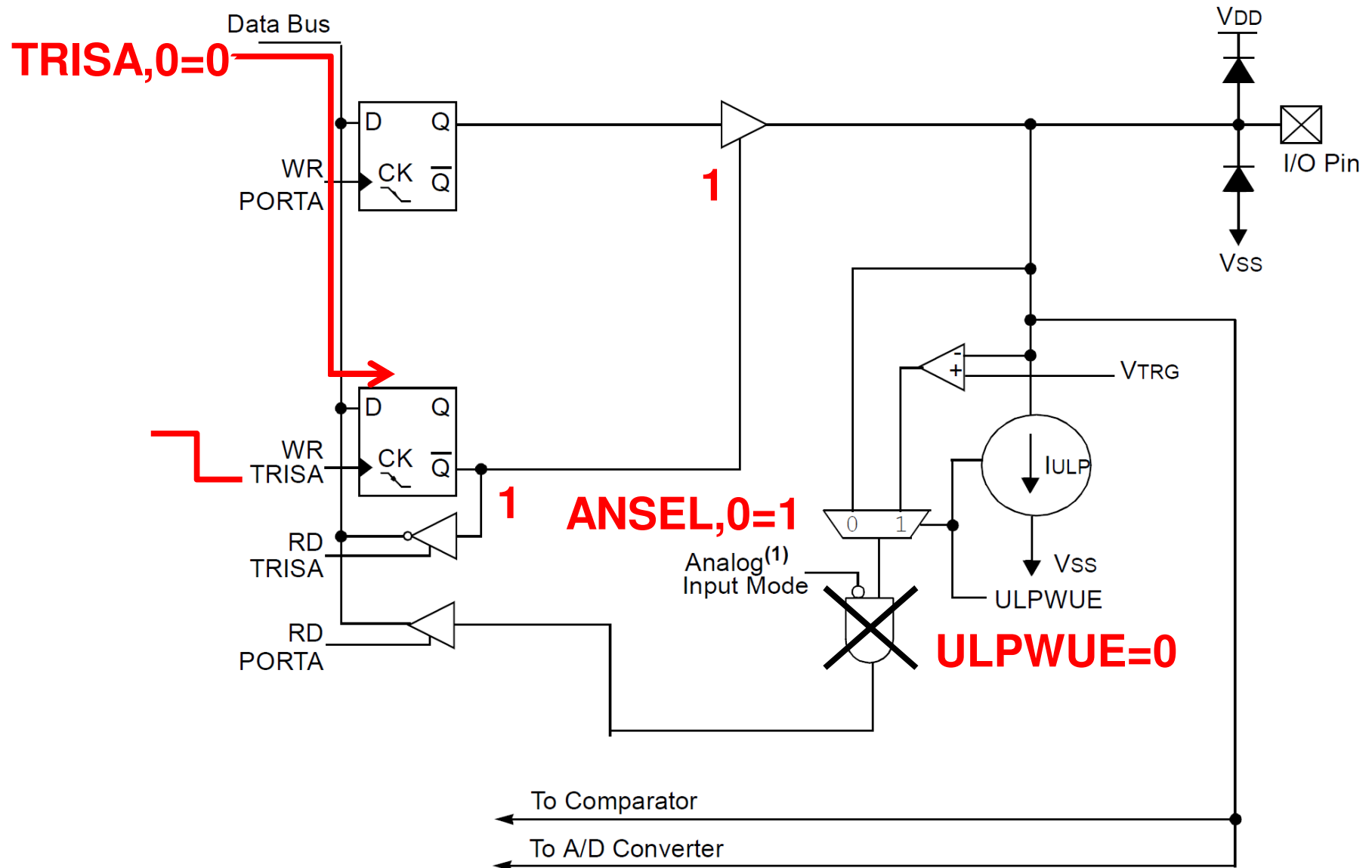
I/O PORTOVI: **PORTA** – RA0/AN0/**ULPWU**/C12IN0-

- Uređaji koji rade na baterijskom napajanju treba da imaju minimalnu potrošnju
- Jedan od načina smanjenja potrošnje mikrokontrolera je smanjenje taktne frekvencije (npr. Sa 20 MHz na 32 kHz)
- Rad sa smanjenom taktnom frekvencijom naziva se *sleep mode*
- Idealno rješenje bi bio da se mikrokontroler periodično budi iz *sleep moda* izvrši aktivnosti i ponovo ode u *sleep mode*
- Trajanje *sleep moda* može se podesiti odgovarajućom RC kombinacijom na pinu RA0



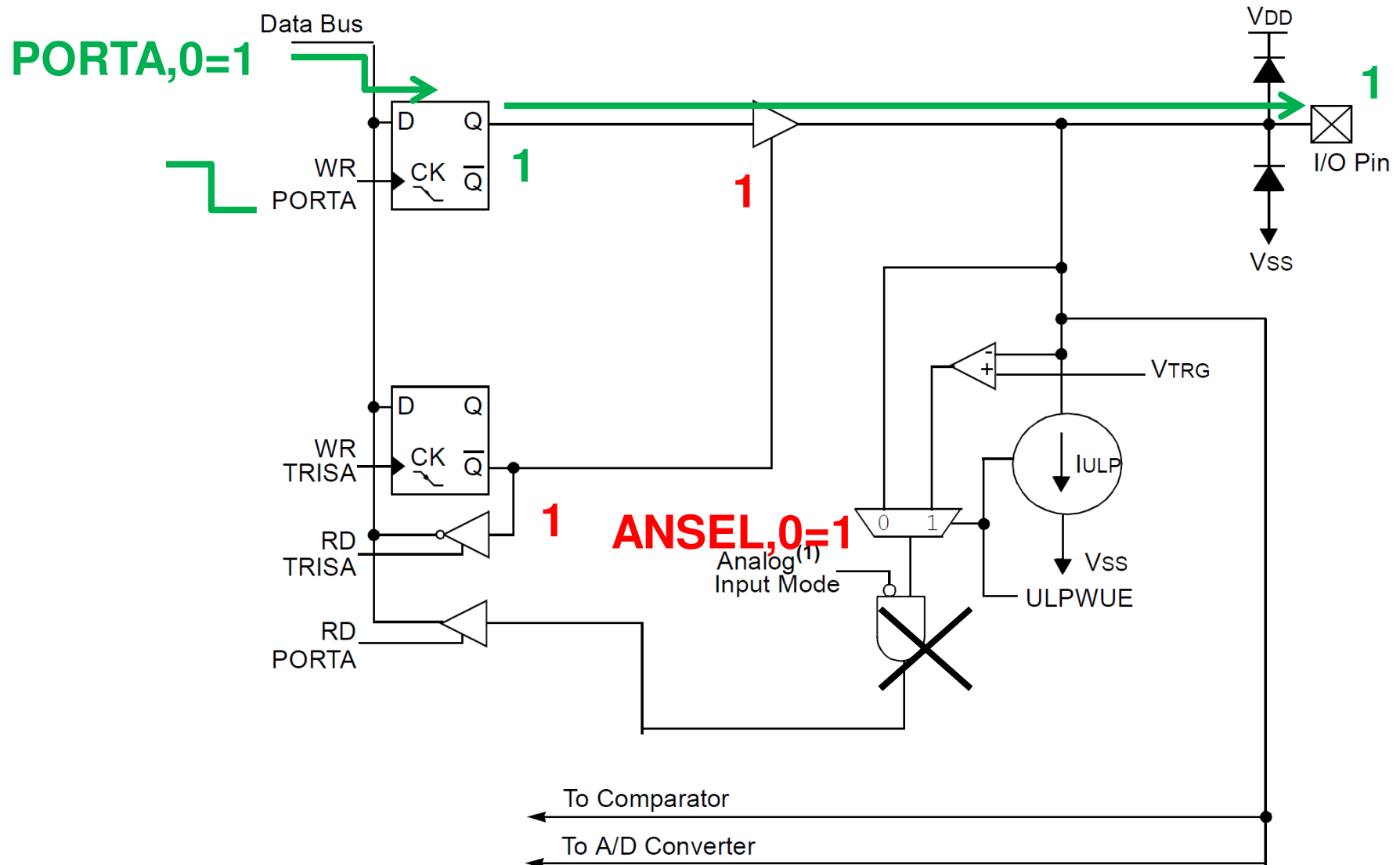
I/O PORTOVI: **PORTA** – RA0/AN0/**ULPWU**/C12IN0-

- Prvo se **RA0** konfiguriše kao **digitalni izlaz** (**TRISA,0=0**)

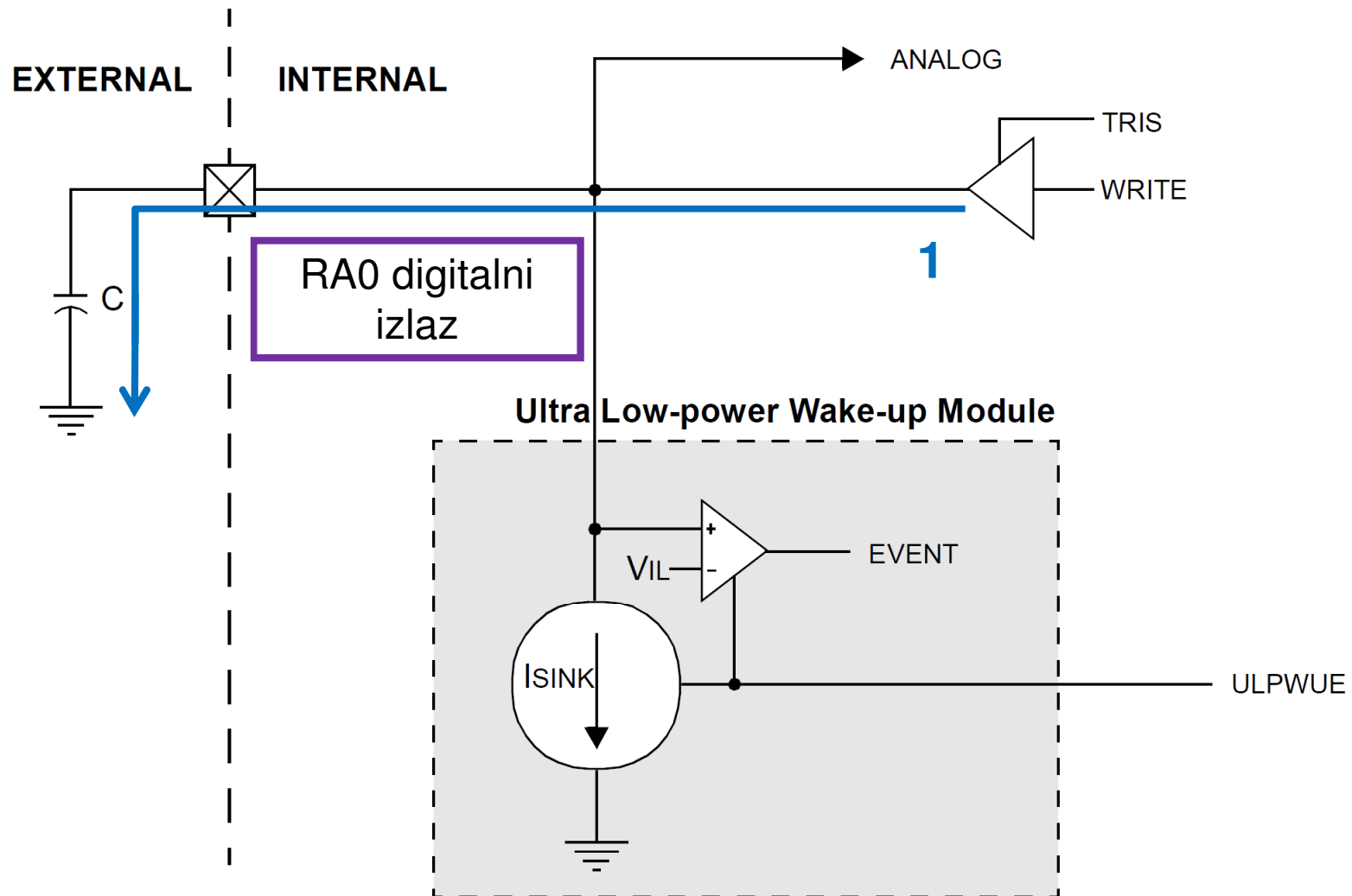


I/O PORTOVI: **PORTA** – RA0/AN0/**ULPWU**/C12IN0-

- Postaavi se stanje visoko (**PORTA,0 = 1**) što izaziva punjenje vanjskog kondenzatora

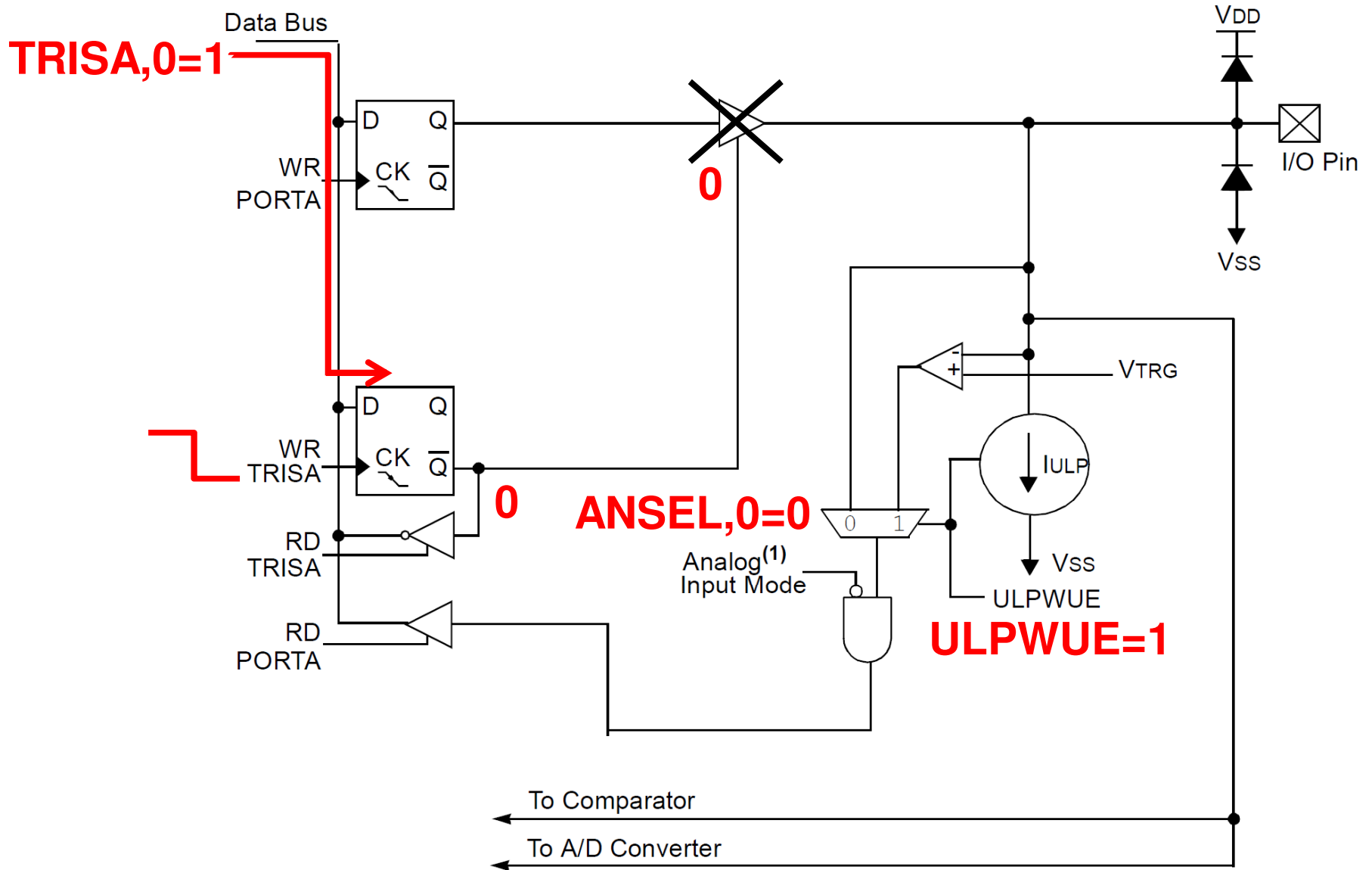


I/O PORTOVI: **PORTA** – RA0/AN0/**ULPWU**/C12IN0-



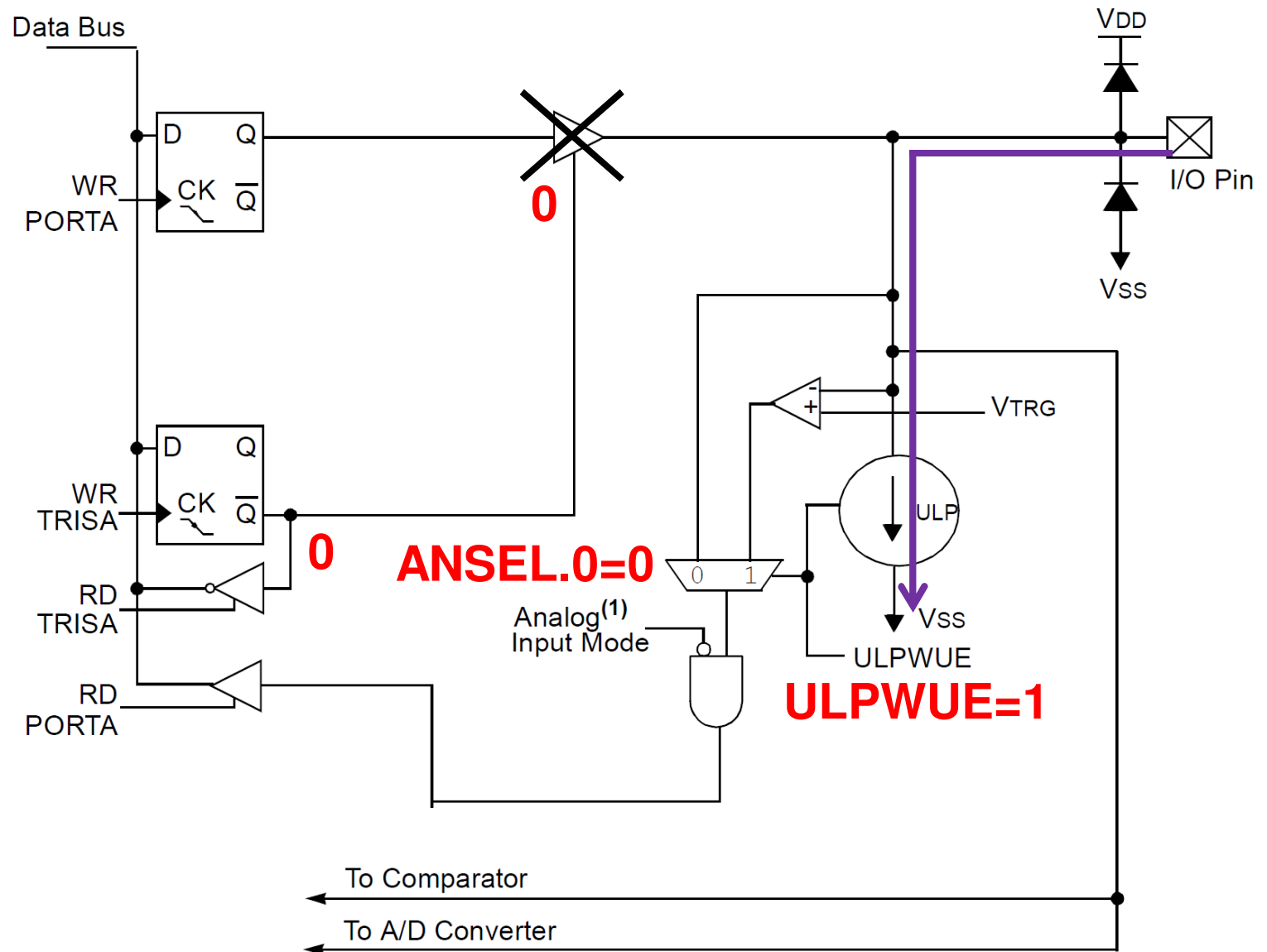
I/O PORTOVI: **PORTA** – RA0/AN0/**ULPWU**/C12IN0-

- **RA0** se dalje konfiguriše kao **digitalni ulaz**: **TRISA,0 =1** i **ANSEL,0 =0**



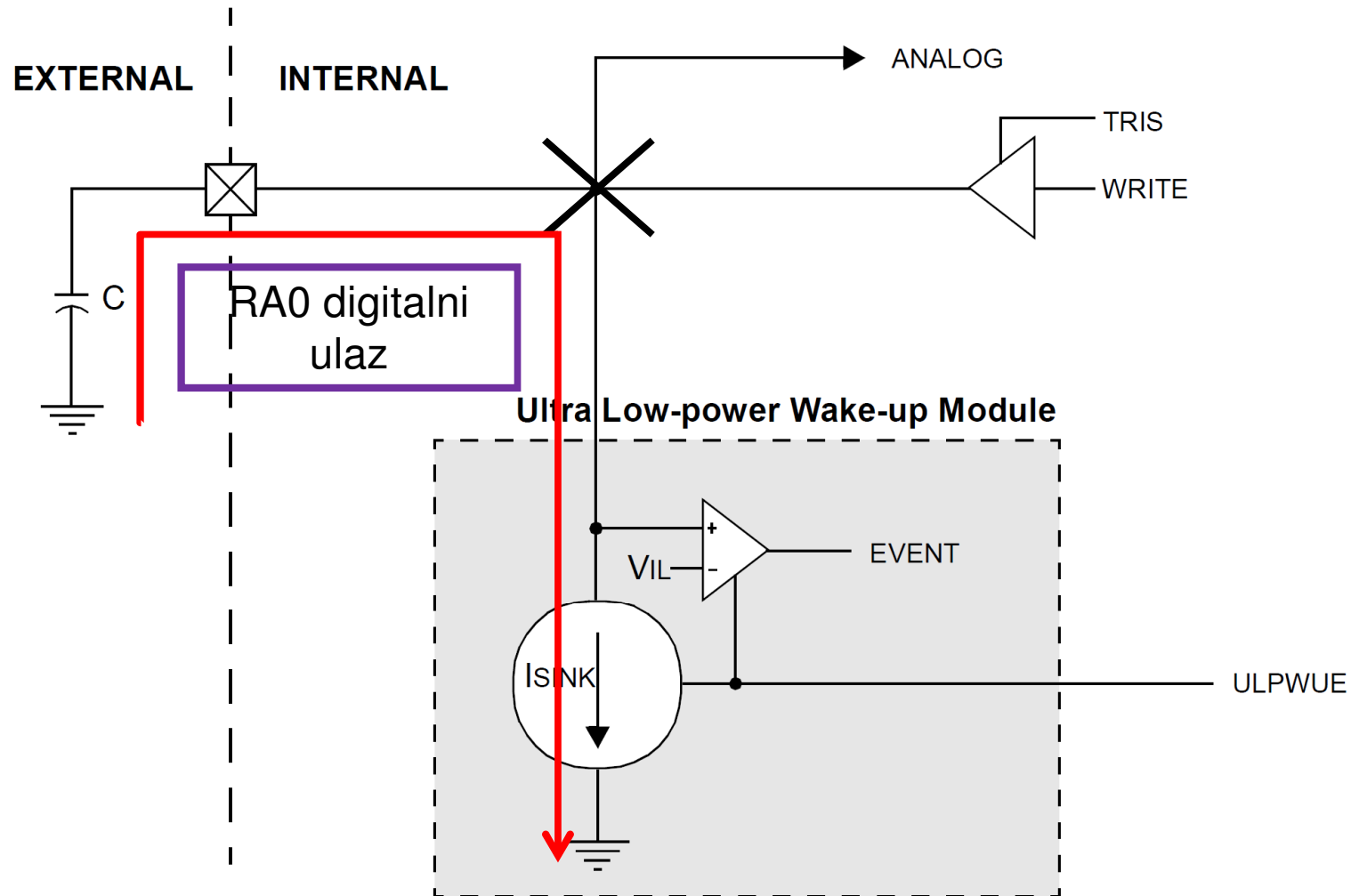
I/O PORTOVI: PORTA – RA0/AN0/ULPWU/C12IN0-

- **RA0** se dalje konfiguriše kao **digitalni ulaz**: **TRISA,0 =1** i **ANSEL,0 =0**



I/O PORTOVI: **PORTA** – RA0/AN0/**ULPWU**/C12IN0-

- Dozvoli se interapt (**ULPWUIE=1**) pri promjeni stanja ovo pina i mikrokontroler se uvede u *sleep mod*
- Trajanje *sleep moda* određeno je vremenom pražnjenja kondenzatora



I/O PORTOVI: **PORTA** – **ULPWU**

- Inicijalizacija ULPWU funkcije na I/O pinu RA0

banksel PORTA; izabрати banku koja sadrži PORTA

bsf PORTA,0 ; postaviti pin RA0 na logičku 1

banksel ANSEL; izabрати banku koja sadrži ANSEL

bcf ANSEL,0 ; pin RA0 postaviti da je digitalni I/O

BANKSEL TRISA ; izabрати banku koja sadrži TRISA

BCFTRISA,0 ; pin RA0 počinje da puni kondenzator

CALL CapDelay ; pozvati potprogram za vremensku zadržku

banksel PIR2; izabрати banku koja sadrži PIR2 registar

bcf PIR2,ULPWUIF; izbrisati interapt flag ULPWUIF

banksel PCON; izabрати banku koja sadrži PCON registar

I/O PORTOVI: PORTA – ULPWU

- Inicijalizacija ULPWU funkcije na I/O pinu RA0

BSF PCON,ULPWUE; omogućiti ULPWU funkciju

BSF TRISA,0; pin RA0 postaviti kao digitalni ulaz

BSF PIE2, ULPWUIE; omogućiti interapt ULPWU

MOVLW B'11000000';

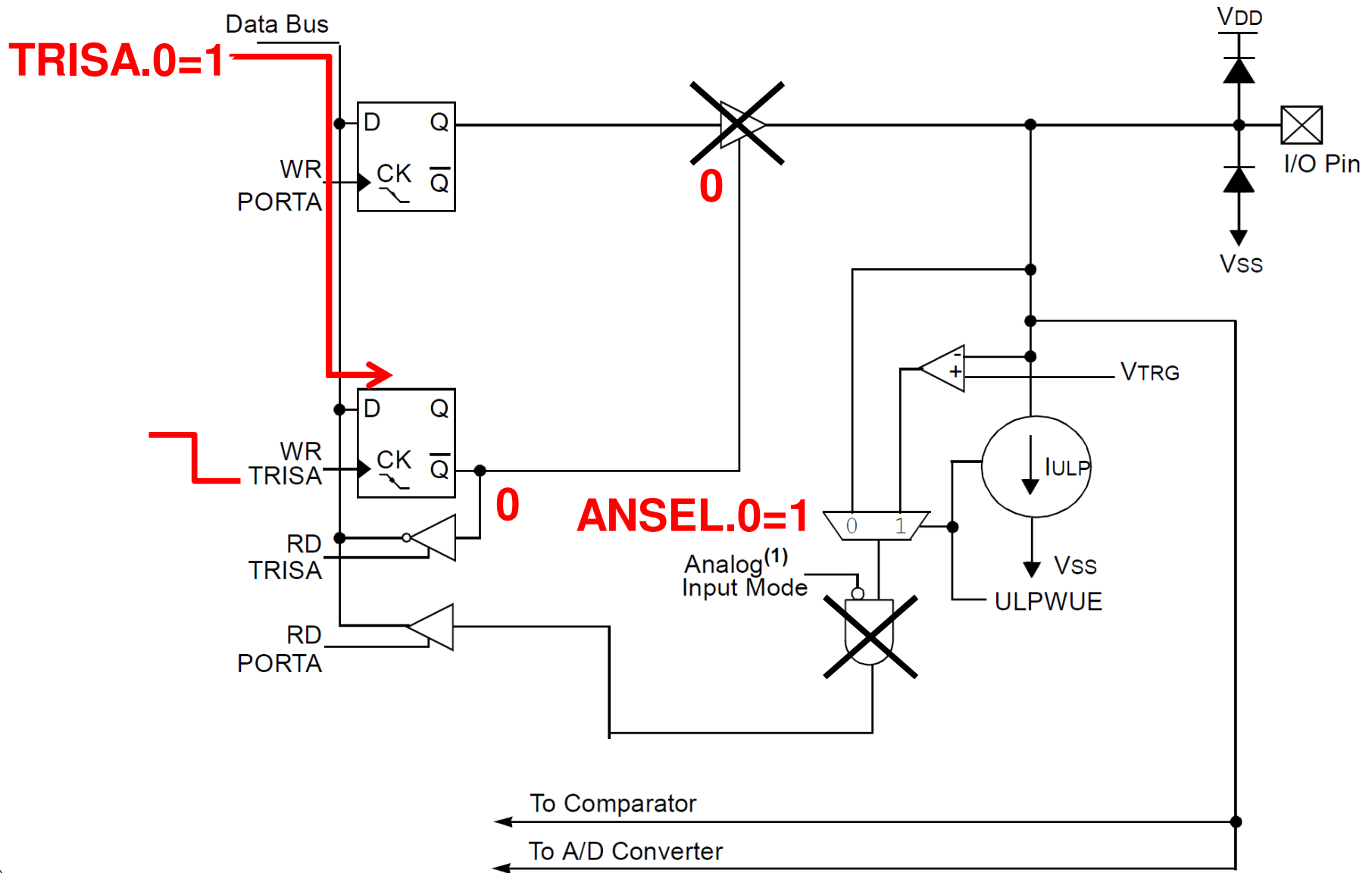
MOVWF INTCON; omogućiti interapt periferala

SLEEP; odlazak u sleep mod dok se ne desi interapt

NOP

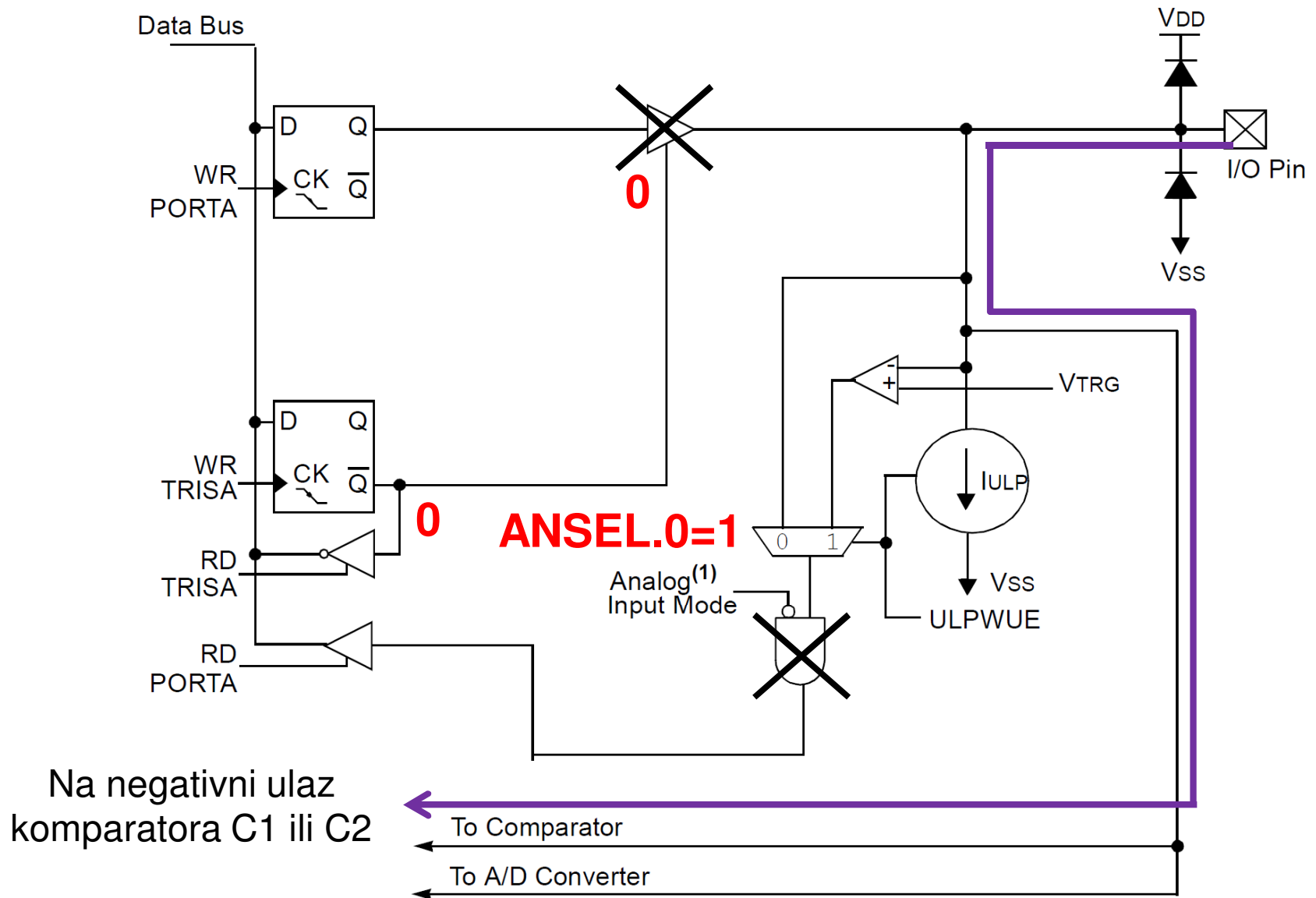
I/O PORTOVI: PORTA – RA0/AN0/ULPWU/C12IN0-

- **RA0 kao negativni ulaz komparat. C1 i C2: TRISA,0=1 i ANSEL,0=1**



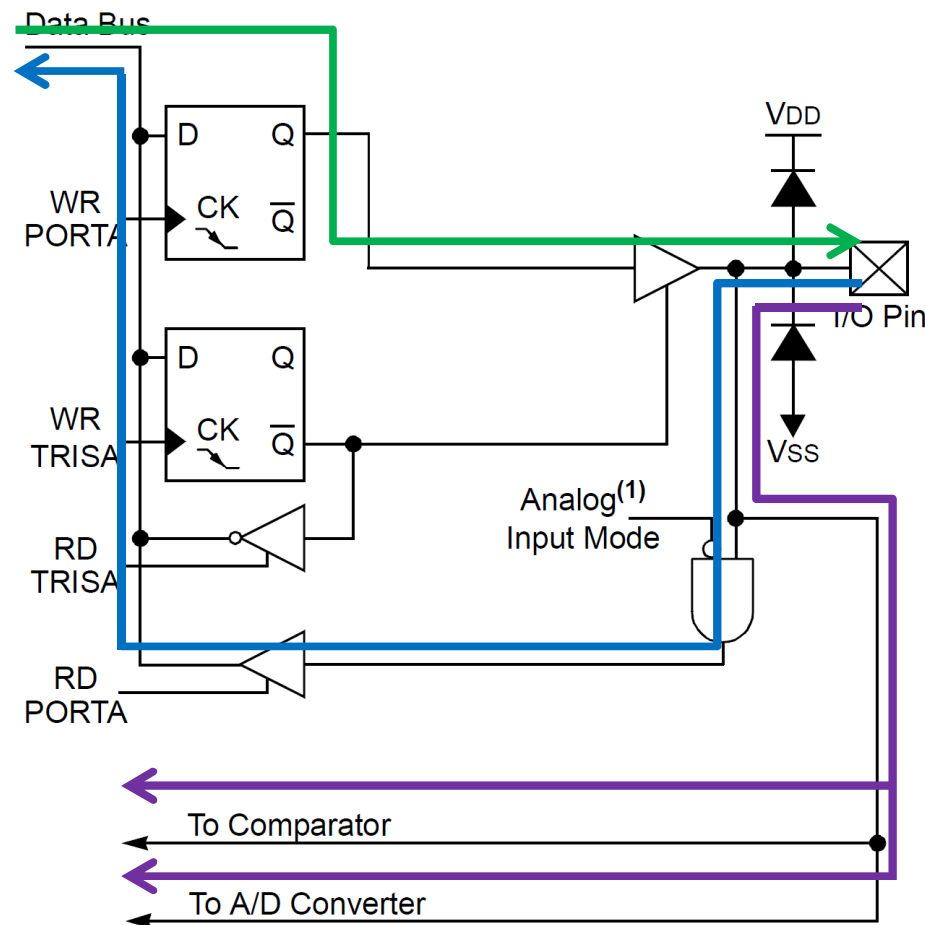
I/O PORTOVI: **PORTA** – RA0/AN0/ULPWU/**C12IN0-**

- **RA0** kao negativni ulaz komparat. C1 i C2: **TRISA,0=1** i **ANSEL,0=1**



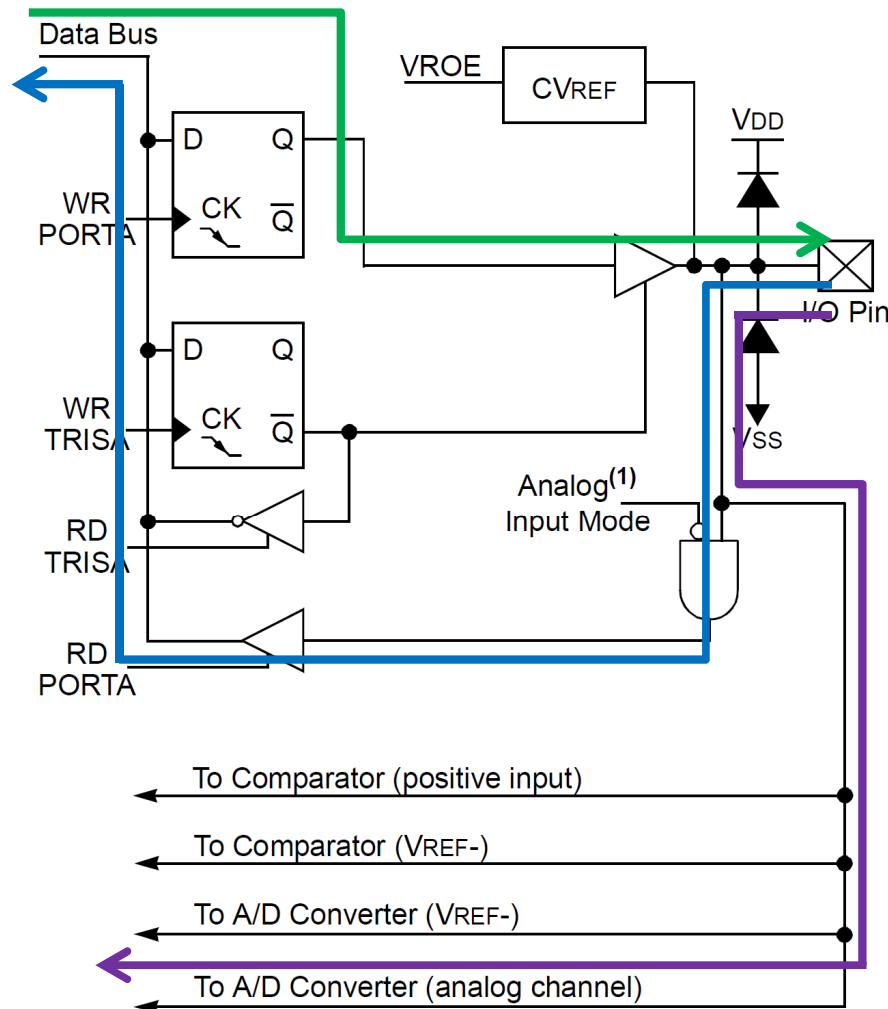
I/O PORTOVI: PORTA – RA1/AN1/C12IN1-

- **RA1** kao **digitalni ulaz**: **TRISA,1 = 1 i ANSEL,1 = 0**
- **RA1** kao **digitalni izlaz**: **TRISA,1 = 0 i PORTA,1 = 0/1**
- **RA1** kao **analogni ulaz** u A/D konvertor: **TRISA,1=1 i ANSEL,1=1**
- **RA1** kao **analogni ulaz** u komp. C1 i C2: **TRISA,1=1 i ANSEL,1=1**



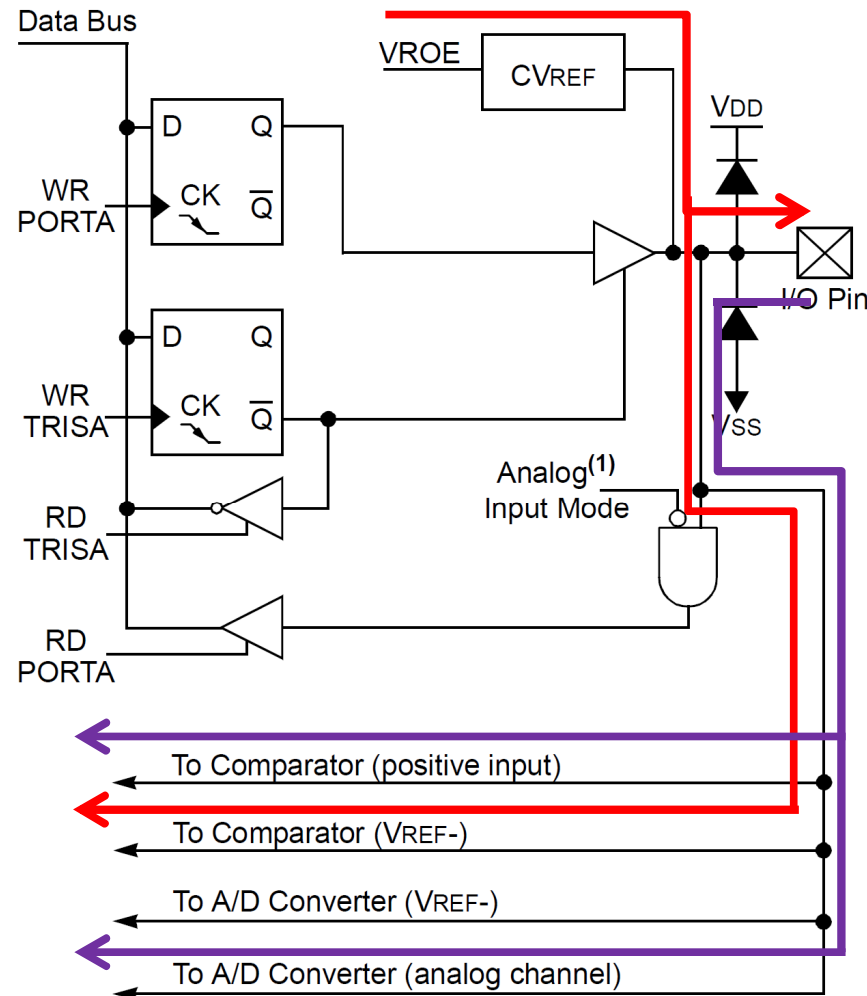
I/O PORTOVI: **PORTA** – RA2/AN2/VREF-/CVREF/C2IN+

- RA2 kao **digitalni ulaz**: **TRISA,2 = 1** i **ANSEL,2 = 0**
- RA2 kao **digitalni izlaz**: **TRISA,2 = 0** i **PORTA,2 = 0/1**
- RA2 kao **analogni ulaz** u A/D konvertor: **TRISA,2=1** i **ANSEL,2=1**



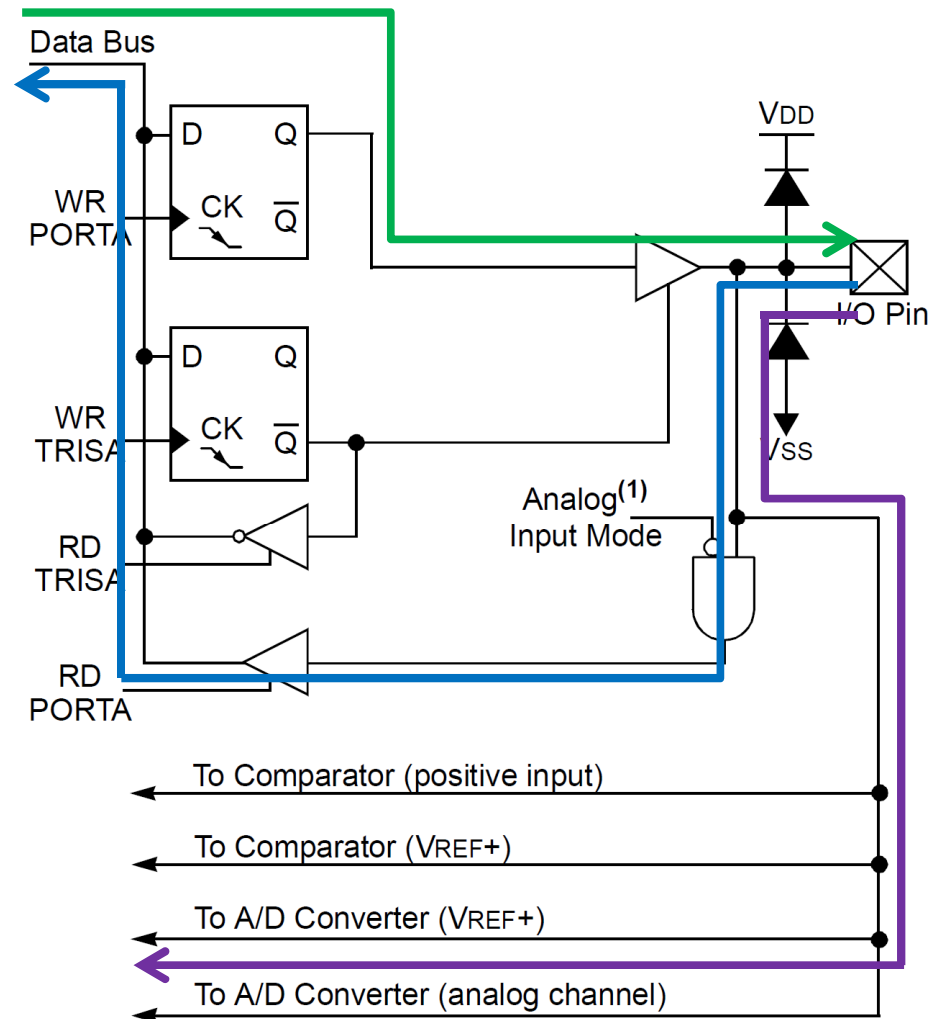
I/O PORTOVI: **PORTA** – RA2/AN2/VREF-/CVREF/C2IN+

- **RA2** kao ulaz **VREF-** A/D konvertora: **TRISA,2=1** i **ANSEL,2=1**
- **RA2** kao izlaz **CVREF** komparatora: **TRISA,2=1** i **ANSEL,2=1**
- **RA2** kao **pozitivni ulaz IN+** komparatora **C2** **TRISA,2=1** i **ANSEL,2=1**



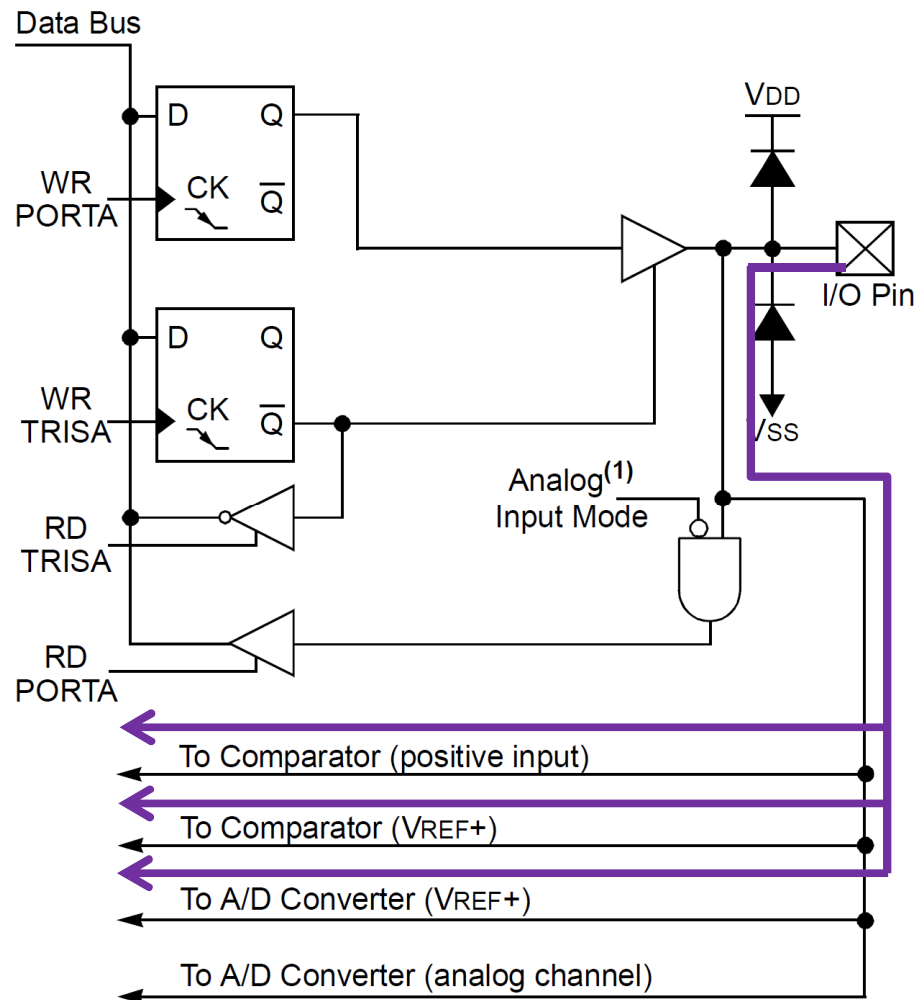
I/O PORTOVI: **PORTA** – RA3/AN3/Vref+/C1IN+

- RA3 kao **digitalni ulaz**: **TRISA,3 = 1** i **ANSEL,3 = 0**
- RA3 kao **digitalni izlaz**: **TRISA,3 = 0** i **PORTA,3 = 0/1**
- RA3 kao **analogni ulaz** u A/D konvertor: **TRISA,3=1** i **ANSEL,3=1**



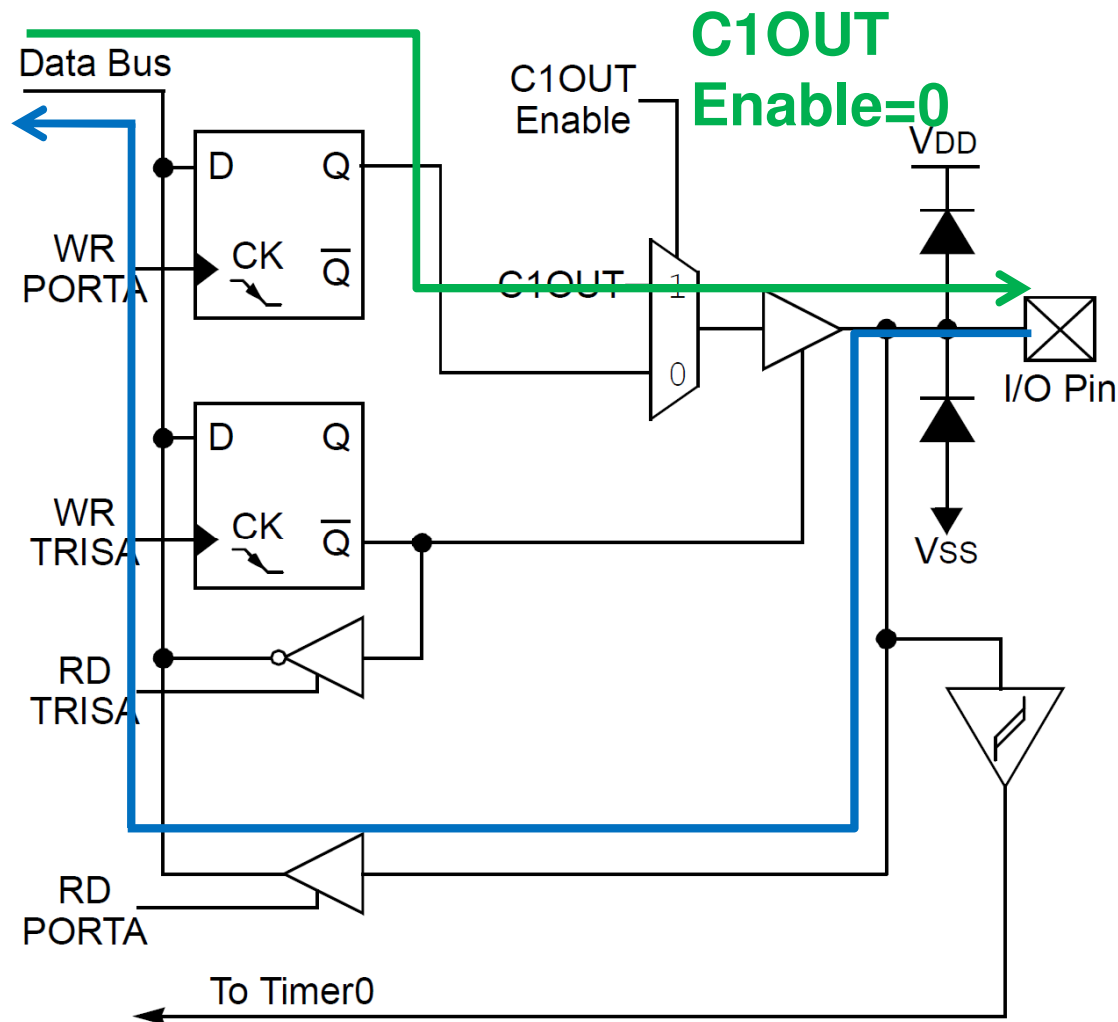
I/O PORTOVI: **PORTA** – RA3/AN3/Vref+/C1IN+

- **RA3** kao **ulaz VREF+** A/D konvertora i komparatora C1 i C2:
TRISA.3=1 i **ANSEL.3=1**
- **RA3** kao **pozitivni ulaz IN+** komparatora C1: **TRISA,3=1** i **ANSEL,3=1**



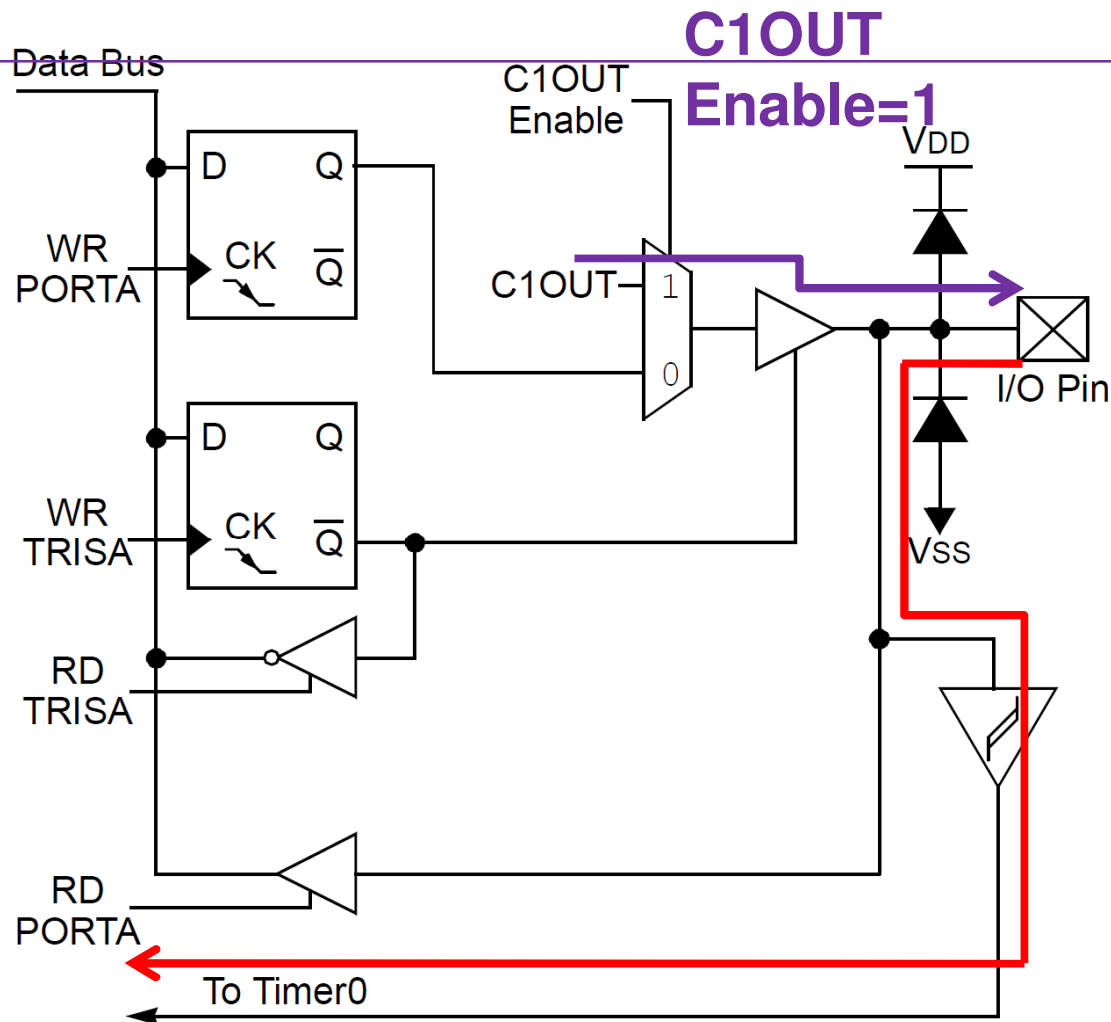
I/O PORTOVI: **PORTA** – RA4/T0CKI/C1OUT

- RA4 kao **digitalni ulaz**: **TRISA,4 = 1**
- RA4 kao **digitalni izlaz**: **TRISA,4 = 0** i **PORTA,4 = 0/1**



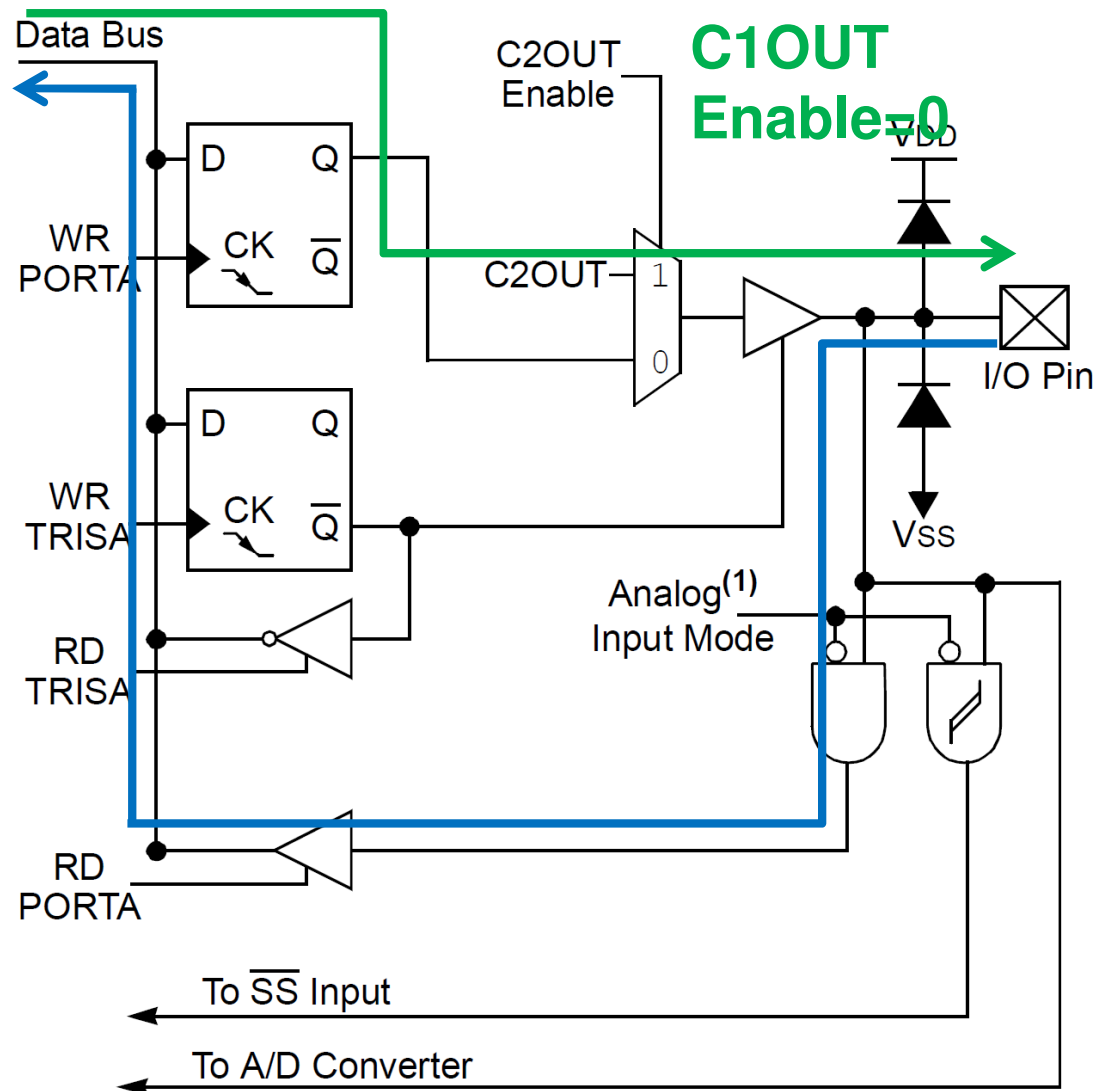
I/O PORTOVI: **PORTA** – RA4/T0CKI/C1OUT

- RA4 kao **vanjski izvor takta** tajmera T0: **TRISA,4=1**
- RA4 kao **digitalni izlaz** komparatora C1: **TRISA,4 = 0**



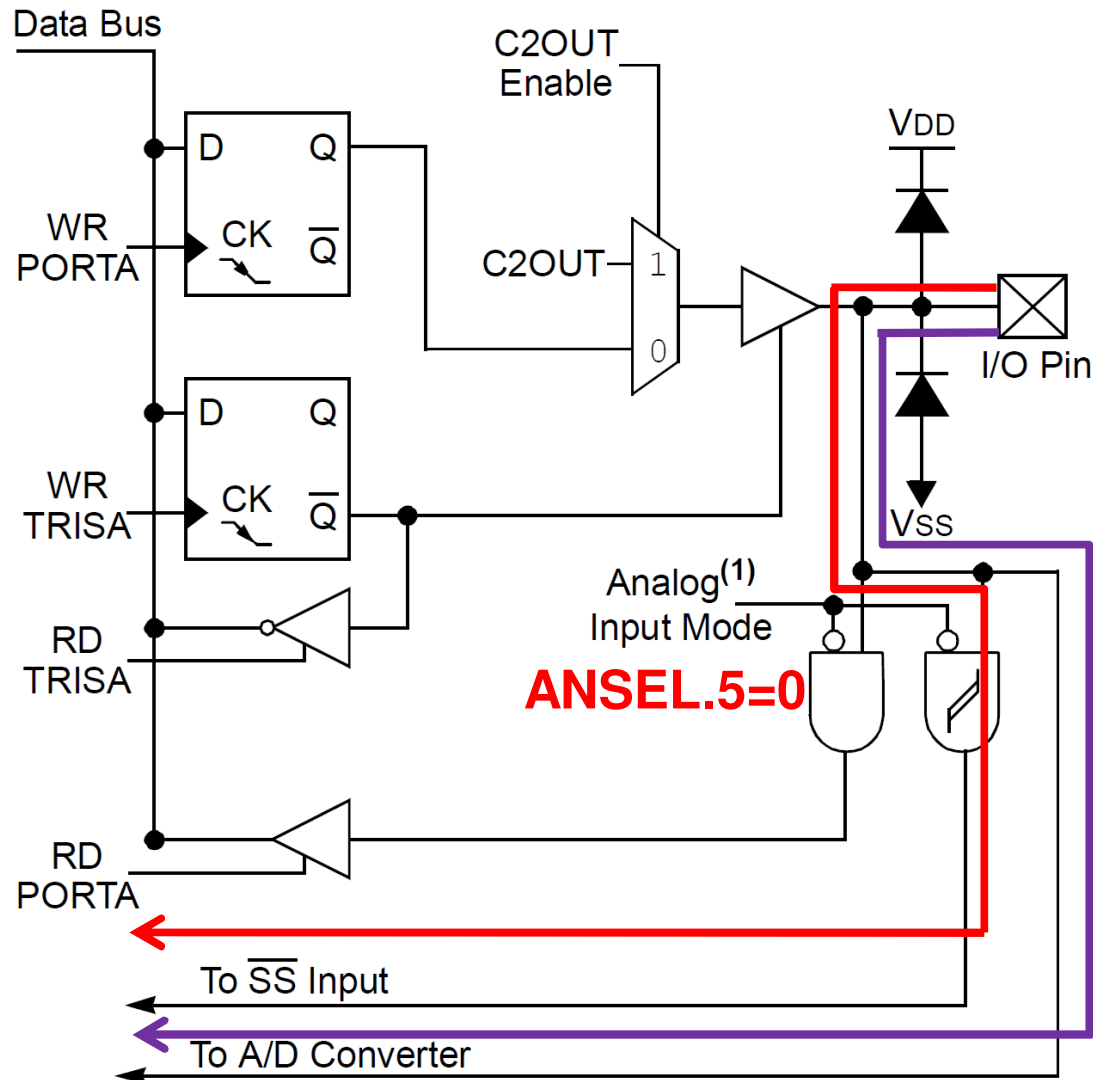
I/O PORTOVI: PORTA – RA5/AN4/SS/C2OUT

- **RA5** kao **digitalni ulaz**: **TRISA,5 = 1** i **ANSEL,5 = 0**
- **RA5** kao **digitalni izlaz**: **TRISA,5 = 0** i **PORTA,5 = 0/1**



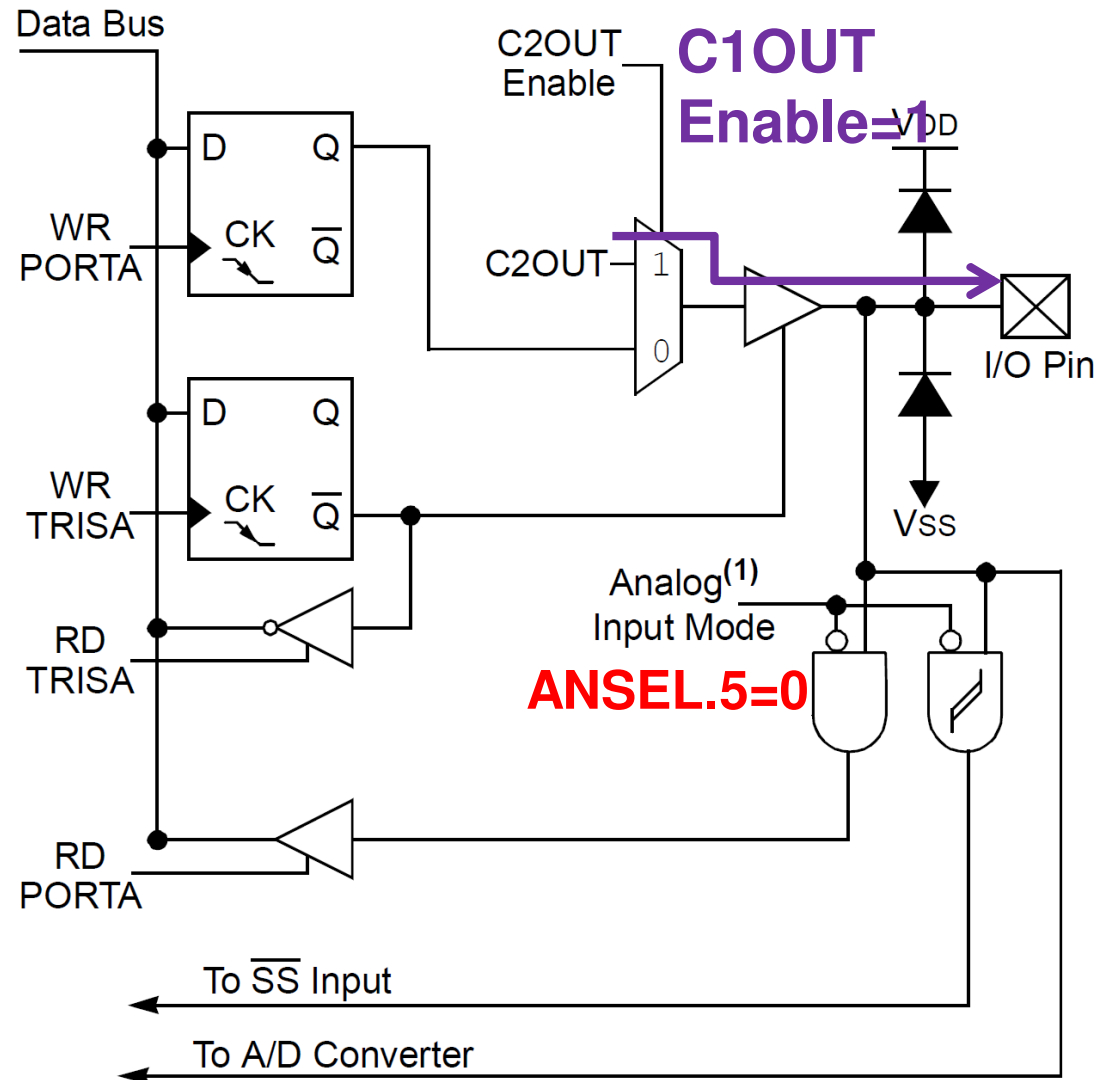
I/O PORTOVI: **PORTA** – RA5/AN4/SS/C2OUT

- **RA5** kao (**Slave Select**) ulaz SPI modula : **TRISA,5 = 0** i **ANSEL,5=0**
- **RA5** kao **analogni ulaz** u A/D konvertor: **TRISA,5=1** i **ANSEL,1=1**



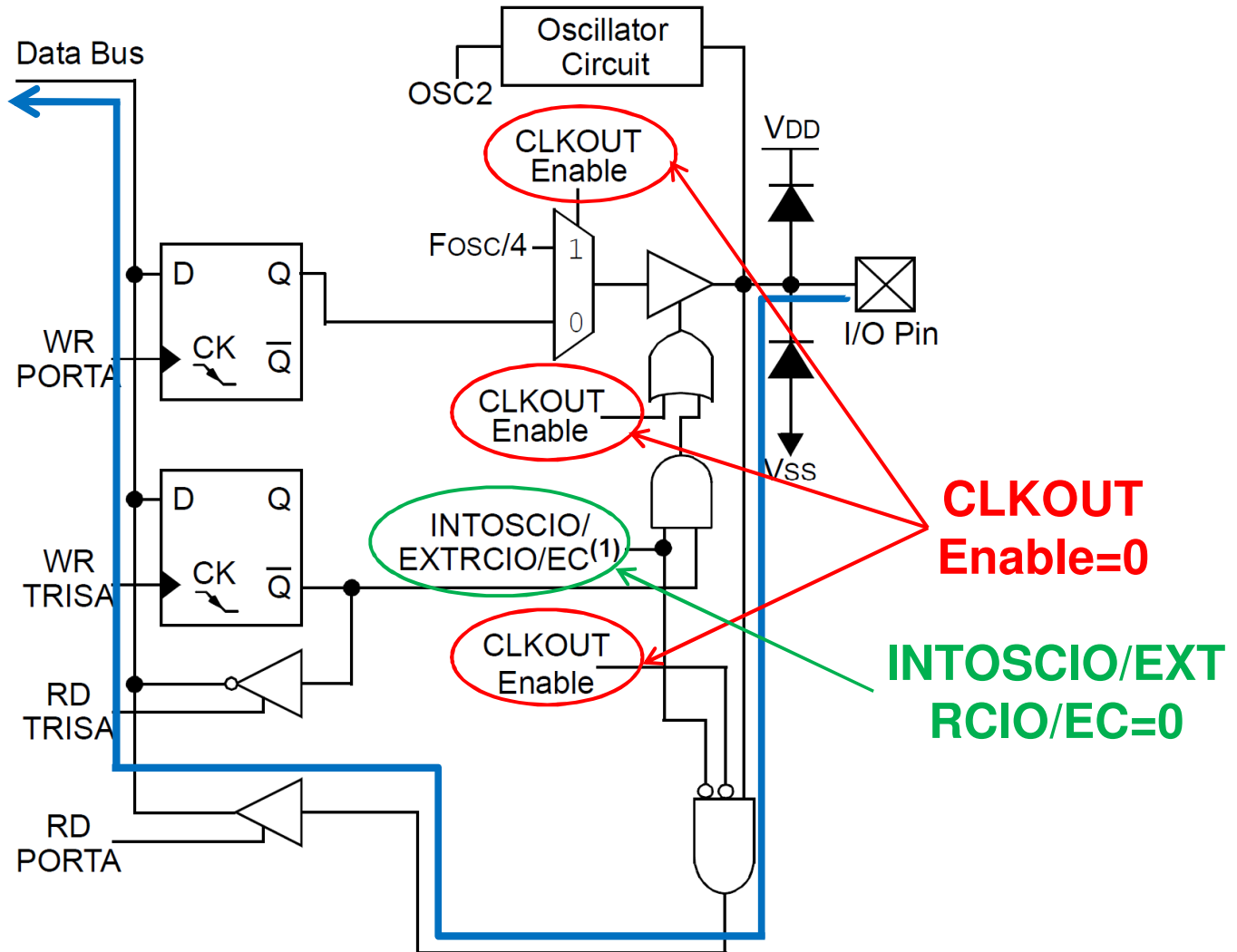
I/O PORTOVI: PORTA – RA5/AN4/SS/C2OUT

- **RA5 digitalni izlaz** komparatora C2: **TRISA,4 = 0**



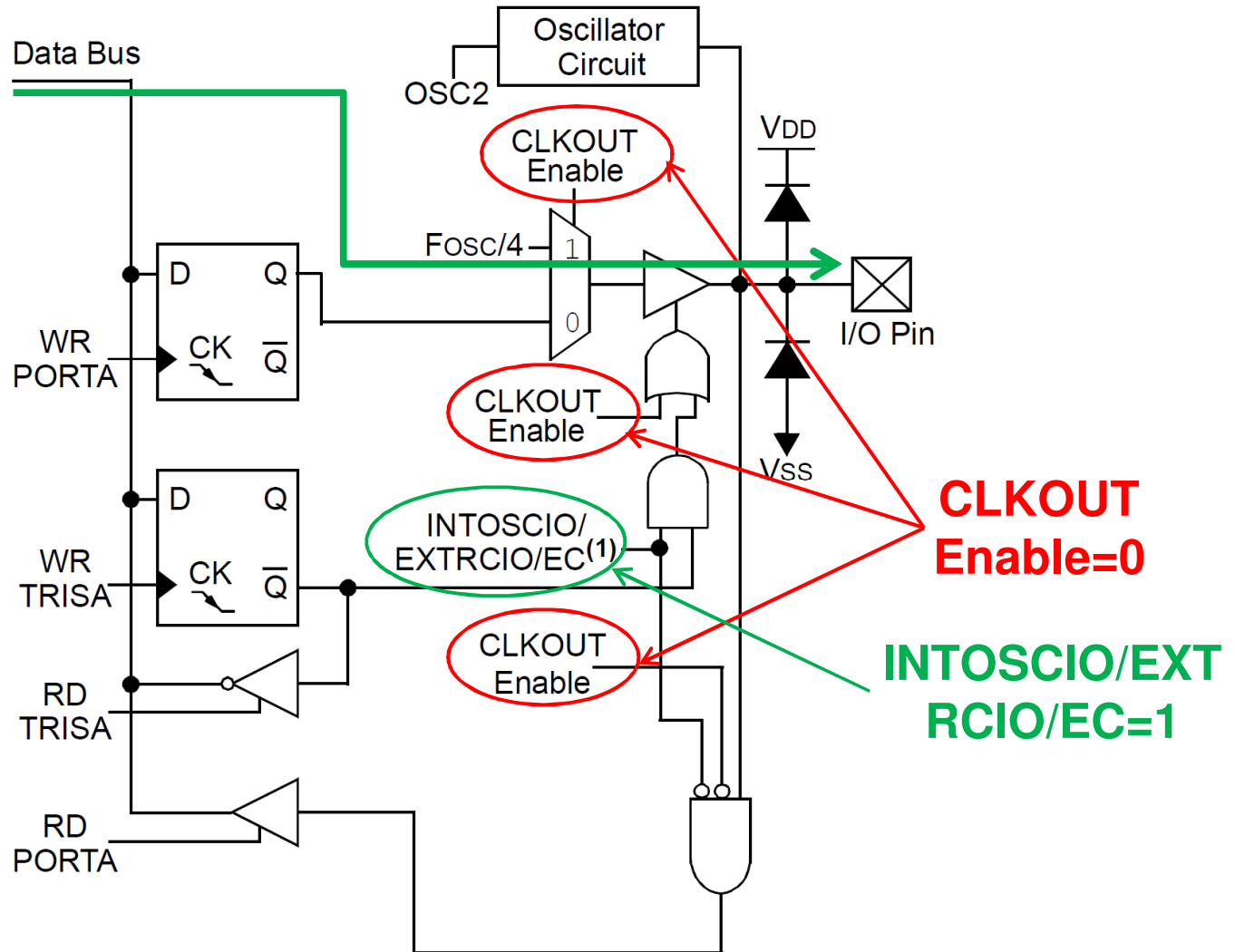
I/O PORTOVI: **PORTA** – RA6/OSC2/CLKOUT

- **RA6** kao **digitalni ulaz**: **TRISA,6 = 1** i **ANSEL,6 = 0**



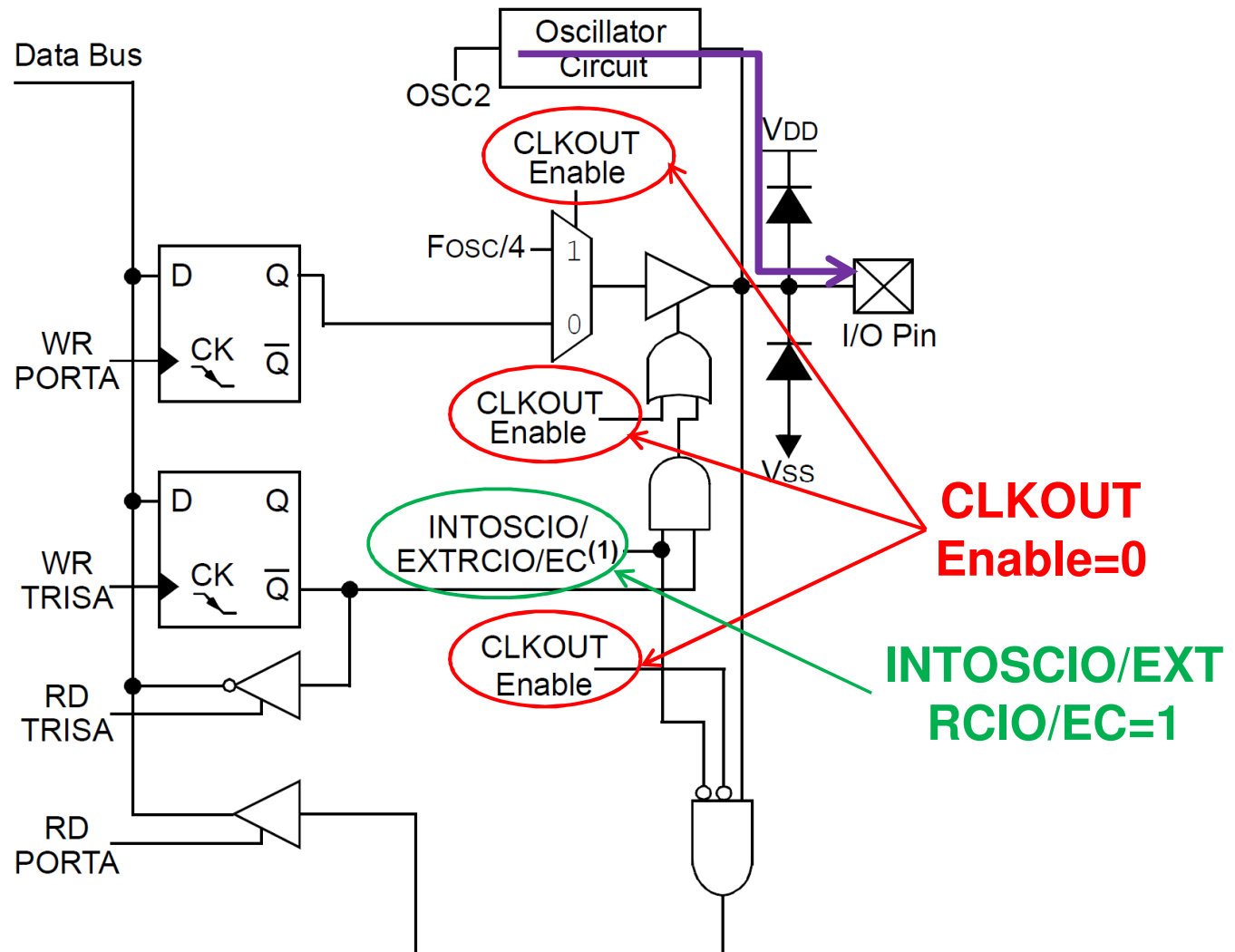
I/O PORTOVI: PORTA – RA6/OSC2/CLKOUT

- **RA6** kao **digitalni izlaz**: **TRISA,6 = 0** i **PORTA,6 = 0/1**



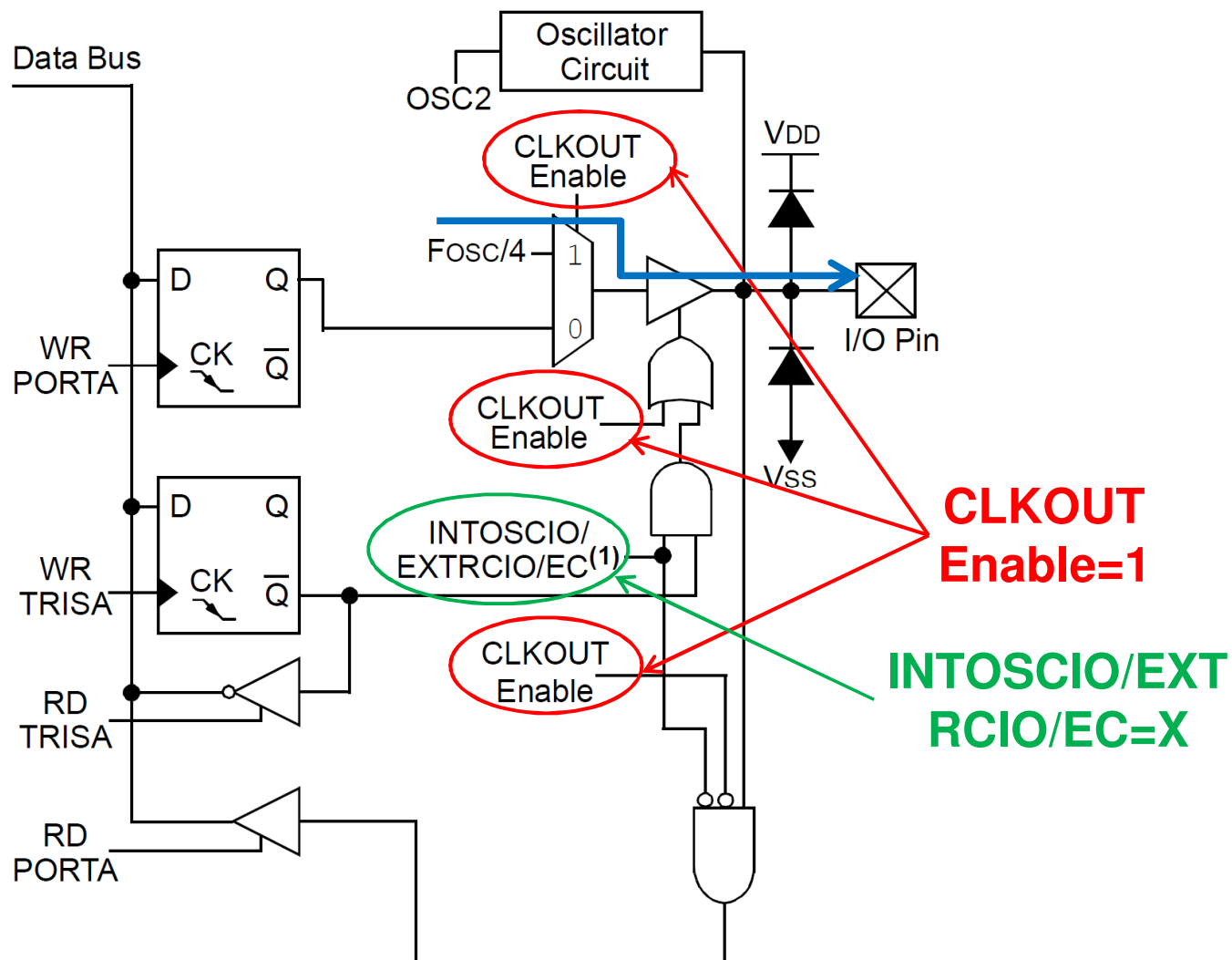
I/O PORTOVI: **PORTA** – RA6/OSC2/CLKOUT

- **RA6** kao priključak vanjskog kristalnog oscilatora: **TRISA,6 = 1**



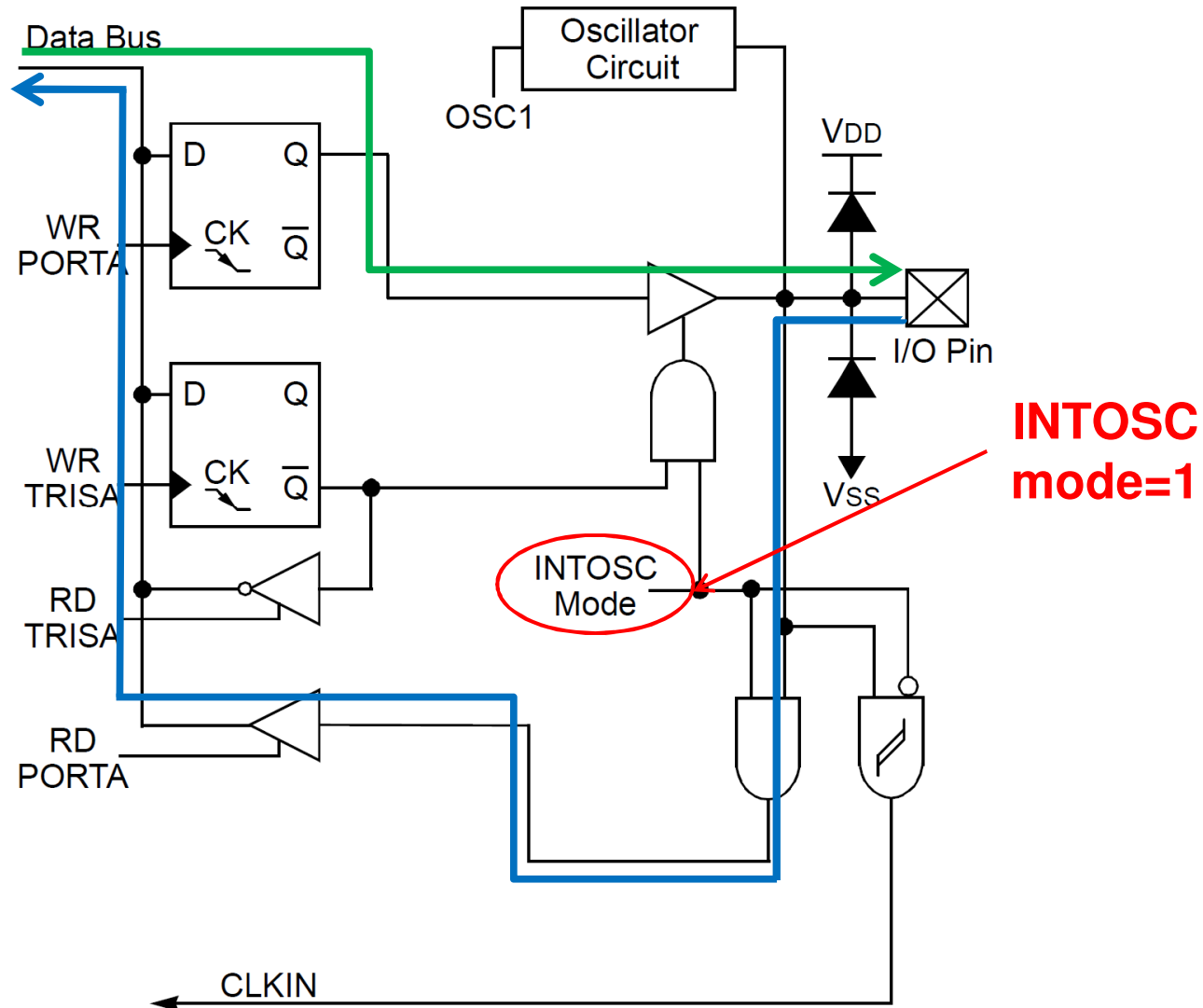
I/O PORTOVI: **PORTA** – RA6/OSC2/CLKOUT

- **RA6** kao izlaz takta $F_{osc}/4$: **TRISA,6 = 0**



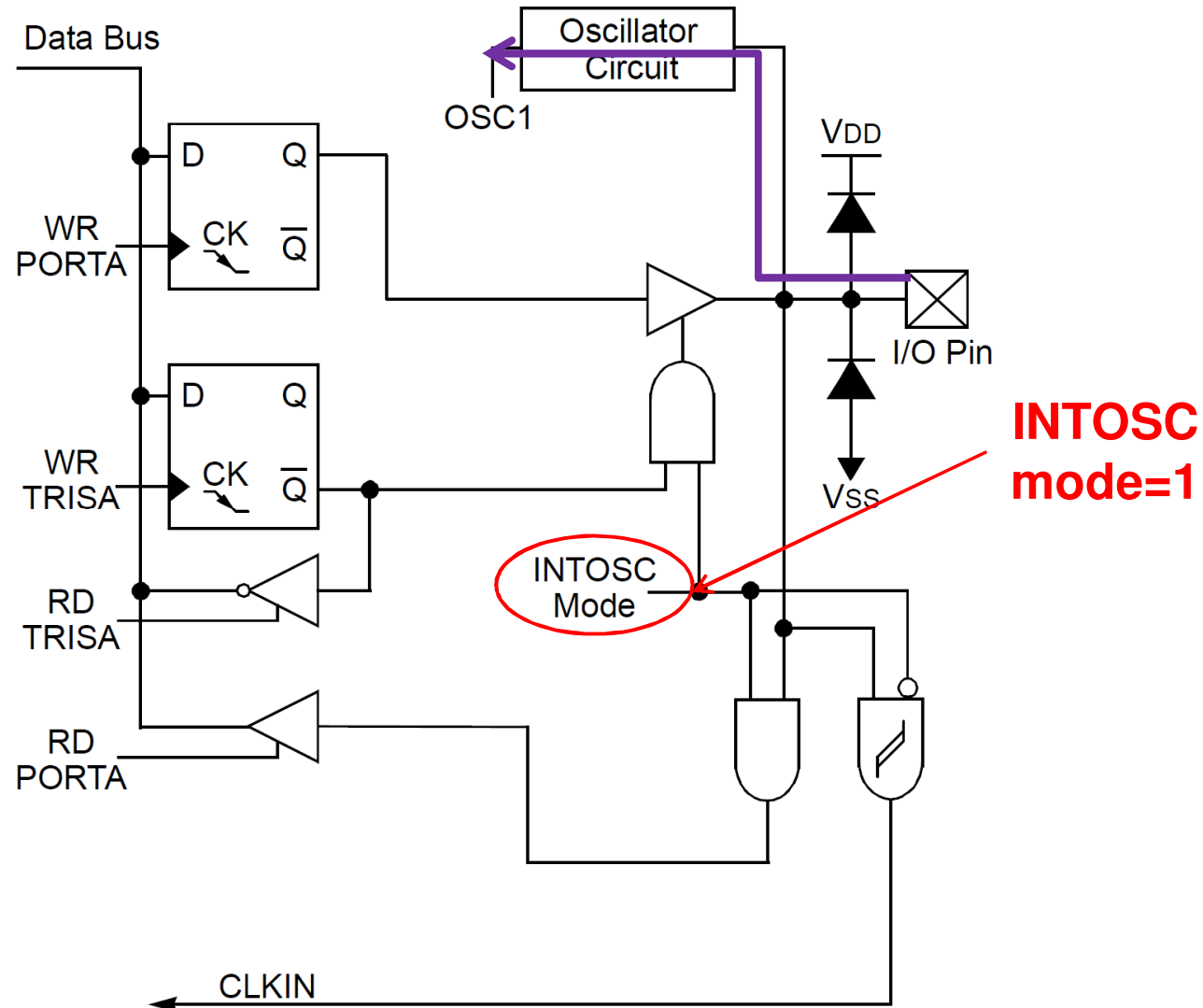
I/O PORTOVI: **PORTA** – RA7/OSC1/CLKIN

- RA7 kao **digitalni ulaz**: TRISA,7 = 1
- RA7 kao **digitalni izlaz**: TRISA,7 = 0 i PORTA,7 = 0/1



I/O PORTOVI: **PORTA** – RA7/OSC1/CLKIN

- **RA7** kao priključak vanjskog kristalnog oscilatora: **TRISA,7 = 1**



I/O PORTOVI: **PORTA** – RA7/OSC1/CLKIN

- **RA7** kao ulaz vanjskog izvora takta (RC oscilator) : **TRISA,7 = 1**

