

MEMORIJA ZA PODATKE:16F887

- Memorija za podatke sastoji se od dva memorijska polja:
 - Registara posebne namjene (Special Function Registers - SFR)
 - Registara opšte namjene (General Purpose Registers - GPR)
- Memorija je podijeljena u 4 banke od 128 bajtova
- SFR registri zauzimaju početne 32 lokacije u svakoj banci
- GPR registri realizovani kao statički RAM zauzimaju ostalih 96 lokacija u svakoj od banaka i ima ih ukupno 368 bajtova
- Pristup podacima može biti direktan i indirektan
- Kod direktnog pristupa za izbor banke koriste se bitovi RP1:RP0 u STATUS registru
- Kod indirektnog adresiranja koristi se (Indirect Register Pointer - IRP) bit u STATUS registru za izbor odgovarajuće banke

MEMORIJA ZA PODATKE:16F887 – SFR REGISTRIRANI

File	Address	File	Address	File	Address	File	Address	
Indirect addr. ⁽¹⁾	00h	Indirect addr. ⁽¹⁾	80h	Indirect addr. ⁽¹⁾	100h	Indirect addr. ⁽¹⁾	180h	
TMR0	01h	OPTION_REG	81h	TMR0	101h	OPTION_REG	181h	
PCL	02h	PCL	82h	PCL	102h	PCL	182h	
STATUS	03h	STATUS	83h	STATUS	103h	STATUS	183h	
FSR	04h	FSR	84h	FSR	104h	FSR	184h	
PORTA	05h	TRISA	85h	WDTCON	105h	SRCON	185h	
PORTB	06h	TRISB	86h	PORTB	106h	TRISB	186h	
PORTC	07h	TRISC	87h	CM1CON0	107h	BAUDCTL	187h	
PORTD ⁽²⁾	08h	TRISD ⁽²⁾	88h	CM2CON0	108h	ANSEL	188h	
PORTE	09h	TRISE	89h	CM2CON1	109h	ANSELH	189h	
PCLATH	0Ah	PCLATH	8Ah	PCLATH	10Ah	PCLATH	18Ah	
INTCON	0Bh	INTCON	8Bh	INTCON	10Bh	INTCON	18Bh	
PIR1	0Ch	PIE1	8Ch	EEDAT	10Ch	EECON1	18Ch	
PIR2	0Dh	PIE2	8Dh	EEADR	10Dh	EECON2 ⁽¹⁾	18Dh	
TMR1L	0Eh	PCON	8Eh	EEDATH	10Eh	Reserved	18Eh	
TMR1H	0Fh	OSCCON	8Fh	EEDARH	10Fh	Reserved	18Fh	
T1CON	10h	OSCTUNE	90h	General Purpose Registers	110h	General Purpose Registers	190h	
TMR2	11h	SSPCON2	91h		111h		191h	
T2CON	12h	PR2	92h		112h		192h	
SSPBUF	13h	SSPADD	93h		113h		193h	
SSPCON	14h	SSPSTAT	94h		114h		194h	
CCPR1L	15h	WPUB	95h		115h		195h	
CCPR1H	16h	IOCB	96h		116h		196h	
CCP1CON	17h	VRCON	97h		117h		197h	
RCSTA	18h	TXSTA	98h		118h		198h	
TXREG	19h	SPBRG	99h		119h		199h	
RCREG	1Ah	SPBRGH	9Ah	16 Bytes	11Ah	16 Bytes	19Ah	
CCPR2L	1Bh	PWM1CON	9Bh	General Purpose Registers	11Bh	General Purpose Registers	19Bh	
CCPR2H	1Ch	ECCPAS	9Ch		11Ch		19Ch	
CCP2CON	1Dh	PSTRCON	9Dh		11Dh		19Dh	
ADRESH	1Eh	ADRESL	9Eh		11Eh		19Eh	
ADCON0	1Fh	ADCON1	9Fh		11Fh		19Fh	
General Purpose Registers	20h	General Purpose Registers	A0h		120h		General Purpose Registers	General Purpose Registers
	3Fh		General Purpose Registers		General Purpose Registers			
	40h	80 Bytes					80 Bytes	
	6Fh	80 Bytes						16Fh
70h	accesses		170h	accesses				
7Fh	70h-7Fh		FFh	70h-7Fh				
Bank 0		Bank 1		Bank 2		Bank 3		

Registri posebne namjene (SFR registri)

MEMORIJA ZA PODATKE:16F887 – GPR REGISTRI

File	Address	File	Address	File	Address	File	Address
Indirect addr. ⁽¹⁾	00h	Indirect addr. ⁽¹⁾	80h	Indirect addr. ⁽¹⁾	100h	Indirect addr. ⁽¹⁾	180h
TMR0	01h	OPTION_REG	81h	TMR0	101h	OPTION_REG	181h
PCL	02h	PCL	82h	PCL	102h	PCL	182h
STATUS	03h	STATUS	83h	STATUS	103h	STATUS	183h
FSR	04h	FSR	84h	FSR	104h	FSR	184h
PORTA	05h	TRISA	85h	WDTCON	105h	SRCON	185h
PORTB	06h	TRISB	86h	PORTB	106h	TRISB	186h
PORTC	07h	TRISC	87h	CM1CON0	107h	BAUDCTL	187h
PORTD ⁽²⁾	08h	TRISD ⁽²⁾	88h	CM2CON0	108h	ANSEL	188h
PORTE	09h	TRISE	89h	CM2CON1	109h	ANSELH	189h
PCLATH	0Ah	PCLATH	8Ah	PCLATH	10Ah	PCLATH	18Ah
INTCON	0Bh	INTCON	8Bh	INTCON	10Bh	INTCON	18Bh
PIR1	0Ch	PIE1	8Ch	EEDAT	10Ch	EECON1	18Ch
PIR2	0Dh	PIE2	8Dh	EEADR	10Dh	EECON2 ⁽¹⁾	18Dh
TMR1L	0Eh	PCON	8Eh	EEDATH	10Eh	Reserved	18Eh
TMR1H	0Fh	OSCCON	8Fh	EEADRH	10Fh	Reserved	18Fh
T1CON	10h	OSCTUNE	90h	General Purpose Registers 16 Bytes	110h	General Purpose Registers 16 Bytes	190h
TMR2	11h	SSPCON2	91h		111h		191h
T2CON	12h	PR2	92h		112h		192h
SSPBUF	13h	SSPADD	93h		113h		193h
SSPCON	14h	SSPSTAT	94h		114h		194h
CCPR1L	15h	WPUB	95h		115h		195h
CCPR1H	16h	IOCB	96h		116h		196h
CCP1CON	17h	VRCON	97h		117h		197h
RCSTA	18h	TXSTA	98h		118h		198h
TXREG	19h	SPBRG	99h		119h		199h
RCREG	1Ah	SPBRGH	9Ah		11Ah		19Ah
CCPR2L	1Bh	PWM1CON	9Bh		11Bh		19Bh
CCPR2H	1Ch	ECCPAS	9Ch		11Ch		19Ch
CCP2CON	1Dh	PSTRCON	9Dh		11Dh		19Dh
ADRESH	1Eh	ADRESL	9Eh		11Eh		19Eh
ADCON0	1Fh	ADCON1	9Fh		11Fh		19Fh
General Purpose Registers 96 Bytes	20h	General Purpose Registers 80 Bytes	A0h	General Purpose Registers 80 Bytes	120h	General Purpose Registers 80 Bytes	1A0h
	3Fh						
	40h						
	6Fh		EFh		16Fh		1EFh
	70h	accesses	FOh	accesses	170h	accesses	1F0h
	7Fh	70h-7Fh	FFh	70h-7Fh	17Fh	70h-7Fh	1FFh
Bank 0		Bank 1		Bank 2		Bank 3	

Programeru je na raspolaganju:

$$96 + 80 + 16 + 80 + 16 + 80$$

= 368 bajtova

registara opšte namjene

(slično kao variable in “C”)

Registri opšte namjene

(GPR registri)

MEMORIJA ZA PODATKE:16F887 – BANKE 0,1,2,3

File	Address	File	Address	File	Address	File	Address
Indirect addr. ⁽¹⁾	00h	Indirect addr. ⁽¹⁾	80h	Indirect addr. ⁽¹⁾	100h	Indirect addr. ⁽¹⁾	180h
TMR0	01h	OPTION_REG	81h	TMR0	101h	OPTION_REG	181h
PCL	02h	PCL	82h	PCL	102h	PCL	182h
STATUS	03h	STATUS	83h	STATUS	103h	STATUS	183h
FSR	04h	FSR	84h	FSR	104h	FSR	184h
PORTA	05h	TRISA	85h	WDTCON	105h	SRCON	185h
PORTB	06h	TRISB	86h	PORTB	106h	TRISB	186h
PORTC	07h	TRISC	87h	CM1CON0	107h	BAUDCTL	187h
PORTD ⁽²⁾	08h	TRISD ⁽²⁾	88h	CM2CON0	108h	ANSEL	188h
PORTE	09h	TRISE	89h	CM2CON1	109h	ANSELH	189h
PCLATH	0Ah	PCLATH	8Ah	PCLATH	10Ah	PCLATH	18Ah
INTCON	0Bh	INTCON	8Bh	INTCON	10Bh	INTCON	18Bh
PIR1	0Ch	PIE1	8Ch	EEDAT	10Ch	EECON1	18Ch
PIR2	0Dh	PIE2	8Dh	EEADR	10Dh	EECON2 ⁽¹⁾	18Dh
TMR1L	0Eh	PCON	8Eh	EEDATH	10Eh	Reserved	18Eh
TMR1H	0Fh	OSCCON	8Fh	EEADRH	10Fh	Reserved	18Fh
T1CON	10h	OSCTUNE	90h		110h		190h
TMR2	11h	SSPCON2	91h		111h		191h
T2CON	12h	PR2	92h		112h		192h
SSPBUF	13h	SSPADD	93h		113h		193h
SSPCON	14h	SSPSTAT	94h		114h		194h
CCPR1L	15h	WPUB	95h		115h		195h
CCPR1H	16h	IOCB	96h	General Purpose Registers	116h	General Purpose Registers	196h
CCP1CON	17h	VRCON	97h		117h		197h
RCSTA	18h	TXSTA	98h		118h		198h
TXREG	19h	SPBRG	99h	16 Bytes	119h	16 Bytes	199h
RCREG	1Ah	SPBRGH	9Ah		11Ah		19Ah
CCPR2L	1Bh	PWM1CON	9Bh		11Bh		19Bh
CCPR2H	1Ch	ECCPAS	9Ch		11Ch		19Ch
CCP2CON	1Dh	PSTRCON	9Dh		11Dh		19Dh
ADRESH	1Eh	ADRESL	9Eh		11Eh		19Eh
ADCON0	1Fh	ADCON1	9Fh		11Fh		19Fh
	20h		A0h		120h		1A0h
General Purpose Registers	3Fh	General Purpose Registers		General Purpose Registers		General Purpose Registers	
96 Bytes	40h	80 Bytes		80 Bytes		80 Bytes	
	6Fh		EFh		16Fh		1EFh
	70h	accesses 70h-7Fh	FOh	accesses 70h-7Fh	170h	accesses 70h-7Fh	1F0h
	7Fh		FFh		17Fh		1FFh
Bank 0		Bank 1		Bank 2		Bank 3	

Banka 0: 00h – 7Fh

Banka 1: 80h – FFh

Banka 2: 100h – 17Fh

Banka 3: 180h – 1FFh

Banka 0: 00 000 0000b – 00 111 1111b

Banka 1: 01 000 0000b – 01 111 1111b

Banka 2: 10 000 0000b – 10 111 1111b

Banka 3: 11 000 0000b – 11 111 1111b

RP1 i RP0 bitovi STATUS registra za izbor banke

MEMORIJA ZA PODATKE:16F887- SFR REGISTRI

- SFR registri se koriste za rad CPU i za upravljanje perifernim modulima (I/O portovi, A/D konvertor, EUSART modul,)
- Mogu se podijeliti u dvije grupe:
 - Osnovni CPU registri – sa njima se kontroliše rad i prate događaji u CPU jedinici
 - Periferni SFR registri – kontrolišu rad pojedinačnih perifernih modula.
- Obično jedan SRF registra služi za konfiguraciju perifernog modula, a drugi SRF registar za razmjenu podataka između CPU i perifernog modula ili perifernog modula i okoline
- Ovi registri su realizovani kao statički RAM

OSNOVNI CPU REGISTRI:16F887 - STATUS REGISTAR

	R/W (0)	R/W (0)	R/W (0)	R(1)	R(1)	R/W (X)	R/W (X)	R/W (X)
STATUS	IRP	RP1	RP0	TO	PD	Z	DC	C
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **IRP – Register Bank Select bit** (kod indirektnog adresiranja)

1 – aktivne su banke 2 i 3 (memorijske lokacije 100h – 1FFh)

0 – aktivne su banke 0 i 1 (memorijske lokacije 00h – FFh)

- **RP1, RP0 – Register Bank Select bits** (kod direktnog adresiranja)

Kombinacija ovih bitova određuje aktivnu SRF banku

RP1	RP0	Aktivna SRF banka
0	0	Banka 0
0	1	Banka 1
1	0	Banka 2
1	1	Banka 3

OSNOVNI CPU REGISTRI:16F887 - STATUS REGISTAR

- **TO – Time-out bit**

1 – nakon pokretanja mikrokontrolera ili izvršenja instrukcije (**CLRWDT**) kojom se resetuje vočdog (WDT) tajmer ili nakon izvršenja (**SLEEP**) instrukcije kojom se mikrokontroler uvodi u režim smanjene potrošnje

0 – nakon isteka vremena vočdog (WDT) tajmera

- **PD – Power down bit**

1 - nakon pokretanja mikrokontrolera ili izvršenja instrukcije kojom se resetuje vočdog (WDT) tajmera (**CLRWDT**)

0 - nakon izvršenja (**SLEEP**) instrukcije kojom se mikrokontroler uvodi u režim smanjene potrošnje

- **Z – Zero bit**

1 – rezultat aritmetičke operacije je nula (sadržaj W registra je nula)

0 - rezultat aritmetičke operacije nije nula (sadržaj W registra različit od nule)

OSNOVNI CPU REGISTRI:16F887 - **STATUS REGISTRAR**

- **DC – Digit Carry/Borrow bit**

Ukazuje da li je u toku operacija sabiranja i oduzimanja došlo do “pozajmice” ili “prekoračenja” vrijednosti nižeg nibla (posljednja četiri bita) u rezultatu

1 – u nižem niblu u rezultatu došlo je do izmjene

0 – u nižem niblu u rezultatu nije došlo je do izmjene

- **C – Carry/Borrow bit**

Ukazuje da li je u toku operacija sabiranja i oduzimanja došlo do “pozajmice” ili “prekoračenja” rezultata, odnosno da li je rezultat u W registru u granicama (0 – 255) ili (0 – FFh)

1 – u najvažnijem bitu rezultata (MSB) došlo je do izmjene

0 - u najvažnijem bitu rezultata (MSB) nije došlo je do izmjene

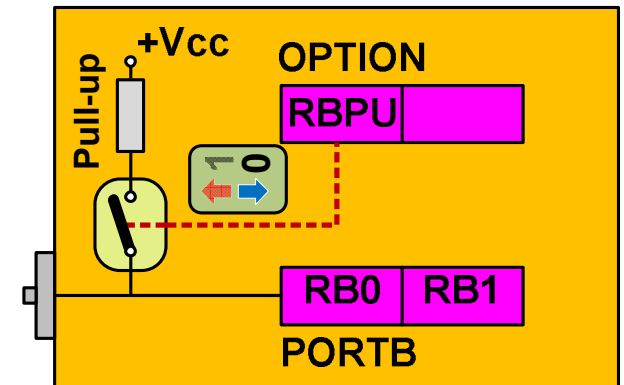
OSNOVNI CPU REGISTRI: 16F887- **OPTION REGISTRAR**

	R/W (1)	R/W (1)	R/W (1)	R/W(1)	R/W(1)	R/W (1)	R/W (1)	R/W (1)
OPTION	RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **RBPU – Port B Pull up Enable bit**

1 – na ulazima PORTB nema pull-up otpornika

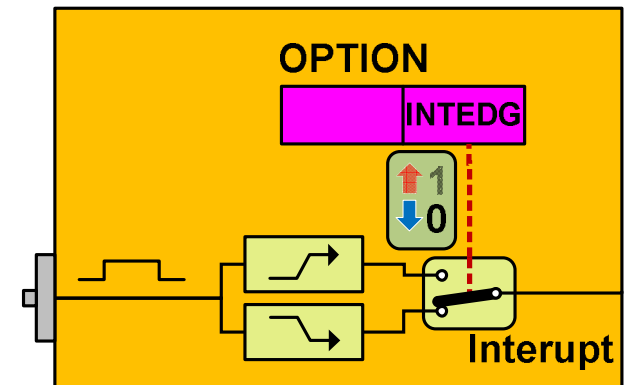
0 – na ulazima PORTB postoje pull-up otpornici



- **INTEDG – Interrupt Edge Select bit**

1 – Interapt nastupa nailaskom rastuće ivice

impulsa na I/O pinu RB0/INT



OSNOVNI CPU REGISTRI:16F887 - OPTION REGISTRAR

- **T0CS – TMR0 Clock Source Select bit**

1 – Tajmer TMR0 broji impulse dovedene na I/O pin RA4/T0CKI

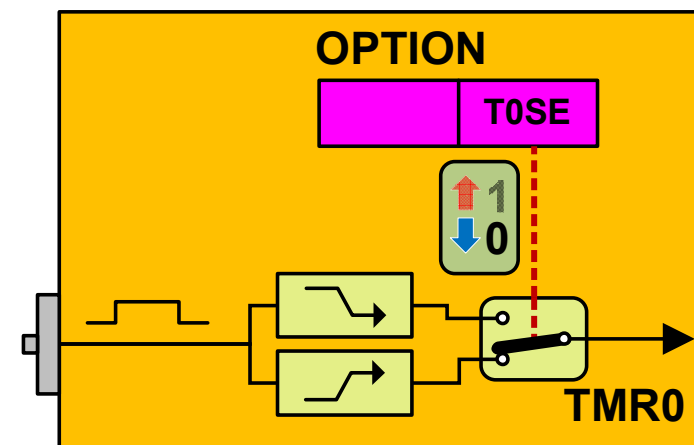
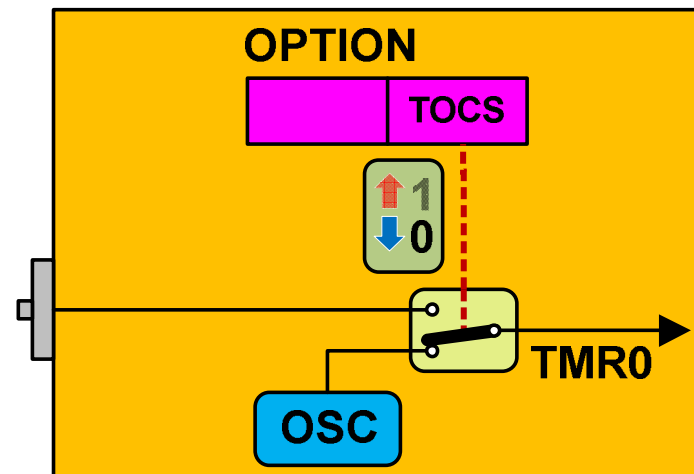
0 – Tajmer TMR0 broji impulse internog oscilatora $F_{osc}/4$

- **T0SE – Source Edge Select bit**

TMR0 radi kao brojač

1 – Sadržaj registra TMR0 se uvećava nailaskom **silazne ivice** impulsa na I/O pinu RA4

0 – Sadržaj registra TMR0 se uvećava nailaskom **uzlazne ivice** impulsa na I/O pinu RA4



OSNOVNI CPU REGISTRI:16F887 - OPTION REGISTRAR

- **PSA – PSA – Prescaler Assignment bit**

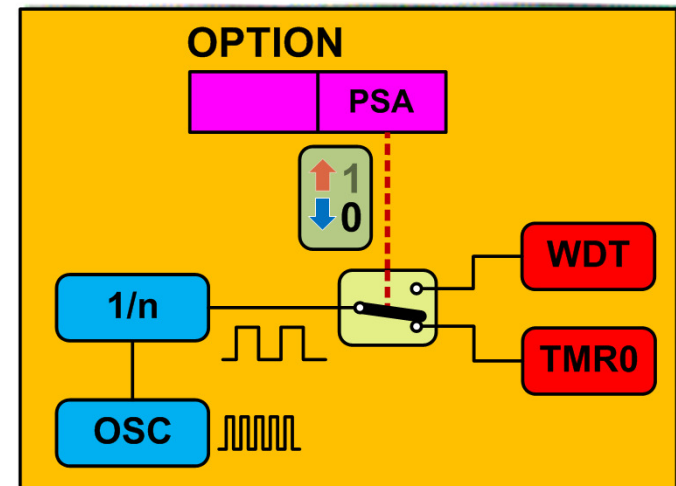
Dodjela djelitelja:

1 – djelitelj dodjeljen

vočdog tajmeru (WDT)

0 – djelitelj dodjeljen

tajmeru/brojaču TMR0



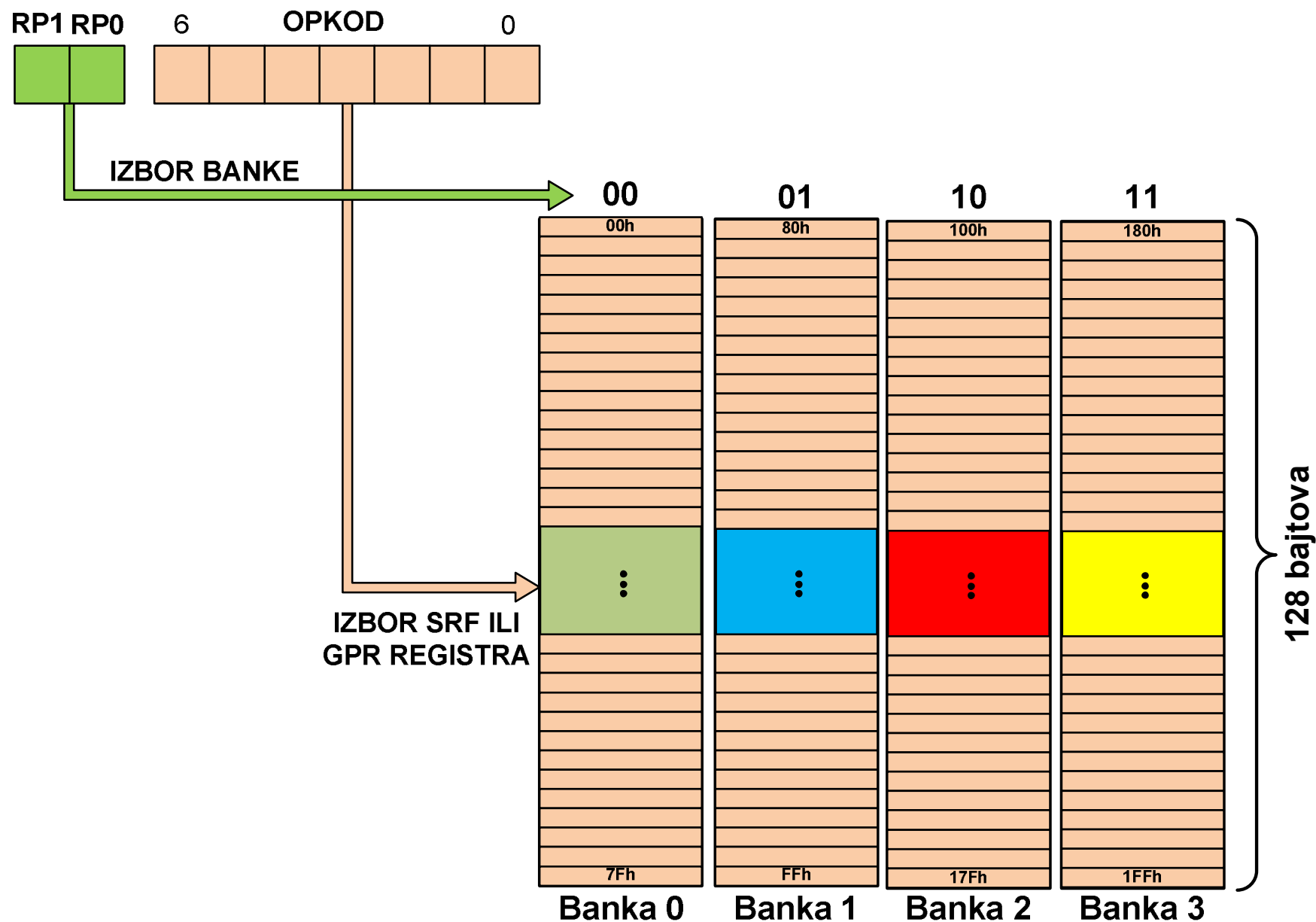
OSNOVNI CPU REGISTRI:16F887 - **OPTION REGISTRAR**

- **PS2, PS1, PS0 – Prescaler Rate Select bits TMR0**

Faktor dijeljenja u zavisnosti od kombinacije bitova **PS2, PS1, PS0**

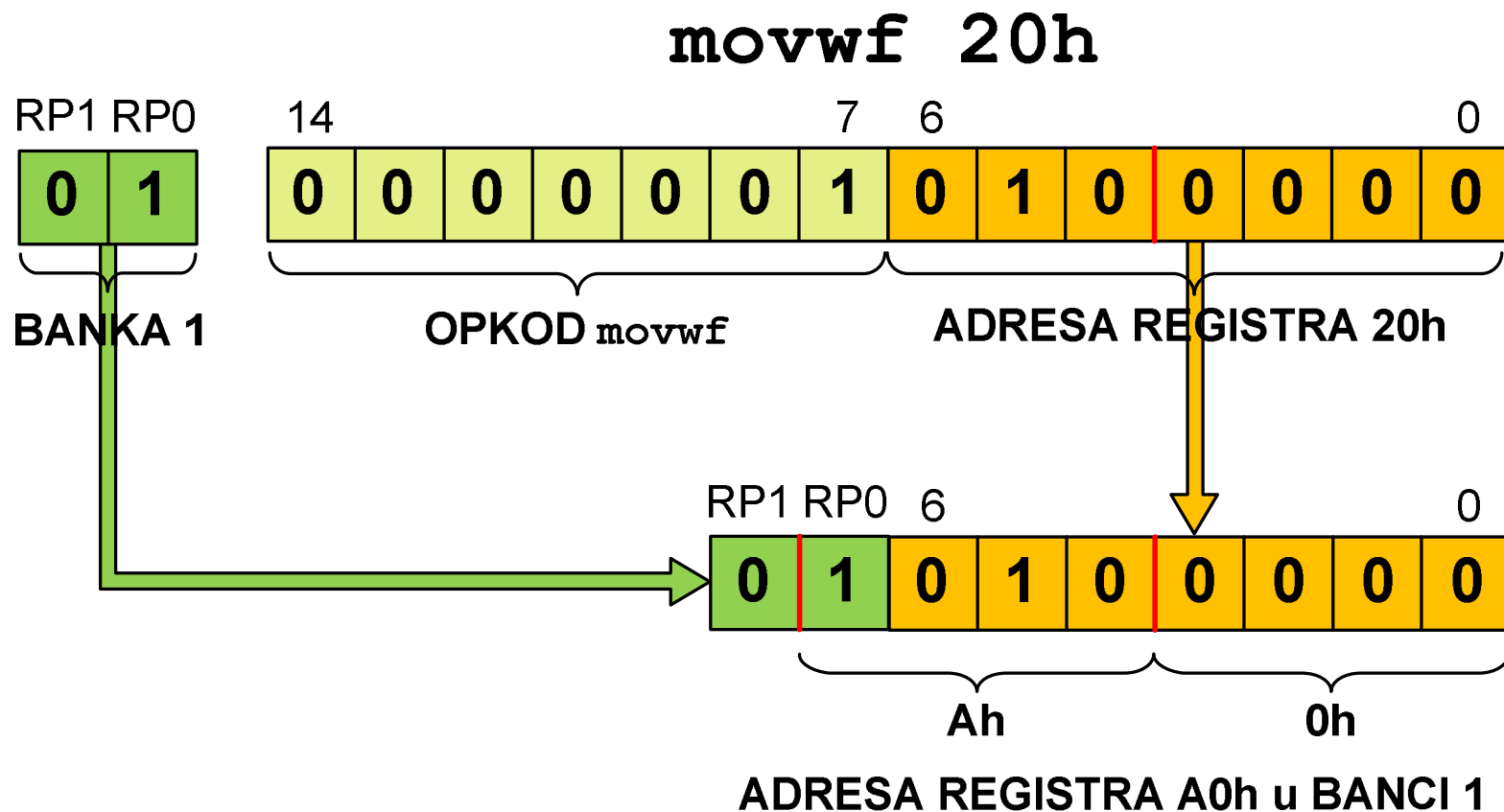
PS2	PS1	PS0	TMR0	WDT
0	0	0	1:2	1:1
0	0	1	1:4	1:2
0	1	0	1:8	1:4
0	1	1	1:16	1:8
1	0	0	1:32	1:16
1	0	1	1:64	1:32
1	1	0	1:128	1:64
1	1	1	1:256	1:128

MEMORIJA ZA PODATKE: 16F887 – DIREKTNO ADRESIRANJE

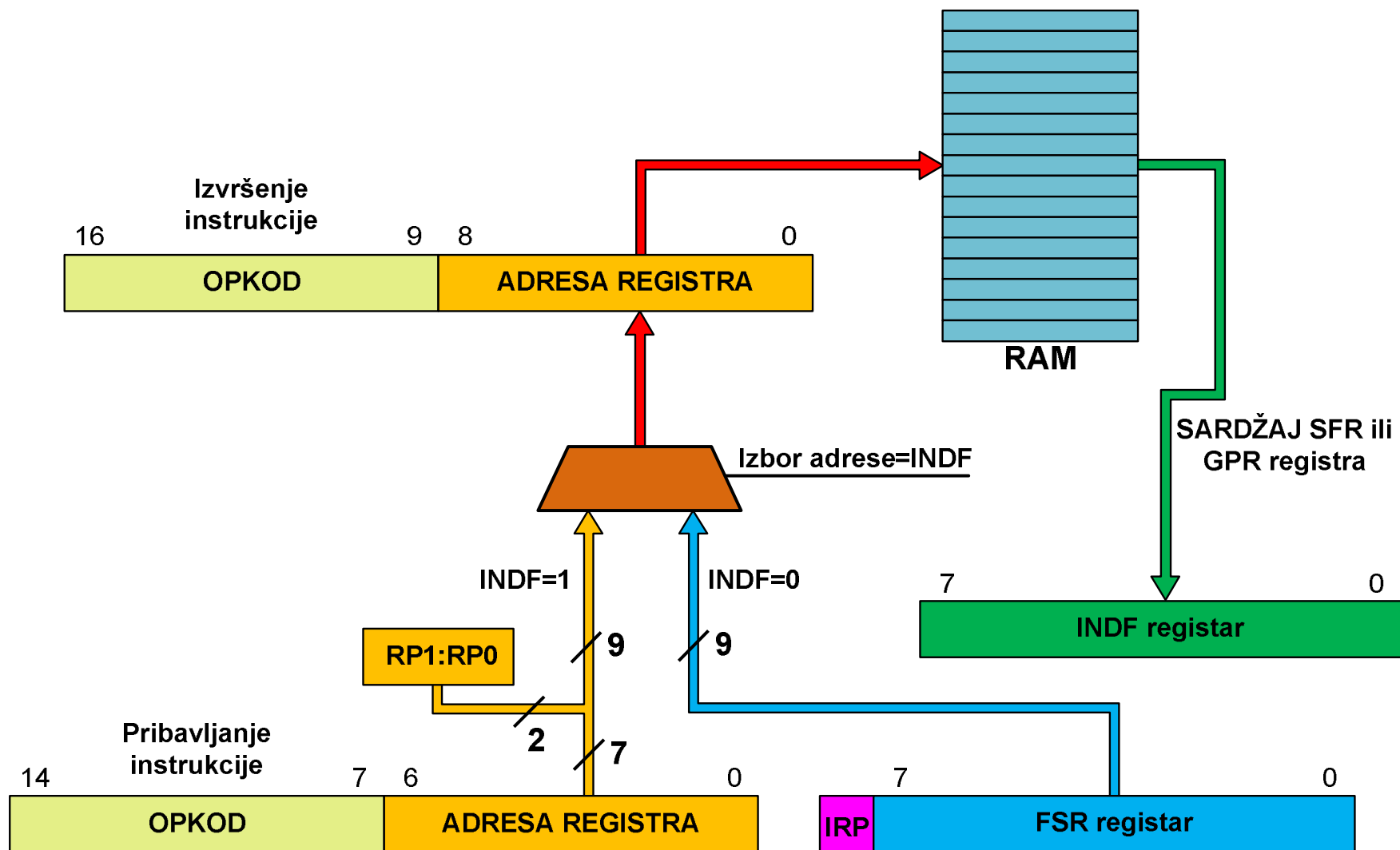


MEMORIJA ZA PODATKE:16F887– DIREKTNO ADRESIRANJE

`bsf STATUS, 5 ; setovati bit RP0 u STATUS registru`
`bcf STATUS, 6 ; resetovati bit RP1 u STATUS registru`
`movwf 0x20; izabrati f registar na adresi 0x20h`



MEMORIJA ZA PODATKE: 16F887 – INDIREKTNO ADRESIRANJE



MEMORIJA ZA PODATKE:16F887– **INDIREKTNO ADRESIRANJE**

Primjenom tehnike indirektnog adresiranja obrisati segment RAM memorije (lokacije 20h-2Fh)

```
BCF STATUS, IRP ;Indirektno adresiranje Banke 0 ili 1
MOVLW 0x20; adresu početne lokaciju RAM segmenta(20h)
MOVWF FSR; prebaciti u FSR registar
NEXT      CLRF INDF; Obrisati INDF registar (na
              lokaciji RAM-a 20h upisati
              0x00h)

              INCF FSR; uvećati pokazivač (21h, 22h,...)
              MOVLW 0x2F;zadnju adresu segmenta 0x2F u W
              SUBWF FSR,W; oduzeti trenutnu vrijednost
              BTFSS STATUS,Z; FSR od W I provjeriti rez.
              GOTO NEXT ; Ako je W≠0 skok na labelu NEXT

CONTINUE ;
: ; YES, continue
```