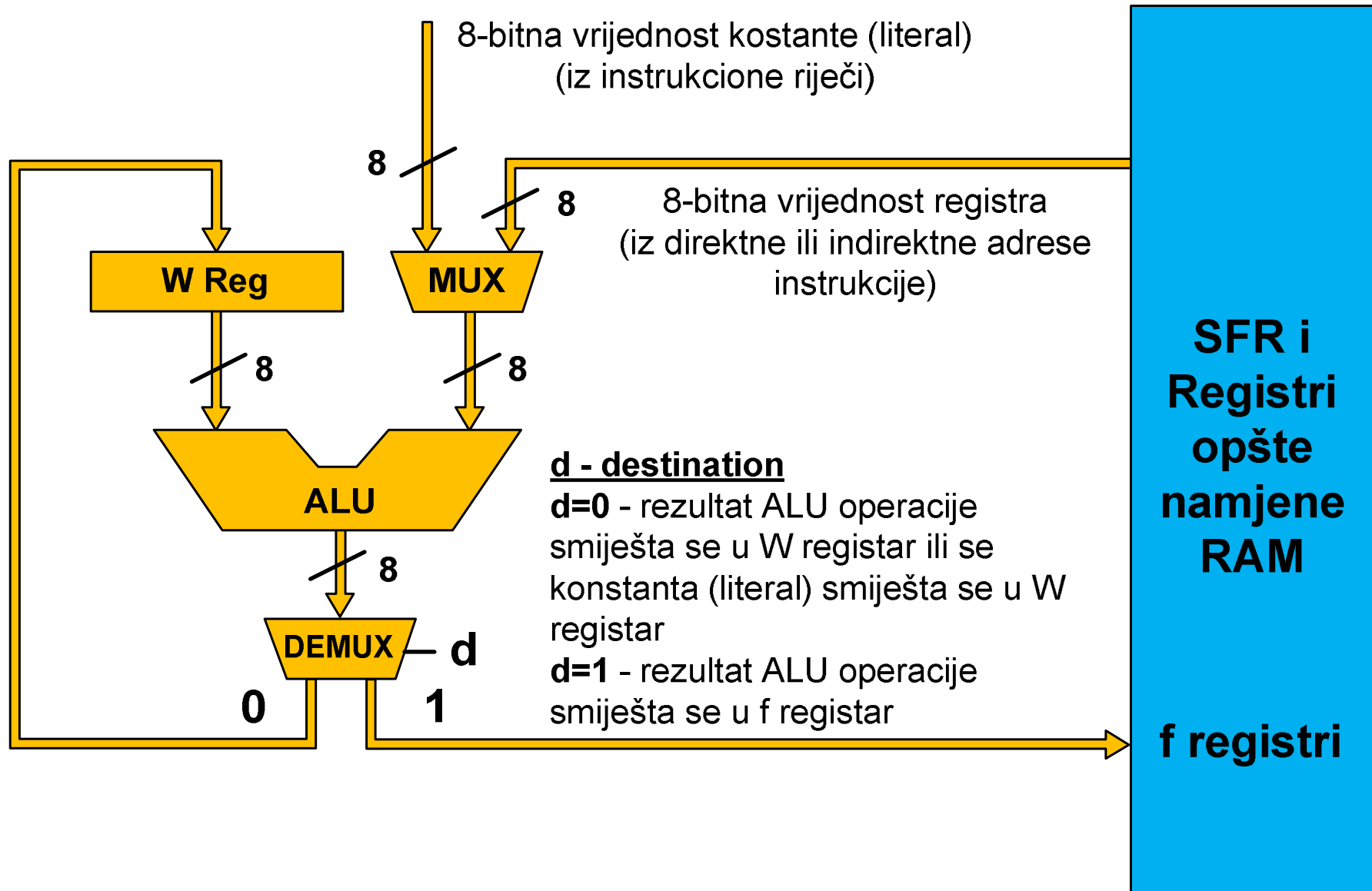


CPU_ALU: PIC16F887

- PIC 16F887 posjeduje **8-bitnu ALU sa akumulatorom (W registar)**
- Koristi se za obavljanje aritmetičkih i logičkih operacija
- Aritmetičke operacije se izvode u formatu dvoičnog komplementa
- Kod dvo-operandskih instrukcija jedan operand je obavezno **akumulator (W)**, a drugi operand je neki **f-registar** (f - file) ili **neposredni operand (literal – konstanta)**
- Kod jedno-operandskih instrukcija operand može biti smješten u W registru ili u nekom f-registru
- Kontrolni **d bit** (sastavni dio instrukcije) određuje odredište rezultata ALU operacije:
 - d=0 – odredište je akumulator (W – registar)
 - d=1 – odredište je neki f - registar
- U zavisnosti od rezultata ALU operacije postavljaju se bitovi u **STATUS** registru: **Carry (C)**, **Digit Carry (DC)** i **Zero (Z)**

CPU_ALU: PIC16F887



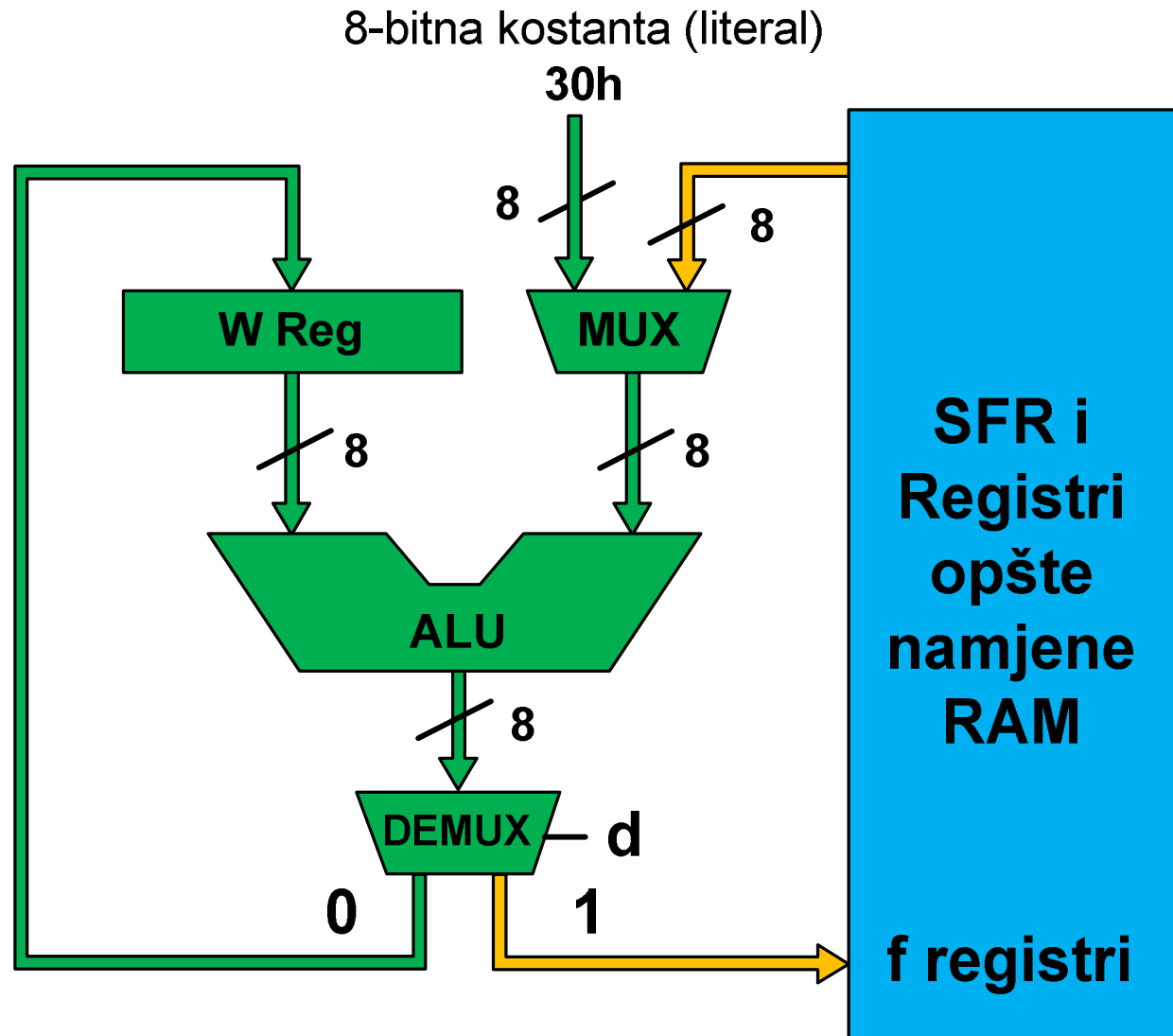
CPU_ALU: PIC16F887 PRIMJER

- Instrukcija sabiranja **addlw 30h**

addlw 30h

znači

$$w \leftarrow (w) + 30h$$



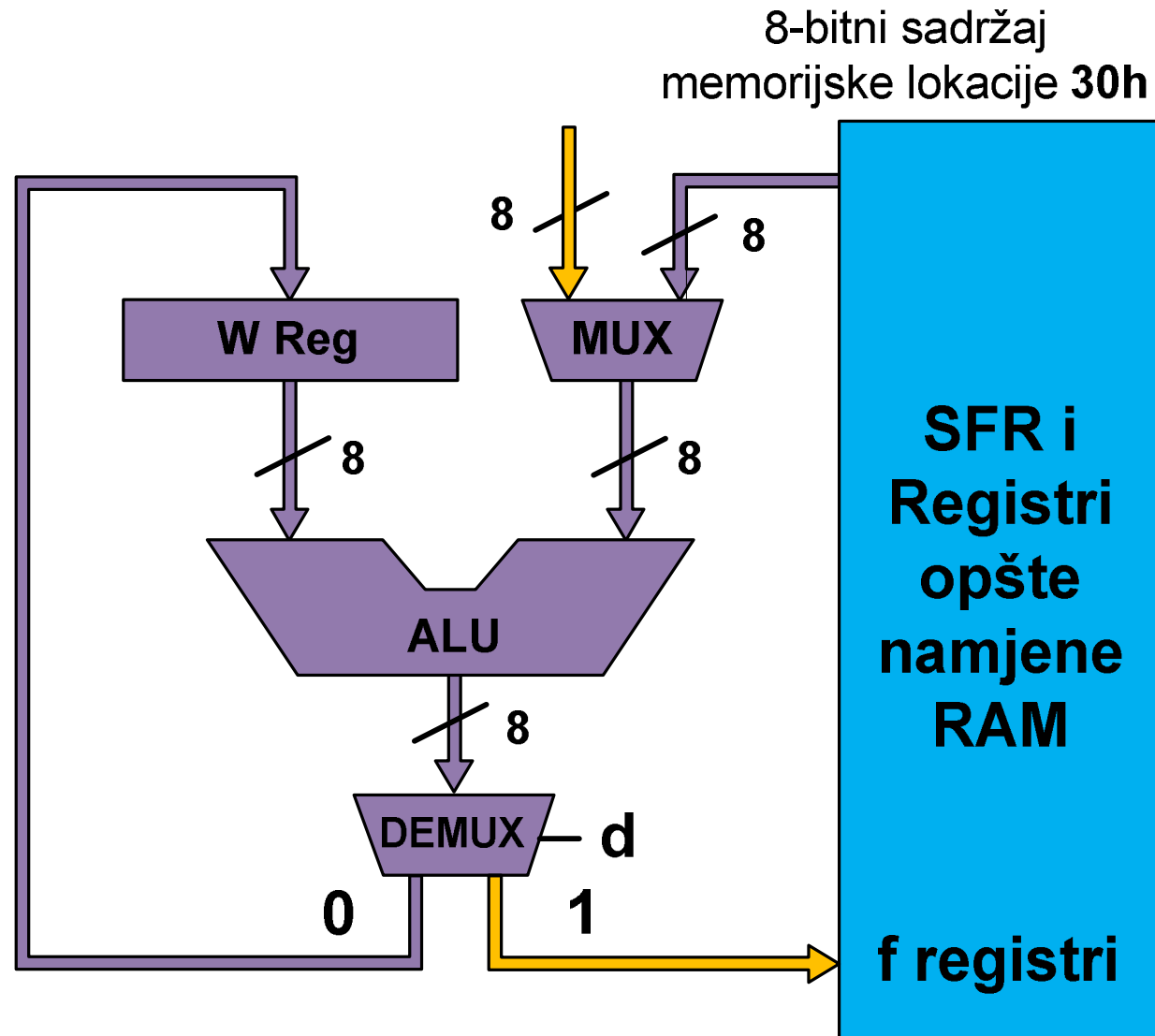
CPU_ALU: PIC16F887 PRIMJER

- Instrukcija sabiranja **addwf 30h,0**

addwf 30h,0

znači

$$w \leftarrow (w) + (30h)$$

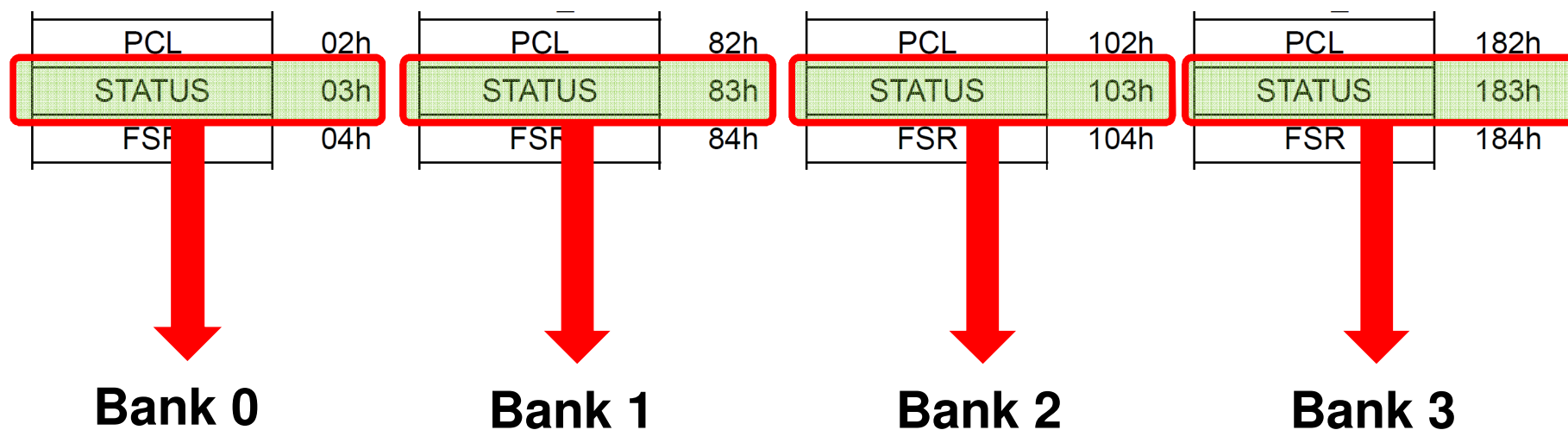


CPU_ALU: ARITMETIČKO LOGIČKE OPERACIJE

Tip instrukcija	
Sabiranje	addwf, addlw, incf
Oduzimanje	subwf, sublw, decf
Pomjeranje	rlf, rrf
Logičke	andwf, andlw, xorwf, xorlw, iorwf, iorlw, comf, swapf
Brisanje	clrw, clrf

CPU_ALU: **STATUS** REGISTAR

- Sadržaj **STATUS** registra odnosi se na aritmetičku vrijednost podataka u W registru, određuje aktivnu SRF banku i određuje uzrok RESET-a
- **STATUS** registar dostupan je u **Bank 1, Bank 2, Bank 3 i Bank 4** SFR memorije



CPU_ALU: STATUS REGISTAR

	R/W (0)	R/W (0)	R/W (0)	R(1)	R(1)	R/W (X)	R/W (X)	R/W (X)
STATUS	IRP	RP1	RP0	TO	PD	Z	DC	C
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **IRP – Register Bank Select bit** (kod indirektnog adresiranja)
1 – aktivne su banke 2 i 3 (memorijske lokacije 100h – 1FFh)
0 – aktivne su banke 0 i 1 (memorijske lokacije 00h – FFh)
- **RP1, RP0 – Register Bank Select bits** (kod direktnog adresiranja)

Kombinacija ovih bitova određuje aktivnu SRF banku

RP1	RP0	Aktivna SRF banka
0	0	Banka 0
0	1	Banka 1
1	0	Banka 2
1	1	Banka 3

CPU_ALU: STATUS REGISTAR

- **TO – Time-out bit**

1 – nakon pokretanja mikrokontrolera ili izvršenja instrukcije (**CLRWDT**) kojom se resetuje vočdog (WDT) tajmer ili nakon izvršenja (**SLEEP**) instrukcije kojom se mikrokontroler uvodi u režim smanjene potrošnje

0 – nakon isteka vremena vočdog (WDT) tajmera

- **PD – Power down bit**

1 - nakon pokretanja mikrokontrolera ili izvršenja instrukcije kojom se resetuje vočdog (WDT) tajmera (**CLRWDT**)

0 - nakon izvršenja (**SLEEP**) instrukcije kojom se mikrokontroler uvodi u režim smanjene potrošnje

- **Z – Zero bit**

1 – rezultat aritmetičke operacije je nula (sadržaj W registra je nula)

0 - rezultat aritmetičke operacije nije nula (sadržaj W registra različit od nule)

CPU_ALU: **STATUS REGISTAR**

- **DC – Digit Carry/Borrow bit**

Ukazuje da li je u toku operacija sabiranja i oduzimanja došlo do “pozajmice” ili “prekoračenja” vrijednosti nižeg nibla (posljednja četiri bita) u rezultatu

1 – u nižem niblu u rezultatu došlo je do izmjene

0 – u nižem niblu u rezultatu nije došlo je do izmjene

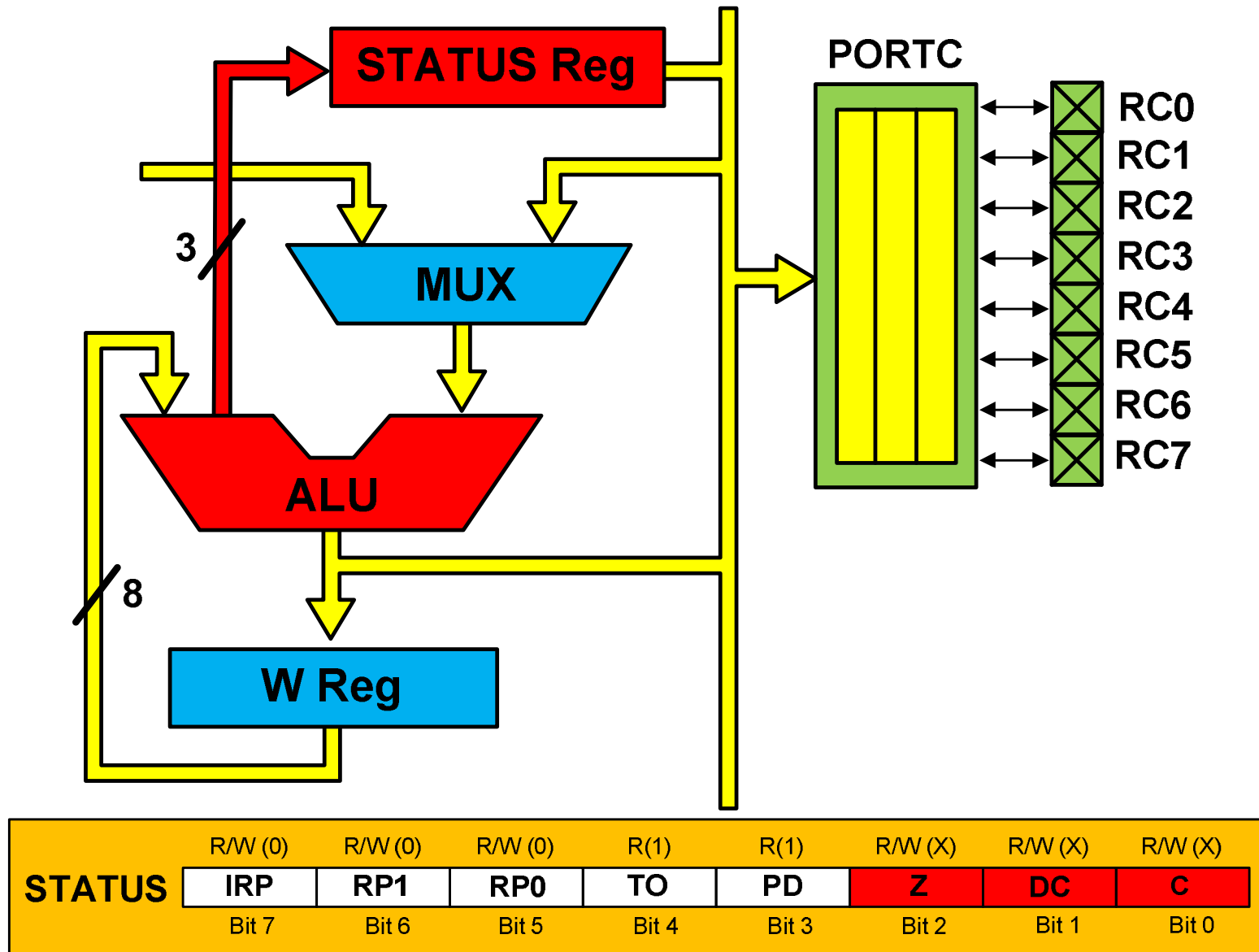
- **C – Carry/Borrow bit**

Ukazuje da li je u toku operacija sabiranja i oduzimanja došlo do “pozajmice” ili “prekoračenja” rezultata, odnosno da li je rezultat u W registru u granicama (0 – 255) ili (0 – FFh)

1 – u najvažnijem bitu rezultata (MSB) došlo je do izmjene

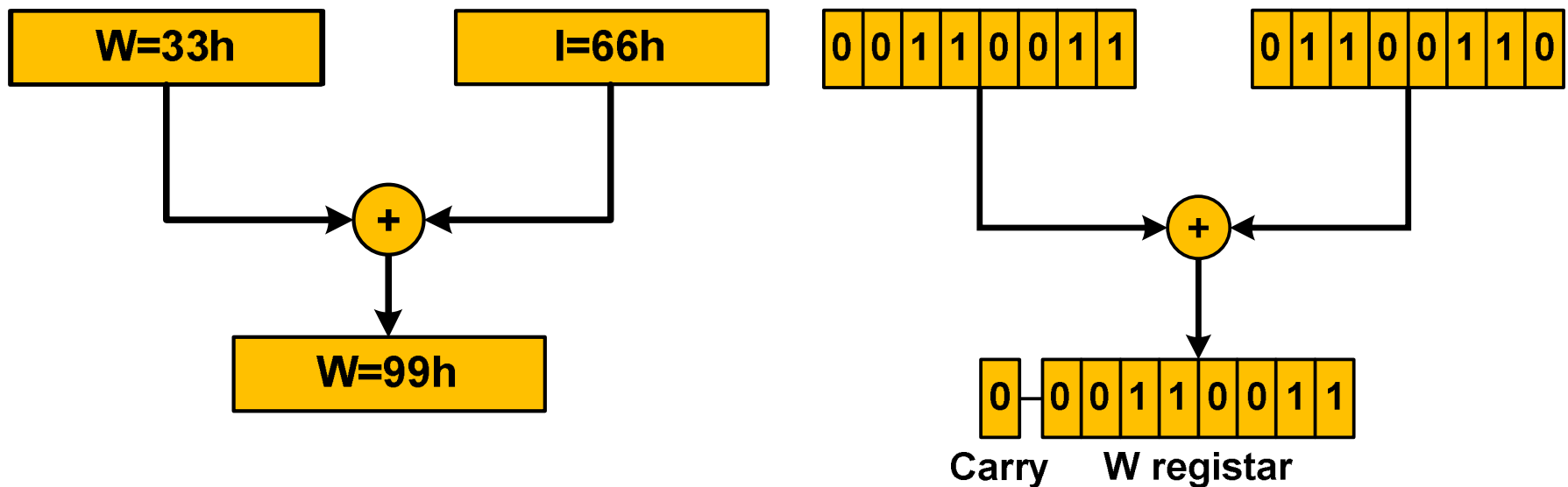
0 - u najvažnijem bitu rezultata (MSB) nije došlo je do izmjene

CPU_ALU: ALU → STATUS REGISTER



CPU_ALU: STATUS REGISTER - PRIMJER

- Sabrati: akumulator W=33h (51) sa konstantom l=66h (102)
- Naredba za sabiranje je: **addlw 66h**



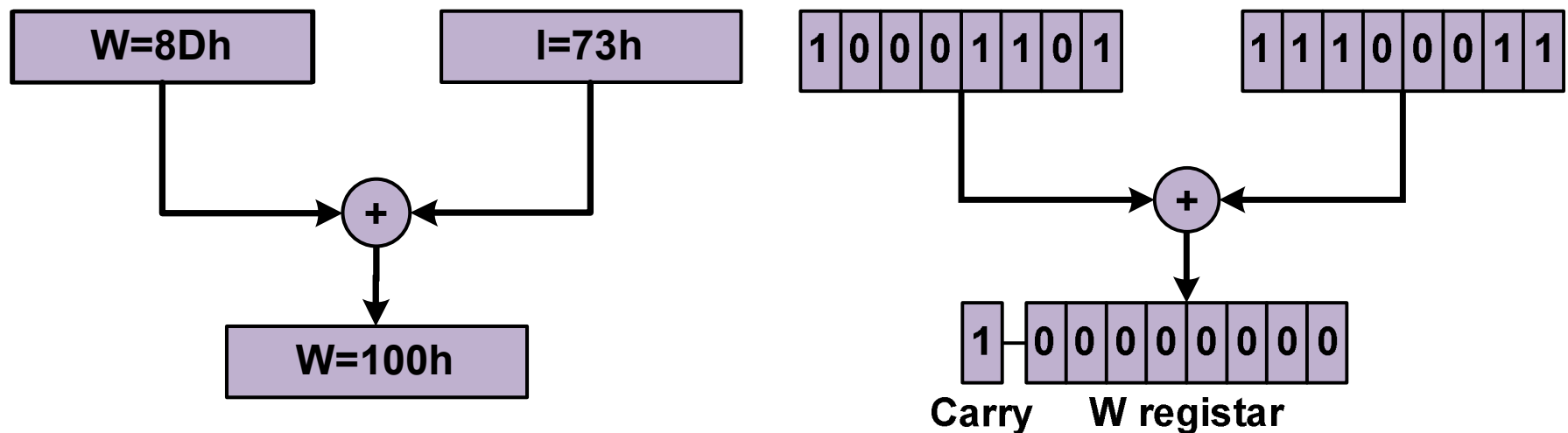
Z=0 – rezultat u W registru različit od nule

DC=0 – nije došlo do prenosa sa 4-tog na 5-bit pri sabiranju

C=0 – nije došlo do prekoračenja u rezultatu

CPU_ALU: STATUS REGISTAR - PRIMJER

- Sabrati: akumulator W=8Dh (141) sa konstantom l=73h (114)
- Naredba za sabiranje je: **addlw 73h**



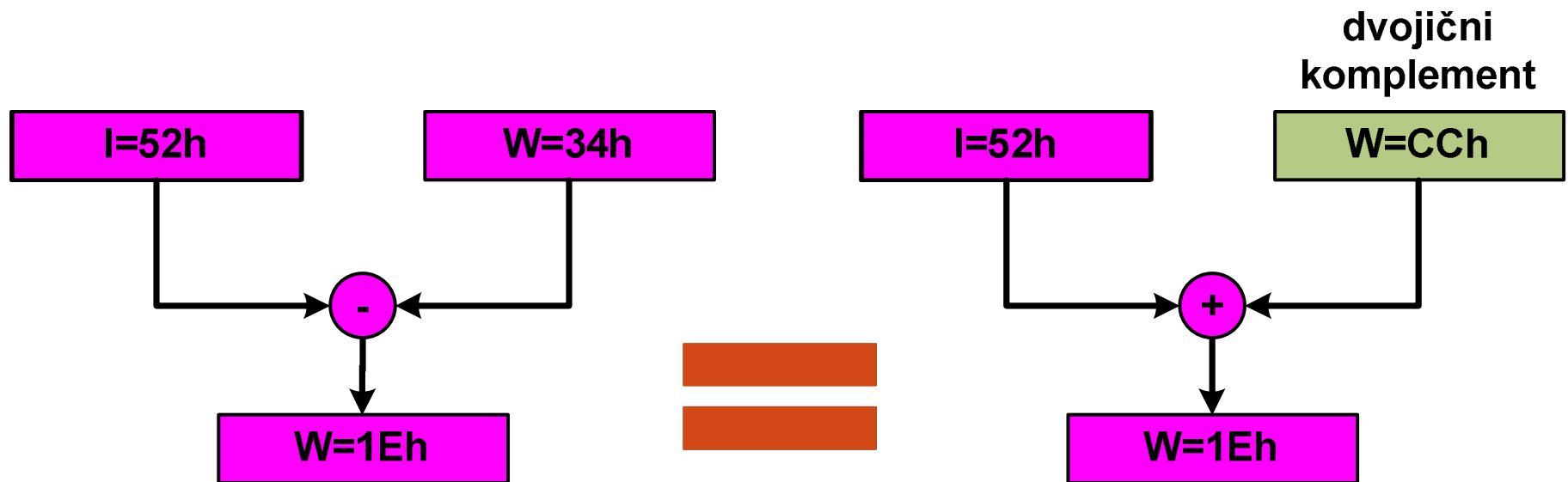
Z=1 – rezultat u W registru je nula

DC=1 – došlo je do prenosa sa 4-tog na 5-bit pri sabiranju

C=1 – došlo do prekoračenja u rezultatu (rezultat = 256)

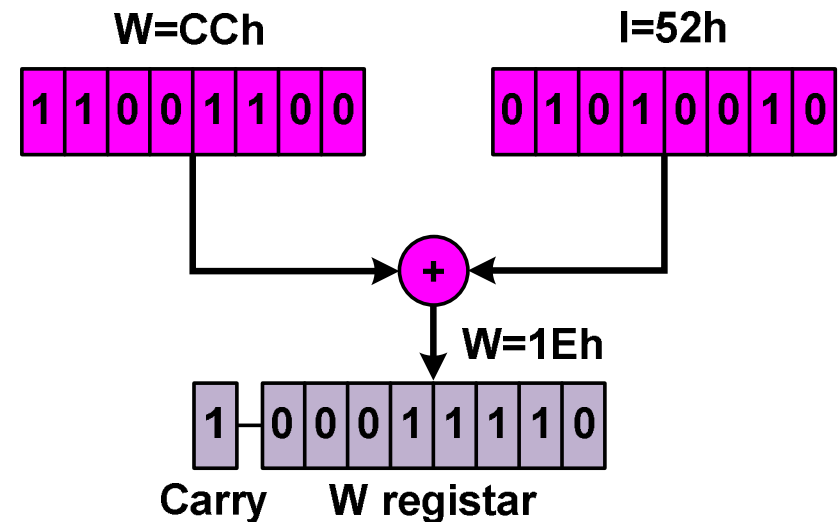
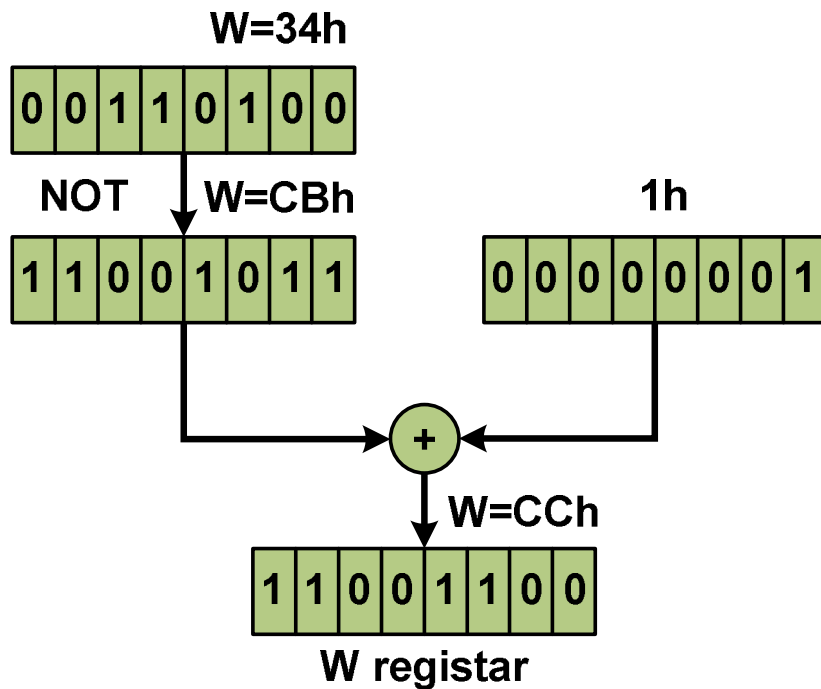
CPU_ALU: STATUS REGISTAR - PRIMJER

- Oduzimanje: akumulatora $W=34h$ (52) od konstante $I=52h$ (82)
- Naredba za oduzimanje je: **sublw 52h**
- Oduzimanje se svodi na sabiranje sa **dvoičnim komplementom** broja **34h**



CPU_ALU: STATUS REGISTER - PRIMJER

- Oduzimanje: akumulatora $W=34h$ (52) od konstante $l=52h$ (82)



Z=0 – rezultat u W registru različit od nule

DC=0 – nije došlo do prenosa sa 4-tog na 5-bit pri sabiranju

C=1 – došlo je do prekoračenja u rezultatu

CPU_ALU: STATUS REGISTAR - PRIMJER

I slučaj: Sabrati : $26h + 65h$ i rezultat smjestiti u **W** registar

movlw 26h; broj 26h smjestiti u W registar

addlw 65h; sabrati broj 65h sa W i rezultat ostaje u W registru

II Slučaj: Sabrati : $26h + 65h$ i rezultat smjestiti u neki **f** registar

TEMP equ 20h; promjenljiva TEMP na lokaciji 20h u RAM-u

movlw 26h; broj 26h prvo smjestiti u W registar

movwf TEMP; zatim ga iz W registra prebaciti u TEMP

movlw 65h; broj 65h smjestiti u W registar

addwf TEMP, 1; sabrati W sa TEMP i rezultat ostaje u TEMP (lokacija 20h RAM memorije)

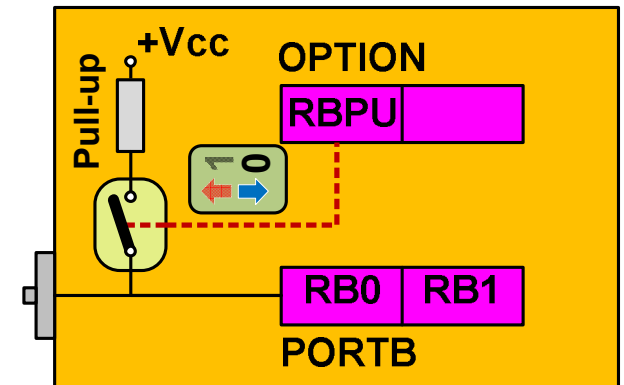
CPU_ALU: **OPTION REGISTRAR**

	R/W (1)	R/W (1)	R/W (1)	R/W(1)	R/W(1)	R/W (1)	R/W (1)	R/W (1)
OPTION	RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **RBPU – Port B Pull up Enable bit**

1 – na ulazima PORTB nema pull-up otpornika

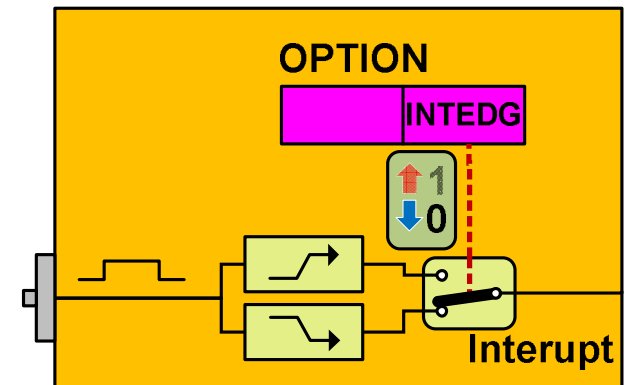
0 – na ulazima PORTB postoje pull-up otpornici



- **INTEDG – Interrupt Edge Select bit**

1 – Interapt nastupa nailaskom rastuće ivice

impulsa na I/O pinu RB0/INT



CPU_ALU: **OPTION REGISTRAR**

- **T0CS – TMR0 Clock Source Select bit**

1 – Tajmer TMR0 broji impulse dovedene na I/O pin RA4/T0CKI

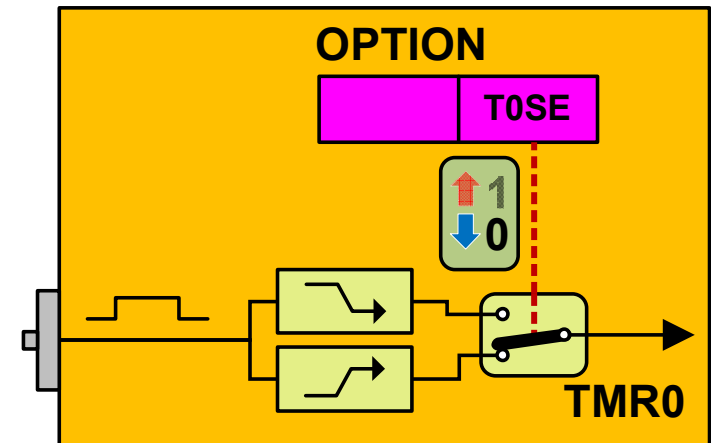
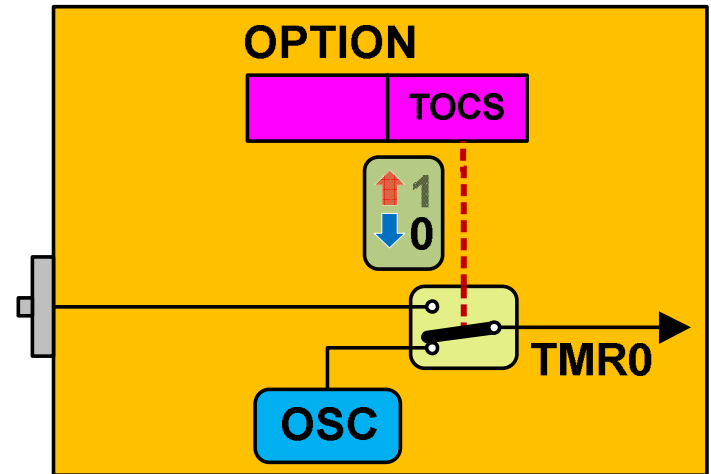
0 – Tajmer TMR0 broji impulse internog oscilatora $F_{osc}/4$

- **T0SE – Source Edge Select bit**

TMR0 radi kao brojač

1 – Sadržaj registra TMR0 se uvećava nailaskom **silazne ivice** impulsa na I/O pinu RA4

0 – Sadržaj registra TMR0 se uvećava nailaskom **uzlazne ivice** impulsa na I/O pinu RA4



CPU_ALU: OPTION REGISTRAR

- **PSA – PSA – Prescaler Assignment bit**

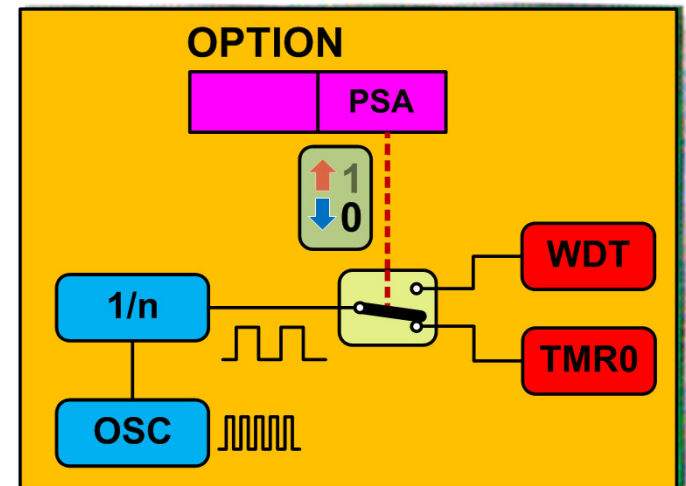
Dodjela djelitelja:

1 – djelitelj dodjeljen

vočdog tajmeru (WDT)

0 – djelitelj dodjeljen

tajmeru/brojaču TMR0



CPU_ALU: **OPTION REGISTRAR**

- **PS2, PS1, PS0 – Prescaler Rate Select bits TMR0**

Faktor dijeljenja u zavisnosti od kombinacije bitova **PS2, PS1, PS0**

PS2	PS1	PS0	TMR0	WDT
0	0	0	1:2	1:1
0	0	1	1:4	1:2
0	1	0	1:8	1:4
0	1	1	1:16	1:8
1	0	0	1:32	1:16
1	0	1	1:64	1:32
1	1	0	1:128	1:64
1	1	1	1:256	1:128