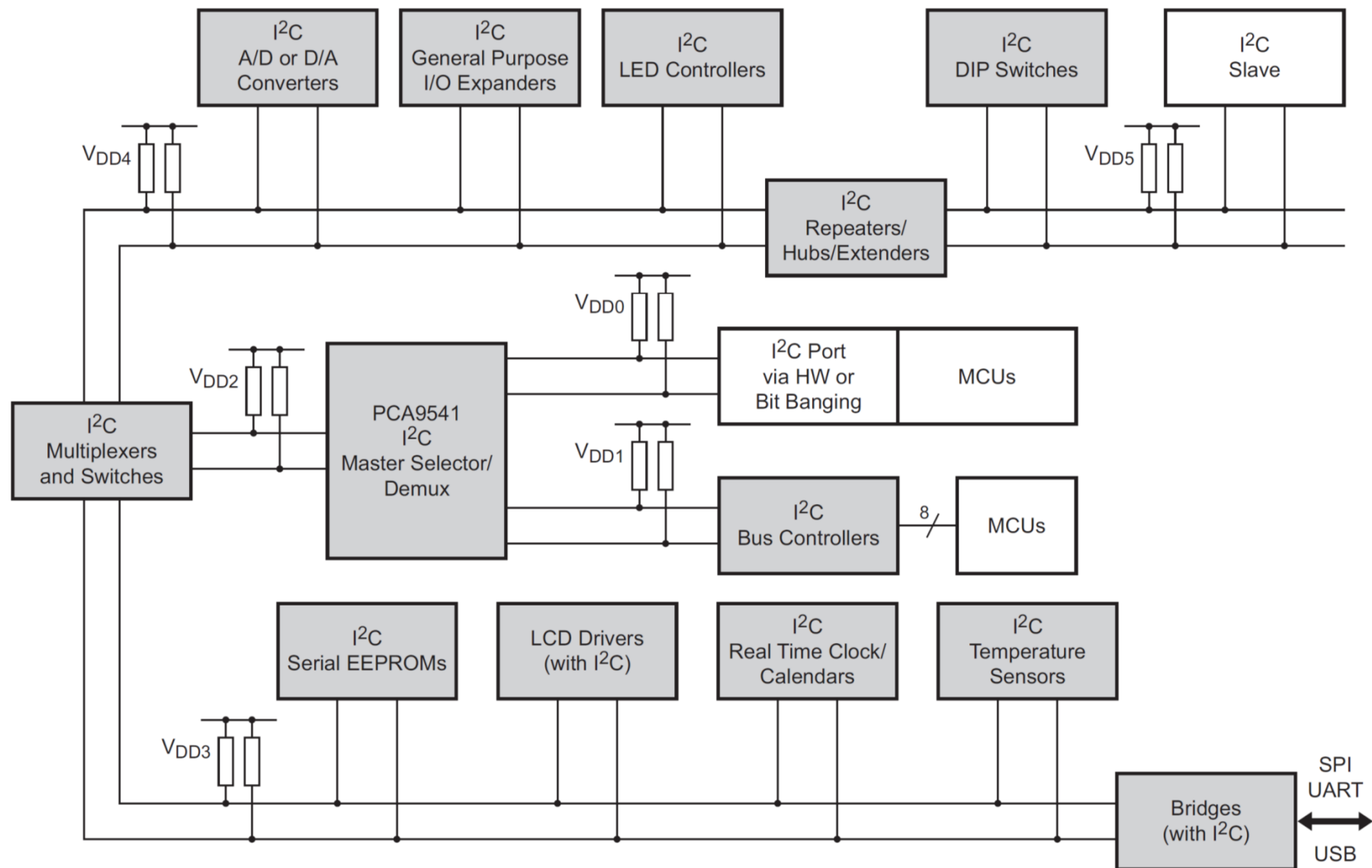


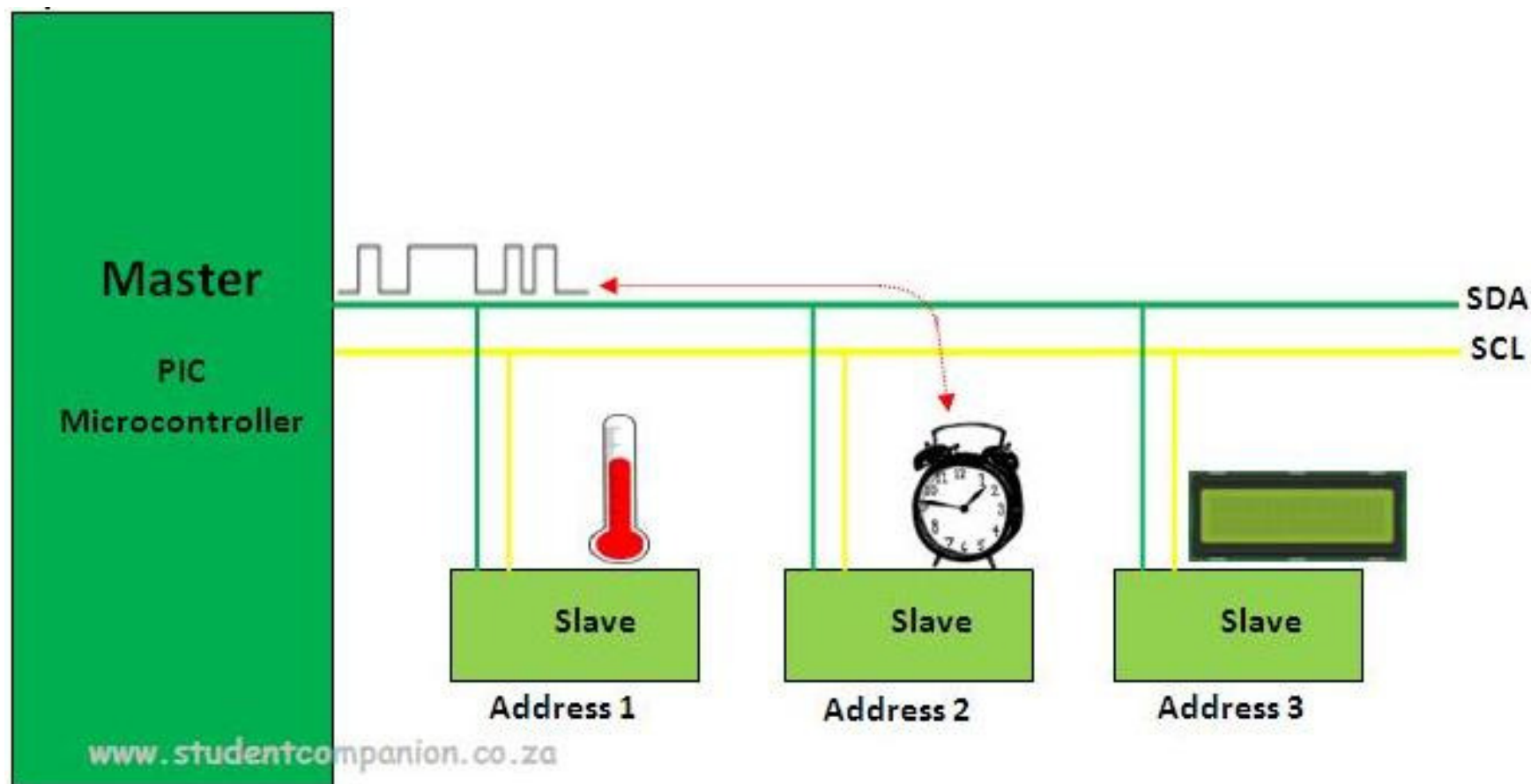
I2C SERIJSKA SINHRONA KOMUNIKACIJA

- Razvijena od Philips Semiconductors
- Koriste se samo dvije linije za komunikaciju:
 - **SDA**- linija za serijski prenos podataka
 - **SCL** – linija za prenos taktnih signala
- 8-bitni podaci
- Koristi se za povezivanje perifernih uređaja i mikrokontrolera:
 - Jedan mikrokontroler (*single master*) –više perifernih uređaja (*multiple slaves*)
 - Više mikrokontrolera (*multiple master*) –više perifernih uređaja (*multiple slaves*)
- Periferni uređaji:
 - LCD i LED drajver
 - RAM, EEPROM, RTC (real-time clock)
 - A/D i D/A konvertori
 - Različiti senzori,

I2C SERIJSKA SINHRONA KOMUNIKACIJA: PRIMJERI

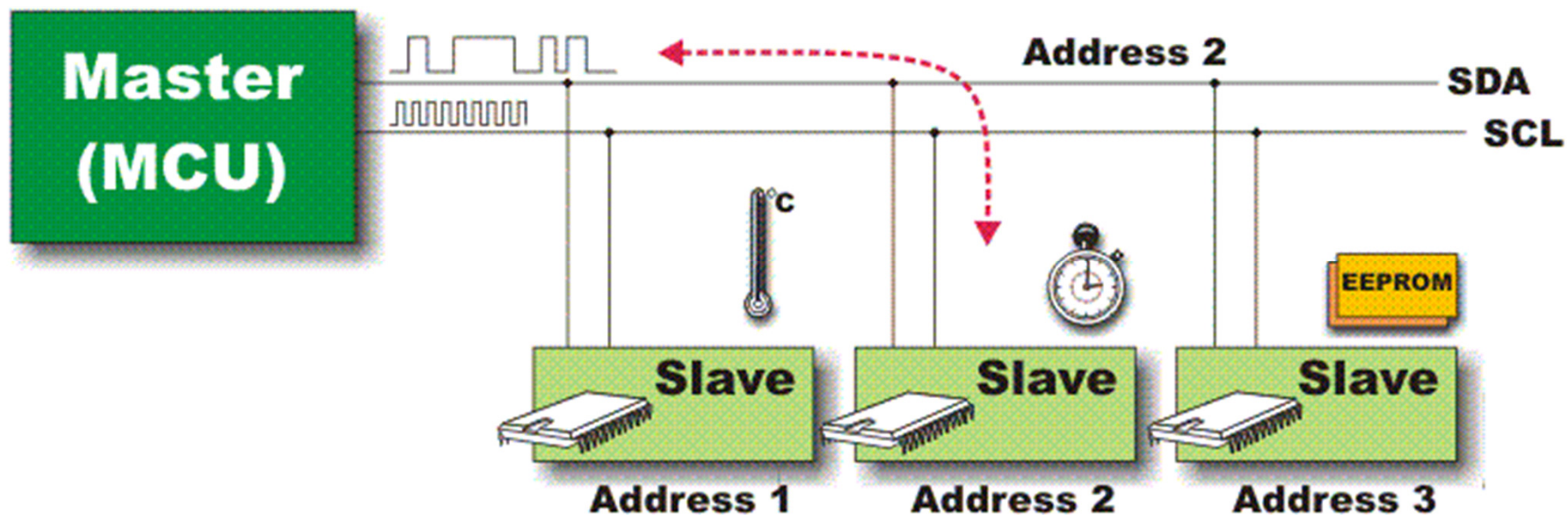


I2C SERIJSKA SINHRONA KOMUNIKACIJA: PRIMJERI



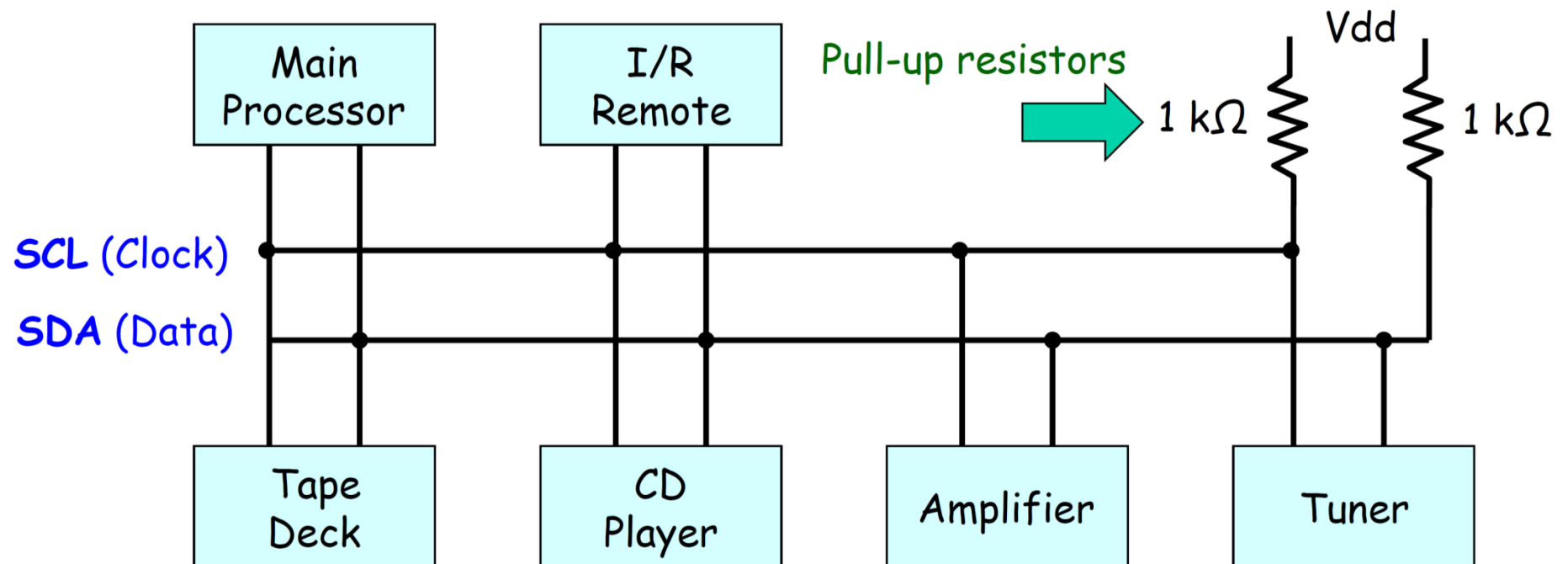
Svaki periferal ima jedinstvenu 7-bitnu ili 10-bitnu adresu

I2C SERIJSKA SINHRONA KOMUNIKACIJA: PRIMJERI



Svaki periferal ima jedinstvenu 7-bitnu ili 10-bitnu adresu

I2C SERIJSKA SINHRONA KOMUNIKACIJA: **STEREO SISTEM**



Svaki periferal ima jedinstvenu 7-bitnu ili 10-bitnu adresu

I2C: MASTER - SLAVE

Master: Uređaj koji inicira komunikaciju, generiše taktne impulsa, i prekida komunikaciju

Slave: Prepoznaje adresu od mastera i šalje bitove potvrde (acknowledgement bit) po prijemu adrese i podataka

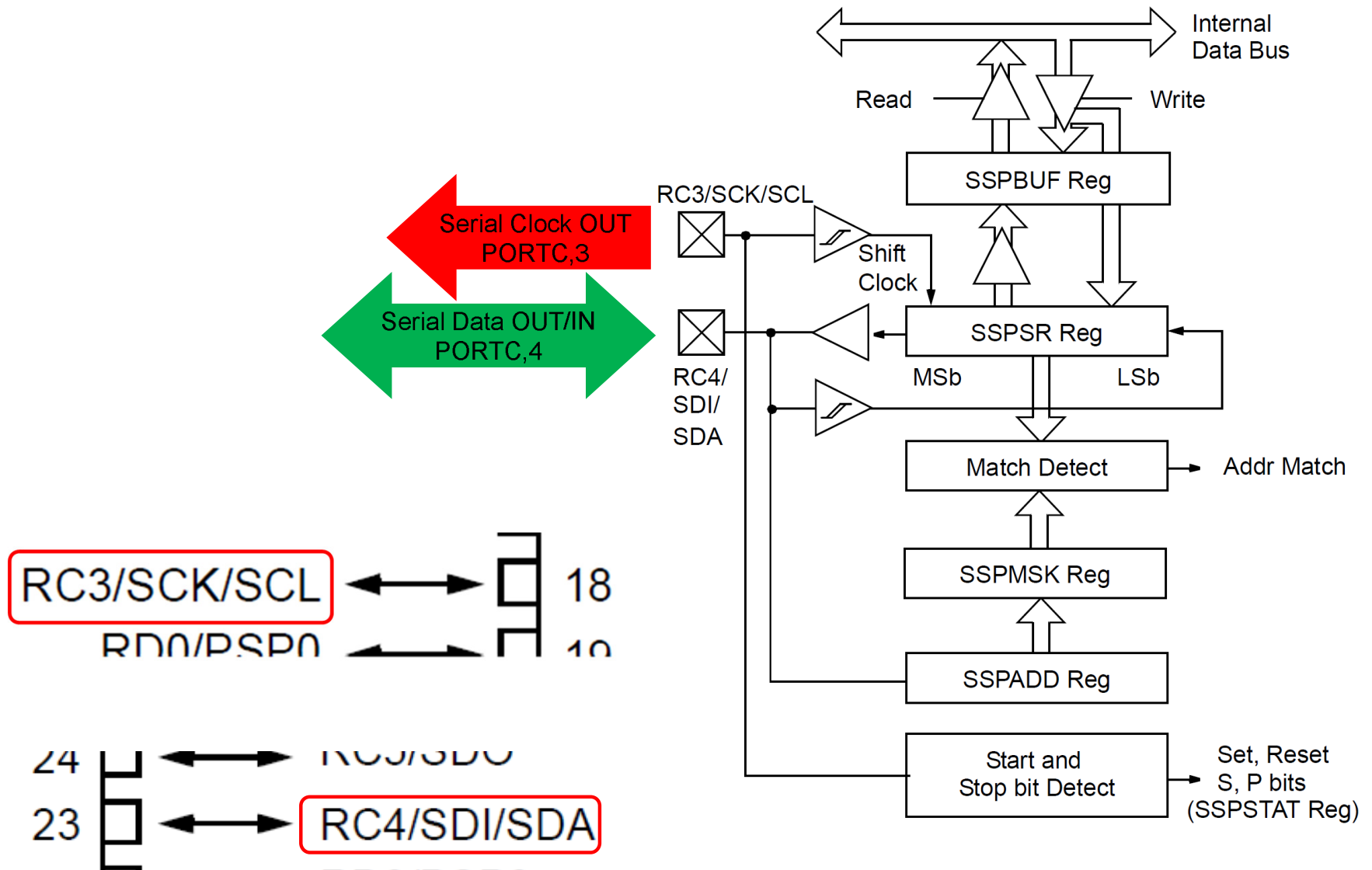
Predajnik: Uređaj koji šalje podatke na I2C linije

Slave: Periferal koji prihvata adrese i podatke sa I2C linija

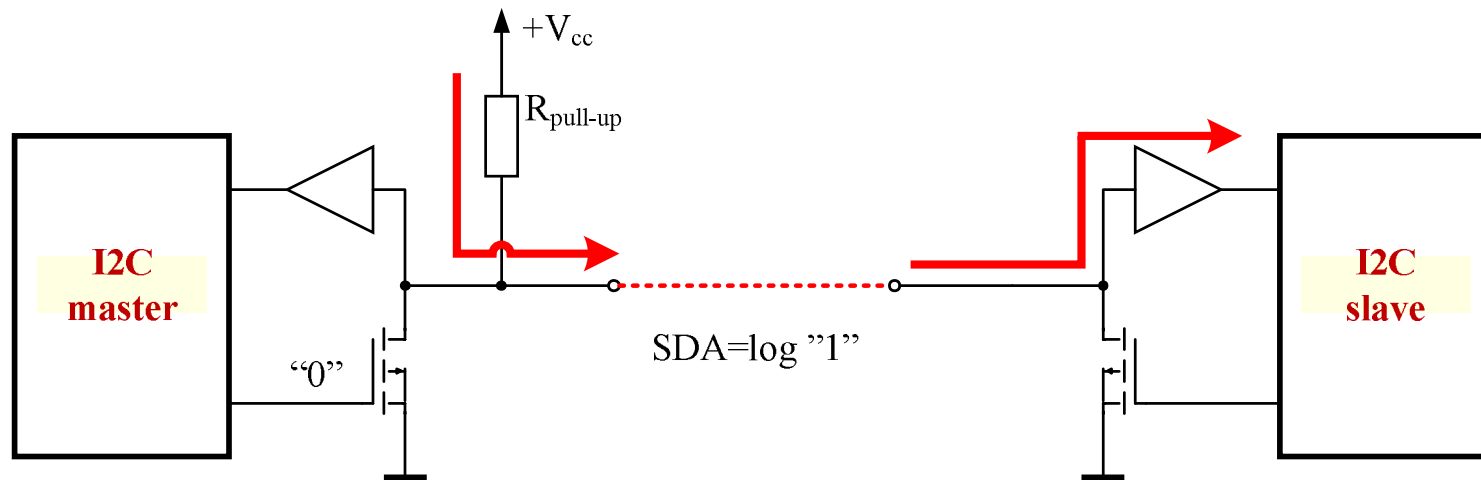
I2C: BRZINE PRENOSA PODATAKA

Tip prenosa	Smijer prenosa	Brzina prenosa
Standard-mode (Sm)	bidirectional	100 kbits/s
Fast-mode (Fm)	bidirectional	400 kbits/s
Fast-mode Plus (Fm+)	bidirectional	1 Mbits/s
High-speed mode	bidirectional	3.4 Mbits/s
Ultra Fast-mode*	unidirectional	5 Mbits/s

I2C:master mod - konfiguracija pinova PIC16X887

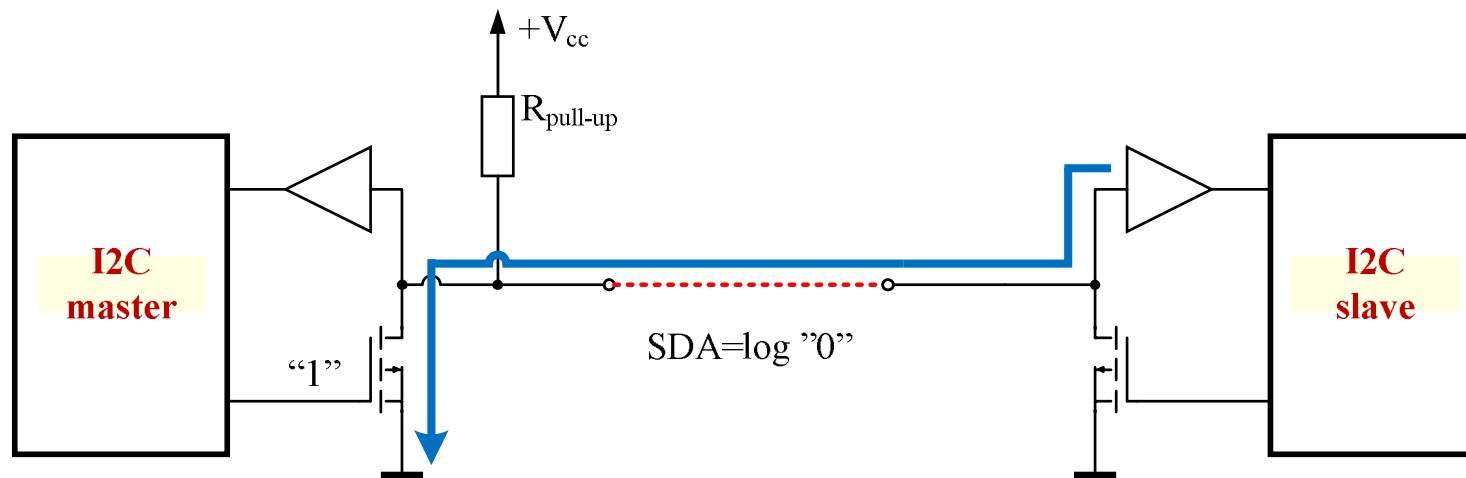


I2C MASTER: SLANJE PODATAKA PREKO SDA LINIJE



I/O pin mora biti konfigurisan
kao izlazni: `bcf TRISC,4`

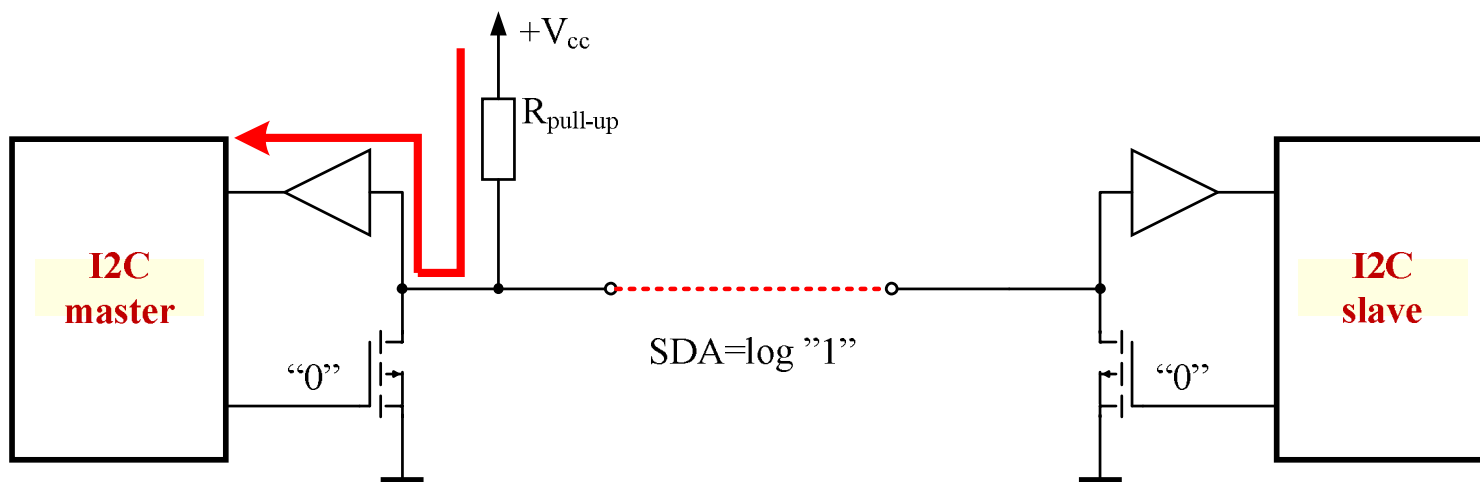
Isključen MOSFET



I/O pin mora biti konfigurisan
kao izlazni: `bcf TRISC,4`

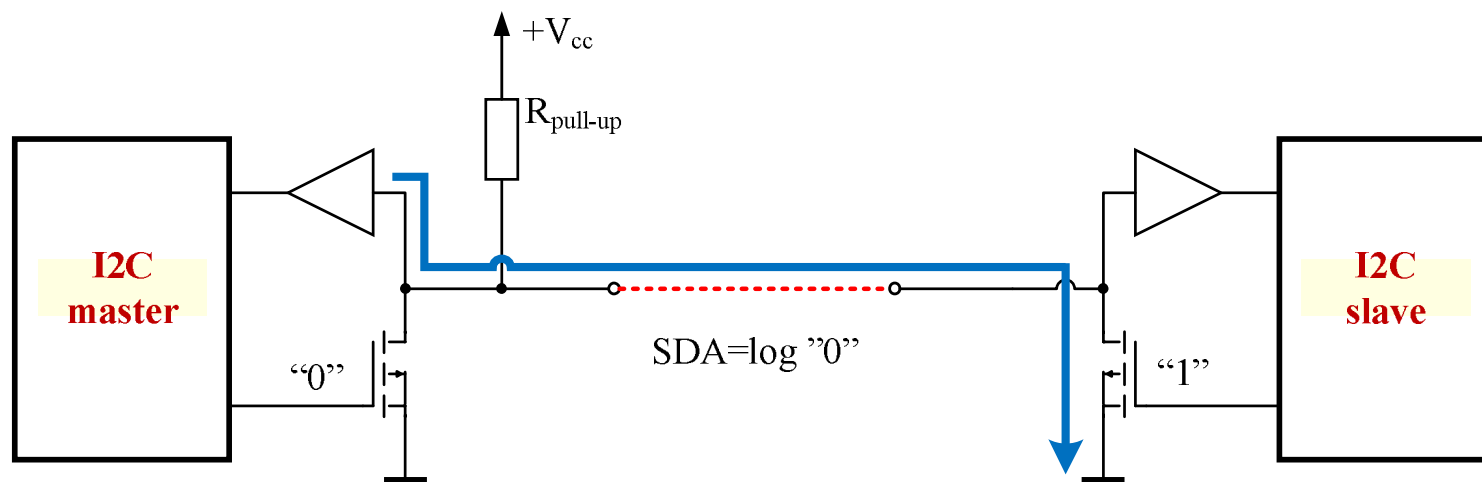
Isključen MOSFET

I2C MASTER: PRIJEM PODATAKA PREKO SDA LINIJE



I/O pin mora biti konfigurisan
kao ulazni: `bsf TRISC, 4`

Isključen MOSFET

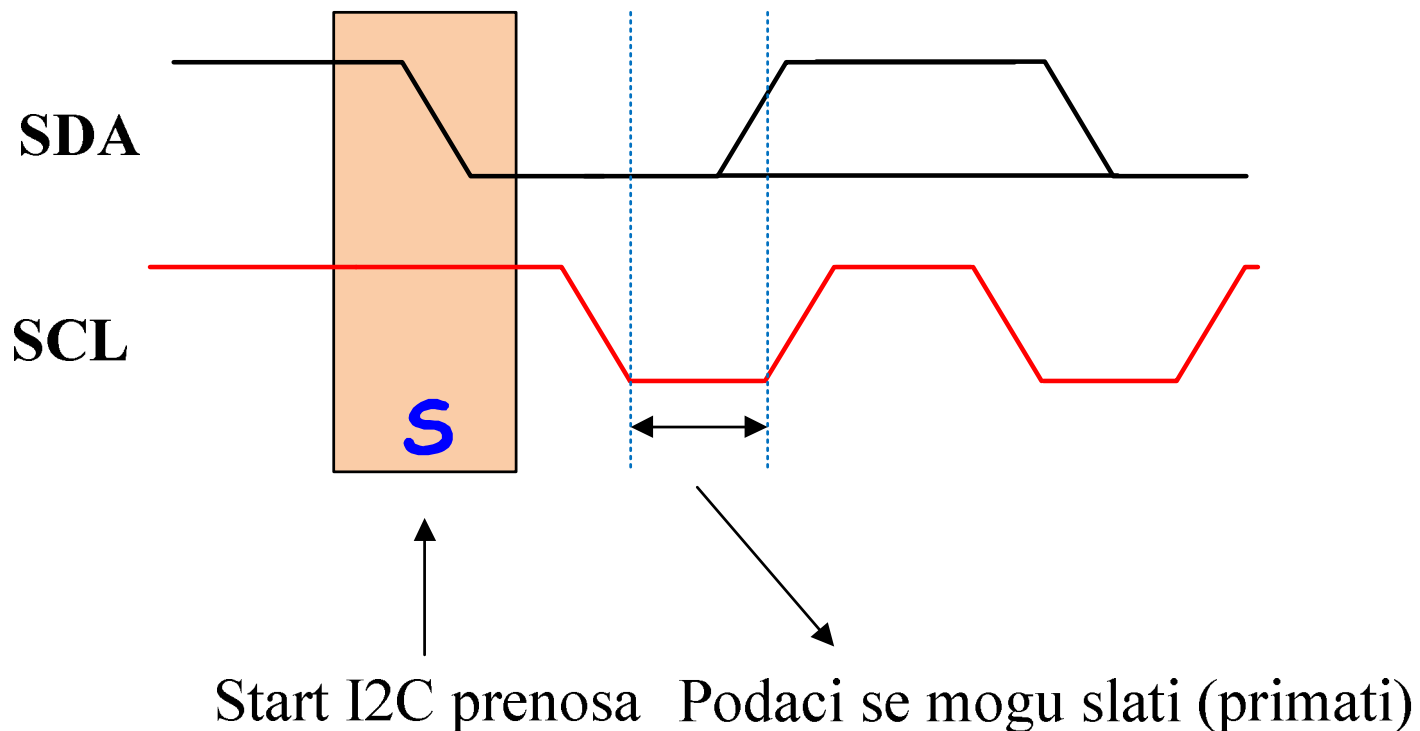


I/O pin mora biti konfigurisan
kao ulazni: `bsf TRISC, 4`

Uključen MOSFET

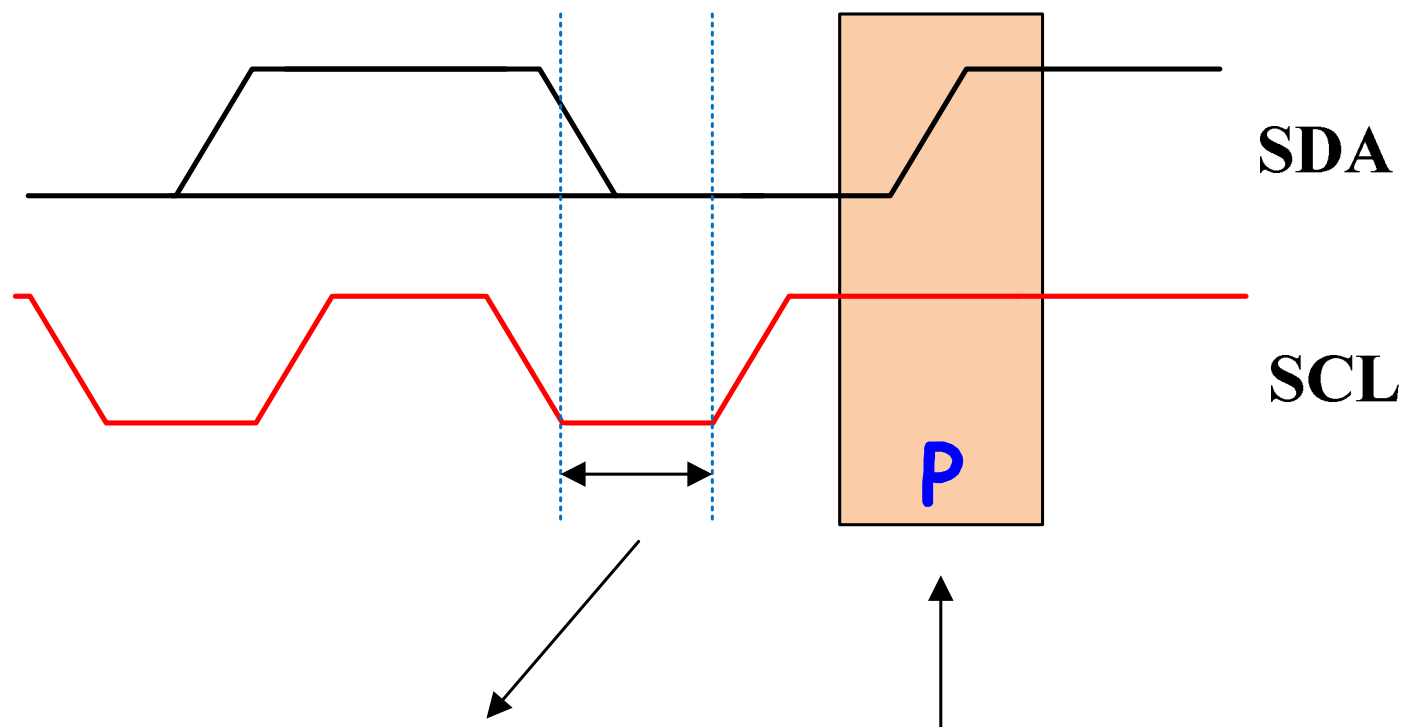
I2C: **START** USLOV PRENOSA

- Kada nema prenosa podataka (**idle state**) obje I2C linije **SDA** i **SCL** su preko pull-up otpornika postavljene na visoki naponski nivo
- **START** uslov određuje početak prenosa po I2C linijama
- Promjenom naponskog nivoa **VISOK** na **NIZAK** na **SDA** liniji dok je **SCL** na **VISOKOM** naponskom nivou označava početak prenosa podataka i inicira se od strane mastera.



I2C: **STOP** USLOV PRENOSA

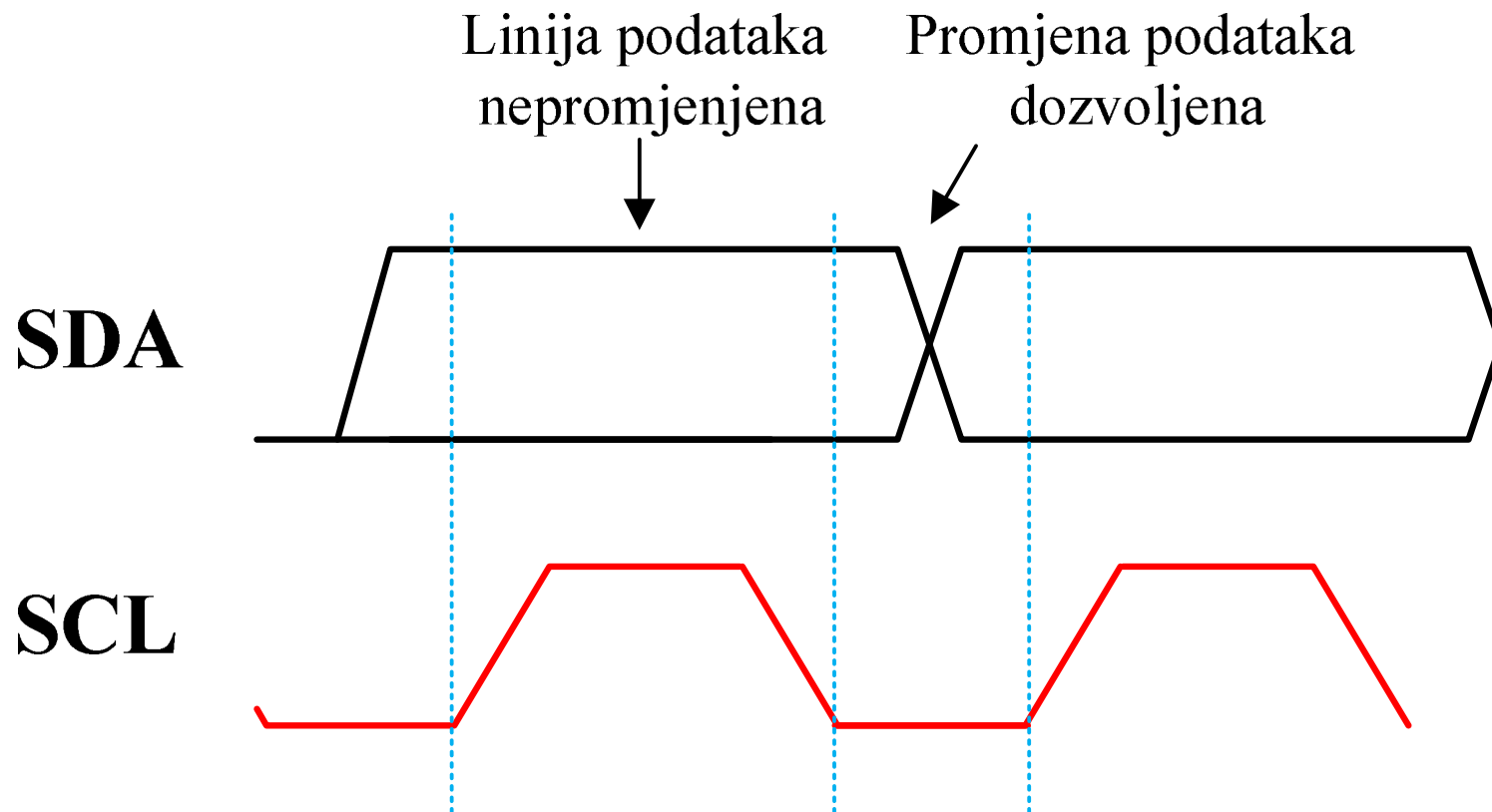
- **STOP** uslov određuje završetak prenosa po I2C linijama
- Promjenom naponskog nivoa **NIZAK** na **VISOK** na **SDA** liniji dok je **SCL** na **VISOKOM** naponskom nivou označava završetak prenosa podataka i inicira se od strane mastera.



Podaci se mogu slati (primati) Stop I2C prenosa

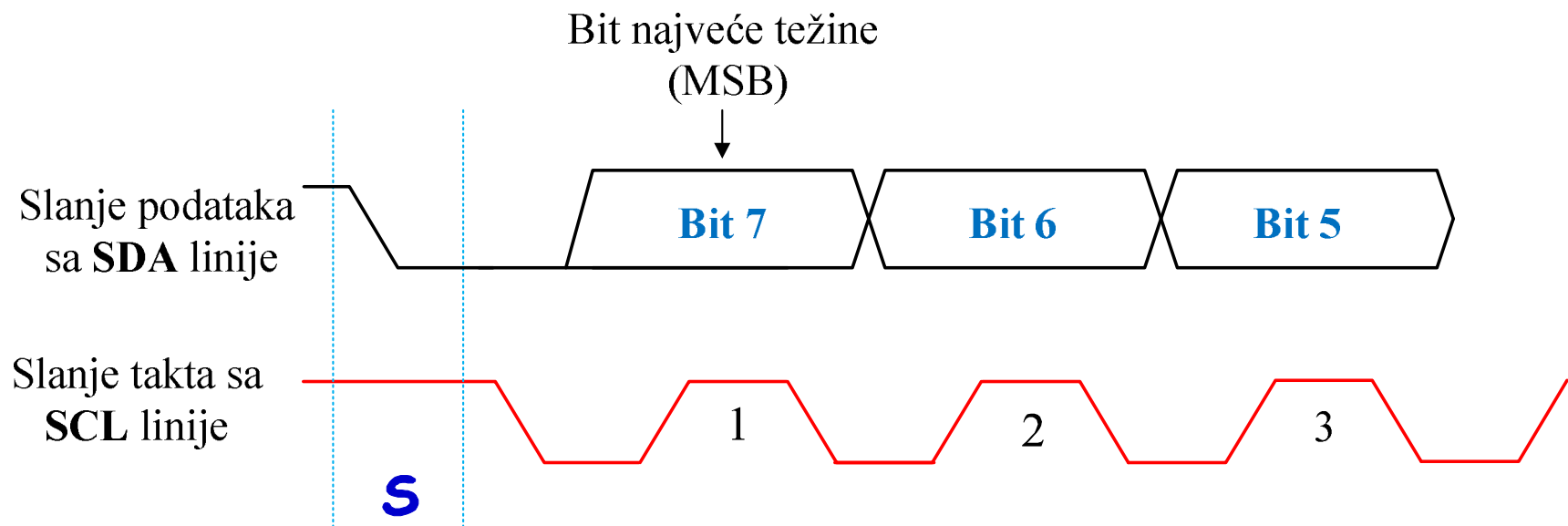
I2C: VALIDNOST PODATAKA

- Naponsko stanje na **SDA** liniji mora biti nepromjenjeno za vrijeme **VISOKOG** naponskog nivoa na **SCL** liniji
- Promjena naponskog stanja na **SDA** liniji validne su samo za vrijeme **NISKOG** naponskog nivoa na **SCL** liniji

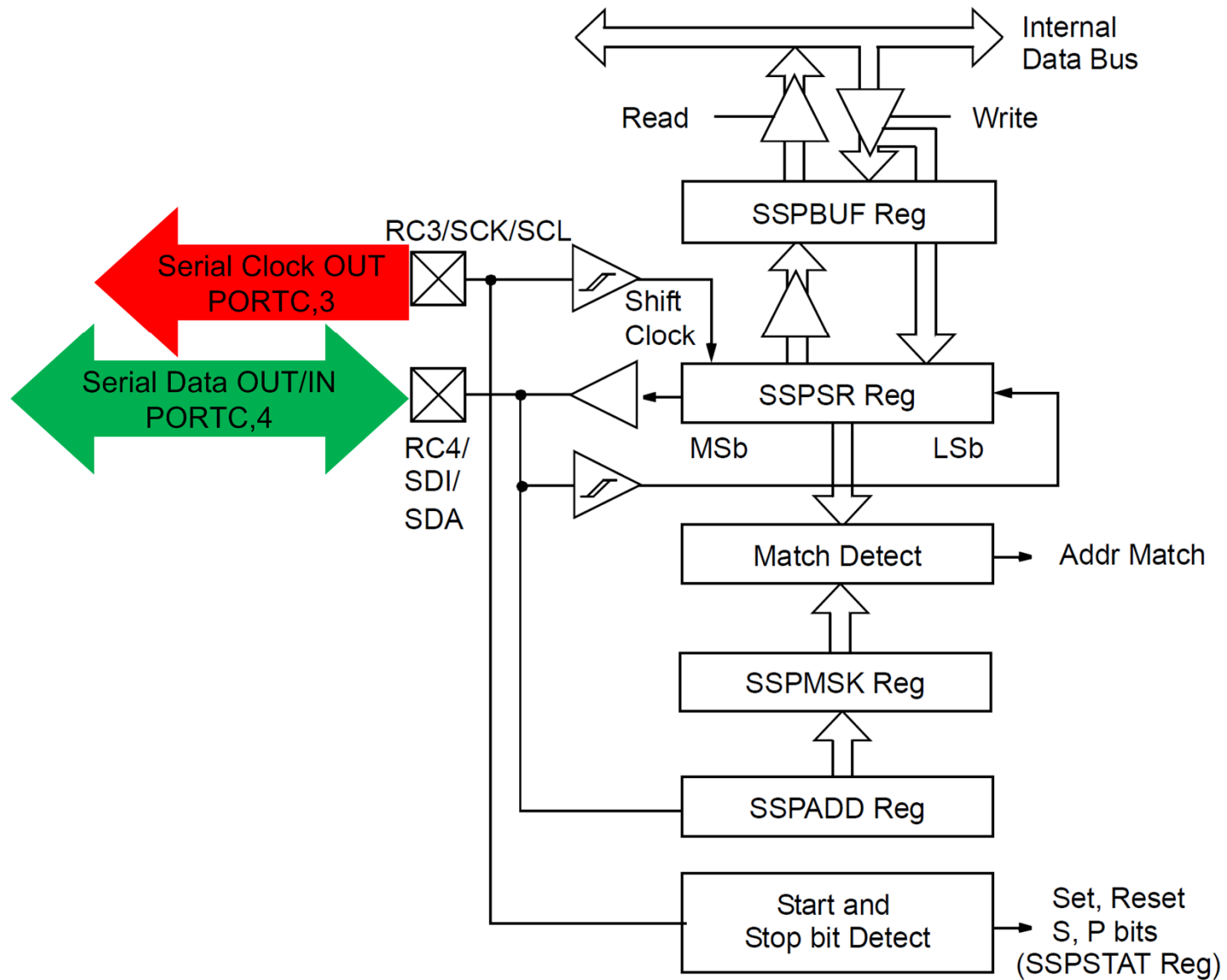


I2C: PRENOS BITOVA

- Nakon **START** bita slijedi bit najveće težine (**MSB**) bez obzira da li se radi o prenosu adrese ili 8 – bitnog podatka



I2C MODUL PIC16x887



I2C MODUL PIC16x887

- Šest registara se koristi za kontrolu I2C modula:
 - MSSP Control Register 1 (**SSPCON**)
 - MSSP Control Register 2 (**SSPCON2**)
 - MSSP STATUS register (**SSPSTAT**)
 - Serial Receive/Transmit Buffer (**SSPBUF**)
 - MSSP Shift Register (**SSPSR**) – Not directly accessible
 - MSSP Address register (**SSPADD**)
 - MSSP Mask register (**SSPMSK**)

I2C MODUL: SSPCON

	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **WCOL - Write Collision Detect bit**

Master mod

1 – Došlo je do kolizije. U SSPBUF je upisan novi podatak prije nego što su se stekli uslovi za slanje ili prije nego što je poslat prethodni podatak

0 – Nije došlo do kolizije

Slave mode

1 - U SSPBUF upisan je podatak u toku slanja prethodnog podatka (bit se mora softverski obrisati)

0 - Nije došlo do kolizije

I2C MODUL: SSPCON

	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **SSPOV – Receive overflow Indicator bit**

1 – Novi bajt je primljen, a SSPBUF sadrži prethodni bajt. Sadržaj SSPSR registra biće nepovratno izgubljen (bit se mora softverski obrisati).

0 – Podatak je ispravno prihvaćen

- **SSPEN – Synchronous Serial Port Enable bit**

1 – Omogućava rad I2C modula i konfiguriše pinove **SDA** i **SCL**

0 - Isključuje I2C modul i pinovi **SDA** i **SCL** se mogu koristiti kao I/O pinovi opšte namjene

- **CKP – Clock Polarity Select bit**

1 – Omogućava se pojava taktnog signala **SCL**

0 – Taktni signal **SCL** se zadržava na niskom nivou

I2C MODUL: SSPCON

	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- SSPM3 – SSPM0 Synchronous Serial Port Master Mode Select bit**

SSPM3	SSPM2	SSPM1	SSPM0	Način rada
0	1	1	0	I2C slave mod, koristi se 7 – bitna adresa
0	1	1	1	I2C slave mod, koristi se 10 – bitna adresa
1	0	0	0	I2C master mod, $F_{SCL} = F_{osc} / [4 * (SSPAD + 1)]$
1	0	0	1	Upotreba maske u I2C slave modu
1	0	1	0	Ne koristi se
1	0	1	1	I2C kontrolisani master mod
1	1	0	0	Ne koristi se
1	1	0	1	Ne koristi se
1	1	1	0	I2C slave mod, koristi se 7 – bitna adresa, START i STOP bitovi izazivaju intarapt
1	1	1	1	I2C slave mod, koristi se 10 – bitna adresa, START i STOP bitovi izazivaju intarapt

I2C MODUL: SSPCON2

SSPCON2	R/W (0)	R (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)
	GCEN	ACKSTAT	ACKDT	ACKEN	RCEN	PEN	RSEN
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							SEN Bit 0

- **GCEN - General Call Enable bit**

Slave mode

1 – Omogućen je interapt po prijemu zajedničke (opšte) adrese (0000h) u SSPSR registru

0 – Nije omogućena upotreba ove adrese

- **ACKSTAT - Acknowledge Status bit**

Master Transmit mode

1 – Potvrda prijema adrese/podatka nije dobijena od slave uređaja

0 - Potvrda prijema adrese/podatka dobijena od slave uređaja

I2C MODUL: SSPCON2

	R/W (0)	R (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)
SSPCON2	GCEN	ACKSTAT	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **ACKDT - Acknowledge data bit**

Master Receive mode

1 - Potvrda prijema podatka nije dobijena od master uređaja

0 – Potvrda prijema podatka dobijena od master uređaja

- **ACKEN - Acknowledge condition Enable bit**

Master Receive mode

1 – Inicira se slanje bita potvrde prijema podatka i na **SDA** liniji šalje se **ACKDT data bit**

0 – Ne inicira se slanje bita potvrde prijema podatka

I2C MODUL: SSPCON2

SSPCON2	R/W (0)	R (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)
	GCEN	ACKSTAT	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **RCEN - Receive Enable bit**

Master mode

1 – Dozvoljen prijem podataka u I2C modu

0 – Zabranjen prijem podataka u I2C modu

- **PEN - STOP condition Enable bit**

Master mode

1 – Inicira se **STOP** uslov (bit) na **SDA** and **SCL** linijama.

(nakon toga se automatski hardverski briše)

0 – **STOP** uslov neaktivan

I2C MODUL: SSPCON2

SSPCON2	R/W (0)	R (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)
	GCEN	ACKSTAT	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **RCEN - Receive Enable bit**

Master mode

1 – Dozvoljen prijem podataka u I2C modu

0 – Zabranjen prijem podataka u I2C modu

- **PEN - STOP condition Enable bit**

Master mode

1 – Inicira se **STOP** uslov (bit) na **SDA** and **SCL** linijama.

(nakon toga se automatski hardverski briše)

0 – **STOP** uslov neaktivan

I2C MODUL: SSPCON2

	R/W (0)	R (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)
SSPCON2	GCEN	ACKSTAT	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **RSEN - Repeated START Condition Enabled bit**

Master mode

- 1 – Inicira se ponovljeni **START** uslov (bit) na SDA and SCL linijama.
(nakon toga se automatski hardverski briše)
- 0 – Ponovljeni **START** uslov neaktivan

- **SEN - START Condition Enabled/Stretch Enabled bit**

Master mode

- 1 – Inicira se **START** uslov (bit) na SDA and SCL linijama.
(nakon toga se automatski hardverski briše)
- 0 – **START** uslov neaktivan

I2C MODUL: **SSPSTAT**

	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)
SSPSTAT	SMP	CKE	D/A	P	S	R/W	UA	BF
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **SMP – Sample bit**

1 – Kontrola brzina promjene signala na **SDA** i **SCL** linijama onemogućena za standardne brzine rada (100 kHz i 1 MHz)

0 - Kontrola brzina promjene signala na **SDA** i **SCL** linijama nije omogućena

- **D/A - Data/Address bit**

1 – Označava da je posljednji poslani/primljeni bajt podatak

0 - Označava da je posljednji poslani/primljeni bajt adresa

- **P - Stop bit**

1 - **STOP** bit detektovan kao posljednji

0 - **STOP** bit nije detektovan kao posljednji

I2C MODUL: **SSPSTAT**

SSPSTAT	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	
	SMP	CKE	D/A	P	S	R/W	UA	BF
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **S - START bit**

1 - **START** bit detektovan kao posljednji

0 - **START** bit nije detektovan kao posljednji

- **R/W - Read Write bit**

Ovaj bit nosi informaciju o upisu/čitanju sa zadnje uparene adrese.

Slave mode

1 – Čitanje podatka

0 – Upis podatka

Master mode

1 – Slanje podataka u toku

0 – Slanje podataka nije u toku

I2C MODUL: **SSPSTAT**

SSPSTAT	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)
	SMP	CKE	D/A	P		R/W	UA BF
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1 Bit 0

- **UA - Update Address bit** (10-bit I2C mode)

1 – Označava je potrebno osvježiti adresu u **SSPADD** registru

0 - Adresa u **SSPADD** registru je korektna i ne treba se osvježavati

- **BF – Buffer Full Status bit**

U toku prijema podataka u I2C modu

1 – Prijem je završen. Registar SSPBUF je popunjen

0 – Prijem nije završen. Registar SSPBUF je prazan

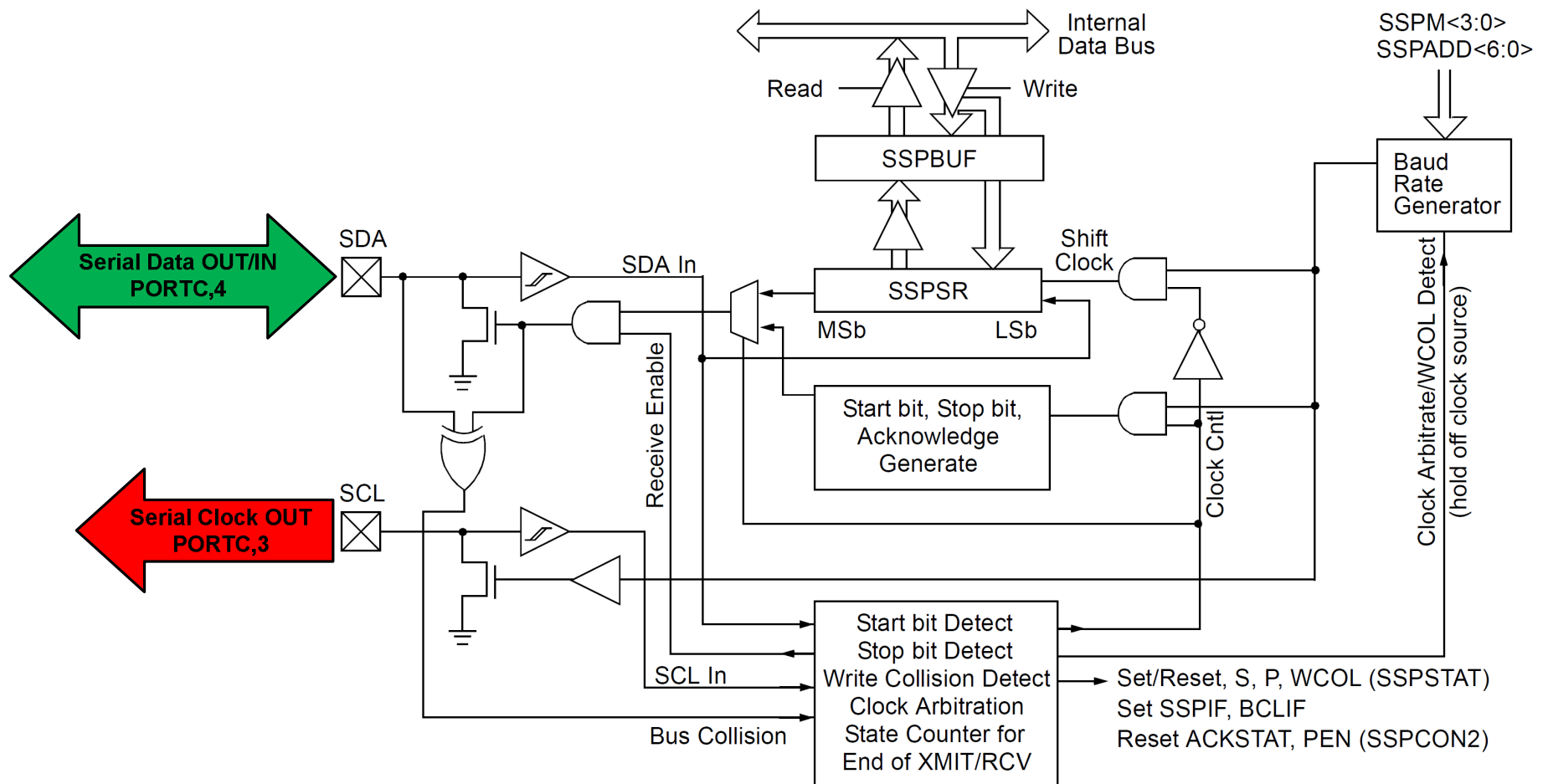
U toku slanja podataka u I2C modu

1 – Slanje podataka u toku. Registar SSPBUF je popunjen

0 – Slanje podataka u završeno. Registar SSPBUF je prazan

I2C MODUL: MASTER MOD

- Najčešći slučaj kada mikrokontroler radi kao **master**, a periferal kao **slave** uređaj sa 7 – bitnom adresom



I2C MODUL: KONFIGURACIJA MASTER MODA

	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)
SSPCON	X	X	1	1	1	0	0	0
	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0

- **SSPEN – Synchronous Serial Port Enable bit**

1 – Omogućava rad **I2C** modula i konfiguriše pinove **SDA** i **SCL**

- **CKP – Clock Polarity Select bit**

1 – Omogućava se pojava taktnog signala **SCL**

- **SSPM3 – SSPM0 Synchronous Serial Port Master Mode Select bit**

SSPM3	SSPM2	SSPM1	SSPM0	Način rada
1	0	0	0	I2C master mod, $F_{SCL} = F_{osc} / [4 * (SSPAD + 1)]$

// set I2C master mode

SSPCON = 0x38;

I2C MODUL: KONFIGURACIJA MASTER MODA

	R/W (0)	R (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)	R/W (0)
SSPCON2	X	0	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN
	GCEN	ACKSTAT	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- **ACKSTAT - Acknowledge Status bit**

Master Transmit mode

0 – Kao bit potvrde prijema adrese/podatka od strane slave uređaja

- **ACKDT - Acknowledge data bit**

Master Receive mode

0 – Bit potvrde koji će biti poslan na kraju sekvence prijema