

Пун назив		АРХИТЕКТУРА И ОРГАНИЗАЦИЈА РАЧУНАРА				
Скраћени назив	Статус	Семестар	ЕСПБ	Фонд часова (П+А+Л)		
AOP	обавезан	V	5,0	2	1	1
Шифра предмета		РИ-1-030				
Школска година од које се програм реализује			2006/2007			
Врста и ниво студија, студијски програми: <i>Академски студиј електротехнике. Први циклус. Студијски програм: Рачунарство и информатика.</i>						
Условљеност другим предметима: <i>Нема услова пријављивања и слушања предмета. Потребна предзнања из предмета: основа рачунарске технике, програмирања, логичког пројектовања и дигиталне електронике.</i>						
Циљеви изучавања предмета: <i>Циљ овог предмета је да студентима пружи знања о концепцијама на којима се базира рад савремених рачунара. Обухвата разматрања која се односе на пројектовање архитектуре скупа инструкција и елементе имплементације рачунара на нивоу његових функционалних блокова. Обухвата знања потребна за оптимално коришћење рачунара и архитектурну подршку оперативним системима рачунара. .</i>						
Име и презиме наставника и сарадника: <i>Др Небојша Миленковић, ванр. проф.-наставник; Никола Давидовић, дипл. инж. ел.-асистент</i>						
Метод наставе и савладавање градива: <i>Настава се изводи у облику предавања, аудиторних вјежби и лабораторијских вјежби на рачунару. Учење, тестови, задаће и консултације.</i>						
Садржај предмета по седмицама:						
1	<i>Организација и рад једноставног рачунара. Перформансе рачунара.</i>					
2	<i>Типови архитектура процесора. Основни функционални блокови процесора. Начини адресирања. Скуп инструкција процесора.</i>					
3	<i>Систем прекида рачунара. Примери архитектура скупа инструкција.</i>					
4	<i>Имплементација процесора. Једнотактни процесор. Вишетактни процесор.</i>					
5	<i>Управљачка јединица процесора са директним и микропрограмским управљањем.</i>					
6	<i>Концепција проточног извршавања инструкција. Структурни хазарди. Хазарди података.</i>					
7	<i>Избегвање хазарда података. Хазарди управљања. Сложенији проточни системи.</i>					
8	I парцијални испит					
9	<i>Рачунарска аритметика са целим бројевима. Операције сабирања, множења и дељења.</i>					
10	<i>Представљање бројева са покретном запетом. Аритметичке операције са покретном запетом.</i>					
11	<i>Имплементације меморија у различитим технологијама</i>					
12	<i>Асоцијативне меморије. Хијерархијска организација меморије. Кеш меморија.</i>					
13	<i>Главна меморија. Виртуелна меморија.</i>					
14	<i>Интерфејс процесора са осталим елементима рачунара. Управљање радом типичних У-И уређаја.</i>					
15	<i>Организација У-И активности.</i>					
16	<i>Системске и локалне магистрале. Арбитрирање на магистралама. Протоколи магистрала. Примери стандардних магистрала.</i>					
17	II парцијални испит					
Оптерећење студента по предмету:						
Недељно:			У семестру:			
<i>Кредитни коефицијент</i>			<i>Укупно оптерећење за предмет:</i>			
<i>5/30=0.167</i>			<i>5 кредита x 30 сати/кредит=150 сати</i>			
Недељно оптерећење:			<i>Активна настава: 4 x 15= 60 сати предавања и вјежби,</i>			
<i>=0.167 x 40 сати</i>			Континуална провјера знања: 12 сати			
<i>=6 сати 70 минута</i>			Завршна провјера знања: 5 сати			
			Самосталан рад: учење, консултације 73 сати			

Обавезе студента: Студенти су обавезни да похађају наставу, да ураде задаће, колоквије и лабораторијске вјежбе и посјеђују консултације.

Литература: Небојша Миленковић, Архитектура и организација рачунара, Електронски Факултет, Ниш, 2004.

Небојша Миленковић, Улазно-излазни систем и магистрале рачунара, писани материјал као допуна уџбеника под 1.

D. Patterson and J. Hennessy, *COMPUTER ORGANIZATION AND DESIGN: The Hardware/Software Interface, Fourth edition, Morgan Kaufmann Publishers, 2009, ISBN: 978-0-12-374493-7.*

Облици провјере знања и оцјењивање: Два колоквијума по 24 поена, домаћи задаци 10 поена и завршни-усмени испит 42 поена. Да положи студент мора сакупити најмање 50 поена.

Посебна напомена за предмет:

Садржај аудиторних вјежби по седмицама:

1	Организација и рад једноставног рачунара. Перформансе рачунара.
2	Типови архитектура процесора. Основни функционални блокови процесора. Начини адресирања. Скуп инструкција процесора.
3	Систем прекида рачунара. Примери архитектура скупа инструкција.
4	Имплементација процесора. Једнотактни процесор. Вишетактни процесор.
5	Управљачка јединица процесора са директним и микропрограмским управљањем.
6	Концепција проточног извршавања инструкција. Структурни хазарди. Хазарди података.
7	Избегавање хазарда података. Хазарди управљања. Сложенији проточни системи.
8	I парцијални испит
9	Рачунарска аритметика са целим бројевима. Операције сабирања, множења и дељења.
10	Представљање бројева са покретном запетом. Аритметичке операције са покретном запетом.
11	Имплементације меморија у различитим технологијама
12	Асоцијативне меморије. Хијерархијска организација меморије. Кеш меморија.
13	Главна меморија. Виртуелна меморија.
14	Интерфејс процесора са осталим елементима рачунара. Управљање радом типичних У-И уређаја.
15	Организација У-И активности.
16	Системске и локалне магистрале. Арбитрирање на магистрала. Протоколи магистрала. Примери стандардних магистрала.
17	II парцијални испит

Лабораторијске вјежбе које се изводе у оквиру предмета:

1. SPIM симулатор и његово коришћење.
2. Премишљавање и извршавање асемблерских програма MIPS-а на SPIM-у.
3. Визуелни приказ извршења инструкција на проточном процесору.
4. Визуелни приказ рада кеш меморија.

Напомене: